Année 2013

Université Aix-Marseille

THESE

Par

Sauveur Eddie TIRANO

pour obtenir le grade de

DOCTEUR DE L'UNIVERSITE D'AIX-MARSEILLE I

Ecole doctorale sciences pour l'ingénieur Mécanique, Physique, Micro- et Nano-électronique

Spécialité : Micro- et Nano-électronique

Intégration et caractérisation électrique d'éléments de mémorisation à commutation de résistance de type back-end à base d'oxydes métalliques

Président : Brice GAUTIER (Université de Lyon)
Rapporteur : Etienne JANOD (Université de Nantes)
Rapporteur : Alain SYLVESTRE (Université de Grenoble)
Directeur de Thèse : Christophe MULLER (Université Aix-Marseille)
Co-Directeur : Damien DELERUYELLE (Université Aix-Marseille)
Encadrant CEA : Luca PERNIOLA (CEA-LETI)

Thèse préparée au Laboratoire de Caractérisation et Test Electrique (CEA-Léti MINATEC) et dans l'équipe mémoire de l'Institut Matériaux Microélectronique Nanosciences de Provence (IM2NP - CNRS UMR 7334)

TABLE DES MATIERES

Liste des acronymes 1

Introduction 2

1. Positionnement du travail de thèse 2

2. Organisation du manuscrit 3

Chapitre I : Introduction à la technologie mémoire OxRRAM **6**

1. Positionnement des différentes technologies mémoires 8

2. Principe de fonctionnement des dispositifs OxRRAM 13

2.1. Quelques définitions 13

2.2. Modes de programmation de l'élément mémoire 13

2.2.1. Opérations de base 13

2.2.2. Commutations unipolaires et bipolaires 14

2.3. Paramètres extraits des caractéristiques courant-tension 16

2.4. Fiabilité des dispositifs OxRRAM 17

2.4.1. Test d'endurance 17

2.4.2. Test de rétention 18

2.5. Matriçage des cellules mémoires OxRRAM 19

2.5.1. Cellule mémoire 1R 20

2.5.2. Cellule mémoire 1D/1R 22

2.5.3. Cellule mémoire 1T/1R 23

2.5.4. Problèmes liés à une intégration croissante 24

3. Positionnement de ce travail de THÈSE 26

4. Références bibliographiques 27

Chapitre II : Étude comparative des dispositifs à base d'oxyde de nickel obtenu soit par oxydation thermique, soit par pulvérisation cathodique réactive **32**

1. Objectifs de l'étude et méthodologie d'analyse 33

1.1. Présentation des dispositifs mémoires 34

1.1.1. Éléments mémoires sous forme de structures MIM 34

1.1.2. Flot de procédés utilisé au LETI 35

1.1.3. Dépôt des électrodes par voie physique 37

1.1.4. Gravure ionique de l'élément mémoire par un procédé IBE 37

1.1.5. Gravure ionique du via supérieur par un procédé RIE 38

1.1.6. Dimensions des éléments mémoires étudiées 38
1.2. Méthodologie d'analyse et protocole de caractérisation électrique 39
1.2.1. Méthodologie d'analyse statistique & distributions de Weibull 39
1.2.2. Protocole de caractérisation électrique 40
2. Étude des dispositifs à base d'oxyde de nickel obtenu par oxydation thermique 42
2.1. Influence de divers paramètres technologiques 42
2.1.1. Influence de l'épaisseur d'oxyde 42
2.1.1.1. Analyses statistiques 43
2.1.1.2. Réserves sur l'interprétation des résultats 47
2.1.1.3. Synthèse intermédiaire 48
2.1.2. Influence des conditions d'oxydation thermique 48
2.1.2.1. Analyses statistiques 49
2.1.2.2. Synthèse intermédiaire 51
2.1.3. Influence du procédé de gravure ionique IBE 51
2.1.3.1. Analyses statistiques 52
2.1.3.2. Synthèse intermédiaire 54
2.1.4. Influence de la température de dépôt des électrodes de platine 54
2.1.4.1. Analyses statistiques 54
2.1.4.2. Synthèse intermédiaire 55
2.2. Conclusions sur la voie d'oxydation thermique 56
3. Étude de dispositifs à base d'oxyde de nickel obtenu par pulvérisation cathodique réactive 57
3.1. Influence des divers paramètres technologiques 57
3.1.1. Influence du débit volumique d'oxygène 57
3.1.1.1. Analyses statistiques 57
3.1.1.2. Synthèse intermédiaire 60
3.1.2. Influence de la pression 61
3.1.2.1. Analyses statistiques 61
3.1.2.2. Synthèse intermédiaire 62
3.1.3. Influence de la température de dépôt de l'électrode inférieure 62
3.1.3.2. Synthèse intermédiaire 62
3.1.4. Influence du dopage de la couche de NiO par du titane 63
3.1.4.1. Analyses statistiques 63
3.1.4.2. Synthèse intermédiaire 64
3.2. Conclusions sur la voie de pulvérisation cathodique réactive 65
4. Étude comparative des deux voies d'obtention de l'oxyde 66
4.1. Analyse comparée des performances 66
4.2. Synthèse du chapitre 68
5. Références bibliographiques 69

Chapitre III : Modélisation des mécanismes physiques des mémoires à base d'oxyde de nickel 73

1. Contexte actuel de la modélisation des mémoires résistive unipolaire 74
1.1. Etat de l'art des mécanismes de commutation 74
1.1.1. Mécanismes de commutation dans l'oxyde 74
1.1.2. Commutation vers l'état de faible résistance 75
1.1.3. Commutation vers l'état de forte résistance 79
1.2. Modes de conduction dans les diélectriques 80
1.2.1. Conduction limitée par l'injection dans le diélectrique 80
1.2.2. Modes de conduction assistée par pièges 82
1.2.3. Calcul des courants et des probabilités tunnel des mécanismes de conduction dans les diélectriques 83
1.2.3.1. Calcul de la transparence tunnel $D(E)$ 84
1.2.3.2. Expression de la densité de courant pour les différents mécanismes de conduction 86
1.2.3.3 Extraction des paramètres de conduction TAT inélastique 90
1.3. Synthèse Intermédiaire 92
2. Conduction dans les éléments mémoires à base de d'oxyde de nickel avant électroforming 94
2.1. Identification du mode de conduction à faible champ 94
2.2. Extraction des paramètres de conduction 97
2.3. Synthèse intermédiaire 98
3. Modélisation des mécanismes de commutation dans les éléments mémoires unipolaires 99
3.1. Mise en équation 100
3.1.1. Création/Destruction du filament conducteur 101
3.1.2. Cacul du champ électrique 102
3.1.3. Calcul de la température 103
3.2. Modèle complet du comportement unipolaire 104
3.2.1. Implémentation du modèle 104
3.2.2. Impact des paramètres du modèle sur les résultats de simulation 108
3.2.2.1. energie liée aux réactions électrochimiques 108
3.2.2.2. Paramètres electrique et thermique du filament 109
3.2.2.3. Courant d'électroforming et courant de Reset 111
3.3. Etude de la variabilité des paramètres physiques 112
3.4. Synthèse intermédiaire 116
4. Synthèse du chapitre 117
5. Références bibliographiques 119

Chapitre IV : Analyse comparée des performances électriques de dispositifs à base d'oxyde HfO_2 ou NiO **124**

1. Etude comparative des performances électriques des dispositifs à base d'oxyde HfO_2 ou NiO....126
1.1. Présentation des dispositifs à base d'oxyde HfO_2....126
1.2. Comparaison des opérations de programmation....127
1.2.1. Opération d'électroForming....127
1.2.2. Opération de Reset....130
1.2.3. Opération de Set....133
1.2.4. Synthèse intermédiaire....134
1.3. Endurance des dispositifs à base de NiO ou HfO_2....135
1.3.2. Synthèse intermédiaire....138
1.4. Rétention des dispositifs à base de NiO ou HfO_2....139
1.4.2. Synthèse intermédiaire....143
1.5. Programmation des dispositifs par impulsions de tension....143
1.5.2. Synthèse intermédiaire....148
2. Caracterisation élecrique des structures 1R pendant l'opération d'électroforming...149
2.1. Influence du courant de compliance....149
2.2. Influence de la résistance de protection....151
2.3. Influence de La capacité parasite....154
2.4. Etude du courant d'overshoot par programmation impulsionnelle....155
2.5. Simulation électrique du montage....156
2.6. Synthèse intermédiaire....159
3. Restauration des données suite à un choc thermique....161
3.1. Principe de la méthode....161
3.2. Validation expérimentale....163
3.3. Synthèse intermédiaire....167
4. Synthèse du chapitre....168
5. Références bibliographiques....171

Conclusions et Perspectives **175**

1. Conclusions....176
2. Perspectives....179

Liste des publications de l'auteur **181**

1. Publications....181
2. Conférences internationales....181

LISTE DES ACRONYMES

1R : One Resistor ; cellule mémoire comprenant un élément résistif sans dispositif d'adressage.
1D/1R : One Diode One Resistor ; cellule mémoire associant, en série, un élément résistif et une diode.
1T/1R : One Transistor One Resistor ; cellule mémoire associant, en série, un élément résistif et un transistor.

ALD : Atomic Layer Deposition ; technique de dépôt de monocouches atomiques.

CF : Conductive Filament ; filament conducteur.
CVD : Chemical Vapor Deposition ; dépôt chimique en phase vapeur.
FeRAM : Ferroelectric Random Access Memory : mémoire non volatile dont la cellule est constituée d'un transistor et d'un condensateur. Elle est basée sur le renversement de la polarisation d'une couche ferroélectrique par application d'une tension à ses bornes.

HfO_2 : Oxyde de hafnium.
High-k : matériau ayant une permittivité diélectrique plus forte que celle de l'oxyde de silicium SiO_2 (*e.g.* $\varepsilon(SiO_2) = 3,9$; $\varepsilon(HfO_2) = 25$).
HRS : High Resistance State ; état de haute résistance.
IBE : Ion Beam Etching ; gravure par faisceau d'ions.

LRS : Low Resistance State ; état de basse résistance.
MIM : empilement Métal/Isolant/Métal (*i.e.* Pt/NiO/Pt ou Pt/HfO_2/Pt).
MOS : empilement Métal/Oxyde/Semiconducteur destiné à intégrer dans un transistor.
MRAM : Magnetic Random Access Memory : mémoire non volatile basée sur le renversement de l'aimantation d'une couche ferromagnétique par application d'un champ magnétique.

NiO : oxyde de nickel.
OxRRAM : Oxide Resistive Random Access Memory : mémoire résistive non volatile intégrant un oxyde dont la conductivité est modifiée par application d'une tension ou d'un courant.
PCRAM : Phase Change Random Access Memory : mémoire résistive non volatile intégrant un matériau à changement de phase (*i.e.* état amorphe ou cristallin) par application d'un courant.
PVD : Physical Vapor deposition ; dépôt physique en phase vapeur.
RBS : Rutherford Back Scattering
RIE : Reactive Ion Etching ; gravure ionique assistée par un gaz réactif vis-à-vis du matériau à graver.

R_{off} : résistance du dispositif en état haut.

R_{on} : résistance du dispositif en état bas.
RRAM : Resistive Random Access Memory : acronyme général réservé aux mémoires résistives non volatiles (excluant le changement de phase mis en jeu dans les mémoires PCRAM).
RTN : Random Telegraph-signal Noise ; bruit télégraphique modifiant momentanément l'état de la résistance. Il est rencontré le plus souvent dans les dispositifs placés dans un état de haute résistance et polarisés sous tension faible (<1 V).

SILC : Stress Induced Leakage Current ; courant de fuite induit par une sollicitation électrique.
SPA : Semiconductor Parametric Analyzer ; appareillage utilisé pour mesurer les caractéristiques électriques d'un dispositif (Agilent HP 4155 dans ce travail de thèse).
TAT : Trap Assisted Tunneling ; mécanisme de conduction tunnel assisté par pièges et rencontré dans les isolants.
TEM : Transmission Electron Microscopy ; technique de microscopie électronique en transmission permettant une imagerie du matériau à l'échelle atomique.
XPS : X-ray Photoelectron Spectroscopy ; Spectrométrie d'énergie de photoélectrons générés par un matériau soumis à des rayons X.

INTRODUCTION

Ce manuscrit de thèse porte principalement sur la caractérisation électrique et la modélisation physique d'éléments mémoires émergents de type OxRRAM (Oxide Resistive Random Access Memory). Une fois la maturité atteinte, ce concept mémoire est susceptible de remplacer la technologie Flash qui fait encore figure de référence. Les principaux avantages de la technologie OxRRAM reposent sur une très bonne compatibilité avec les filières CMOS, un faible nombre d'étapes de fabrication, une grande densité d'intégration et des performances attractives en termes de fonctionnement.

Le premier objectif de ce travail de thèse était d'apporter des éléments factuels permettant d'effectuer un choix technologique sur la méthode de fabrication de la couche d'oxyde active nécessaire au fonctionnement de la mémoire, en relation avec les performances de la cellule mémoire.

Le second objectif était d'approfondir la compréhension des mécanismes physiques responsables du changement de résistance des dispositifs, sujet encore largement débattu dans la communauté scientifique.

Le troisième objectif de cette thèse était d'évaluer les phénomènes parasites rencontrés dans les éléments mémoires de type 1R (élément résistif sans dispositif d'adressage) et, en particulier, la décharge capacitive apparaissant lors de leur programmation (opérations d'écriture).

1. POSITIONNEMENT DU TRAVAIL DE THÈSE

L'orientation technologique initiale de ce travail de thèse a été définie par rapport aux tendances observées ces dernières années sur l'étude de dispositifs mémoires, largement commentée, dans bon nombre de conférences internationales et de publications scientifiques. La Figure A représente le nombre d'articles publiés lors des deux conférences de renom, IEDM (International Electron Devices Meeting) et VLSI (Very Large System Integration), entre les années 2004 et 2011, ayant trait aux technologies mémoires non volatiles (Flash, RRAM, FeRAM, MRAM et PCRAM).

Même si l'on constate un déclin sensible, la technologie Flash (dans son architecture NAND) fait toujours figure de référence avec 30 articles publiés en 2011. Concomitamment, on observe que, depuis 2009 (année de démarrage de ce travail de thèse), la technologie de mémoires résistives RRAM gagne en intérêt avec une augmentation nette de publications passant de 8 en 2009 à 24 en 2011. La technologie PCRAM est également largement étudiée même si le nombre de publications reste moindre. On peut également constater que la technologie FeRAM ne suscite plus d'intérêt et les mémoires MRAM connaissent un léger regain d'intérêt depuis trois ans en particulier du fait du concept STT ("Spin Torque Transfer") dans lequel le renversement d'aimantation est assisté par un courant polarisé en spin.

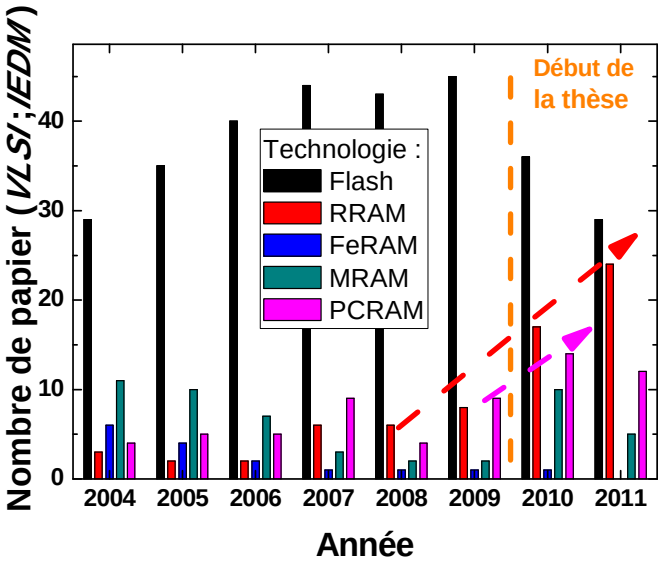


Figure A : Nombre d'articles publiés entre 2004 et 2011 lors des deux conférences de renom IEDM et VLSI. Seuls les articles s'intéressant aux technologies Flash, RRAM, FeRAM, MRAM et PCRAM ont été comptabilisés.

2. ORGANISATION DU MANUSCRIT

Ce manuscrit de thèse est articulé autour de quatre chapitres :

- Le **Chapitre 1** introduit la technologie OxRRAM et décrit brièvement son principe de fonctionnement et les différentes caractérisations électriques permettant d'appréhender ses performances. Ce chapitre met également en lumière les points bloquants de cette technologie, en particulier sur l'intégration d'éléments mémoires dans une architecture de type "Crossbar".

- Le **Chapitre 2** propose une étude comparative de dispositifs OxRRAM à base d'oxyde de nickel NiO présentant un comportement non polaire. Le fonctionnement des dispositifs a été évalué en relation avec les différentes méthodes d'obtention de la couche d'oxyde (oxydation thermique ou pulvérisation cathodique réactive).

- Le **Chapitre 3** apporte une contribution supplémentaire à la compréhension des mécanismes responsables de la commutation de résistance en s'appuyant sur une démarche de modélisation physique du comportement des dispositifs OxRRAM. Cette modélisation repose, en premier lieu, sur une analyse fine de la littérature existant sur les mécanismes de commutation et de conduction dans ces dispositifs. Le modèle physique proposé a été confronté à des caractéristiques électriques mesurées sur les dispositifs à base d'oxyde NiO présentés dans le **Chapitre 2**. Ce travail a permis une extraction des paramètres physiques et une estimation de leur variabilité, ceci donnant des pistes sur l'origine de ces variations et suggérant de possibles voies d'amélioration des dispositifs.

– Dans le **Chapitre 4**, les performances des dispositifs à base d'oxyde NiO présentés dans le **Chapitre 2** sont comparés à celles de dispositifs intégrant un oxyde de hafnium HfO_2 obtenu par une voie de dépôt ALD ("Atomic Layer Deposition"). La défaillance des éléments mémoires 1R est ensuite analysée sous l'angle des phénomènes parasites transitoires susceptibles d'endommager voire détruire les dispositifs. Cette analyse de défaillance s'appuie sur la caractérisation électrique, quasi-statique et impulsionnelle, des dispositifs présentés dans le **Chapitre 2**. Le **Chapitre 4** s'achève sur la description d'une méthode permettant de restaurer l'état de résistance d'éléments mémoires préalablement programmés et présentant une défaillance à la suite d'une élévation de température (correspondant, par exemple, à l'échauffement lié au soudage de la puce sur un support de type PCB ("Printed Circuit Board")).

Le manuscrit se termine sur une conclusion générale qui résume les principaux résultats obtenus dans ce travail de thèse et qui propose quelques voies d'amélioration de la technologie OxRRAM.

CHAPITRE I

INTRODUCTION A LA TECHNOLOGIE MÉMOIRE OXRRAM

Ce premier chapitre a pour objectif de présenter le concept mémoire résistif OxRRAM qui est susceptible de se positionner comme une alternative à la technologie conventionnelle Flash basée sur le stockage de charges dans une grille flottante.

La première partie du chapitre permet de préciser le positionnement des mémoires non volatiles sur un marché de la microélectronique extrêmement concurrentiel.

Dans une seconde partie, une attention particulière est portée sur le fonctionnement des éléments mémoires OxRRAM, sur les tensions nécessaires à leur programmation et sur les principaux tests électriques permettant d'appréhender leurs performances.

La dernière partie du chapitre est consacrée à l'intégration matricielle de dispositifs mémoires sur la base d'une comparaison de différentes architectures de cellules mémoires (1R, 1D/1R ou 1T/1R).

1. POSITIONNEMENT DES DIFFÉRENTES TECHNOLOGIES MÉMOIRES

C'est avec l'apparition du premier transistor MOS dans les années 1960 et l'émergence de la microélectronique que la course à la miniaturisation des dispositifs débuta. Celle-ci, toujours d'actualité, est gouvernée par les fameuses tendances de Gordon Moore, qui prédisent une multiplication par deux du nombre de transistors tous les 2 ans [Figure 1. 1]. Bien qu'étant aux prémices de la microélectronique en 1960, il était alors assez simple de respecter cette loi, car les dispositifs étaient encore de taille conséquente. Actuellement, cette loi devient de plus en plus difficile à suivre alors même que la miniaturisation se poursuit. En effet, la longueur de grille du transistor est actuellement de l'ordre de la dizaine de nanomètres et les mécanismes de programmation sont à la frontière entre la physique classique et la physique quantique.

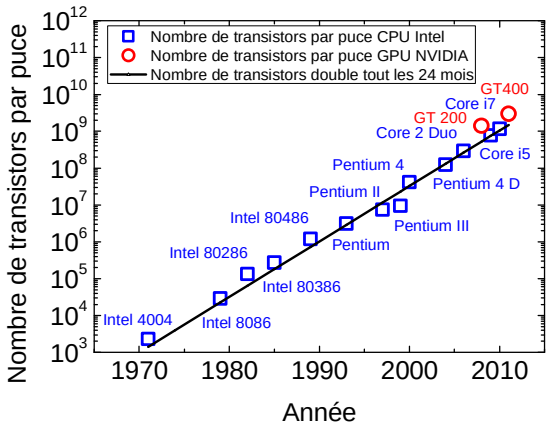


Figure 1. 1 : Graphique illustrant la loi de Moore appliquée aux transistors MOS. La densité de transistors sur une même surface de silicium est doublée tous les 24 mois.

Cette miniaturisation est bénéfique sur plusieurs plans. Tout d'abord, en fabriquant davantage de transistors sur une même surface, on peut réaliser des fonctions plus évoluées tout en maintenant un coût de production stable. L'exemple le plus marquant est celui de la téléphonie mobile avec 1,6 milliard de téléphones mobiles vendus dans le monde en 2011, dont 490 millions "Smartphones" [Figure 1. 2].

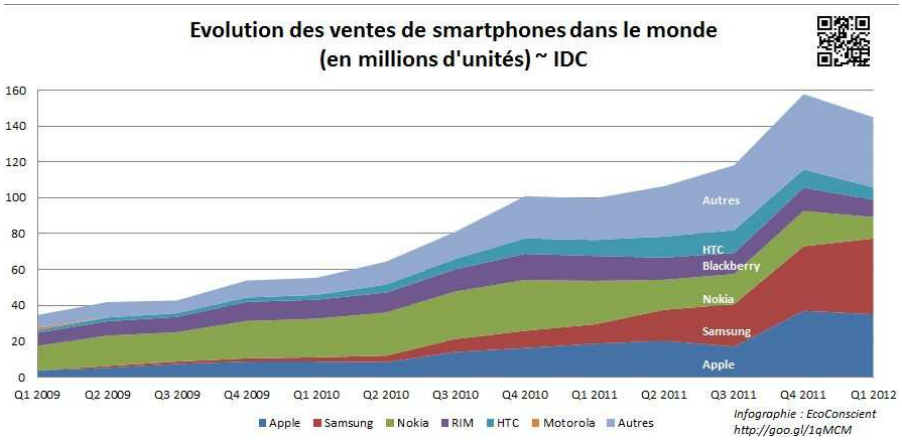


Figure 1. 2 : Graphique représentant l'évolution des ventes de téléphones de type "Smartphone" par marque sur la période couvrant le 1er trimestre 2009 au 1er trimestre 2012 [EcoConscient,12].

Un téléphone "Smartphone" actuel est aussi performant qu'un ordinateur de bureau vendu il y a 8 ans. Par ailleurs, on appréhende aisément la différence de fonctionnalité d'un téléphone mobile en 2012 comparativement à ceux fabriqués dans les années 2004/2005. Avec la révolution numérique, écouter de la musique ou visionner un film sur un appareil mobile devient pratique courante, la contrepartie étant une capacité mémoire (mémoire vive et mémoire non volatile) notablement plus conséquente. Cela explique en particulier l'expansion fulgurante du marché des mémoires non volatiles de type Flash, avec leur architecture NAND pour le stockage d'informations et leur architecture NOR pour l'exécution de code [Figure 1. 3].

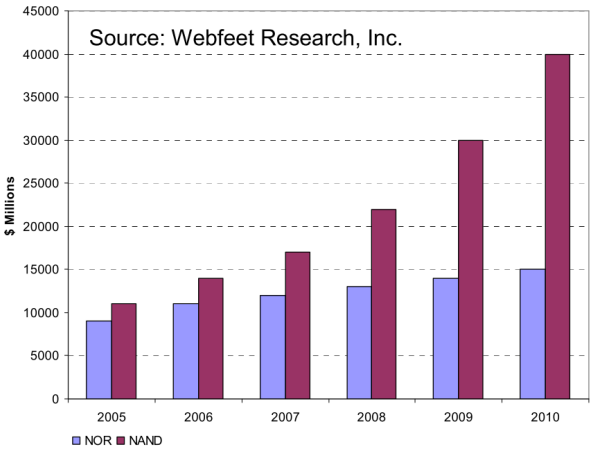


Figure 1. 3 : Marché des mémoires Flash (architectures NOR et NAND) en millions de $ US [Webfeet Research, inc].

L'augmentation de la capacité de stockage des mémoires non volatiles est, elle aussi, fulgurante avec une convergence progressive vers les technologies magnétiques utilisées dans les disques durs [Figure 1. 4]. Ces mémoires, qu'elles soient sous forme de cartes SD, µ-SD (la forme la plus intégrée), clef USB ou directement intégrées dans un téléphone, reposent sur la technologie Flash à stockage de charges.

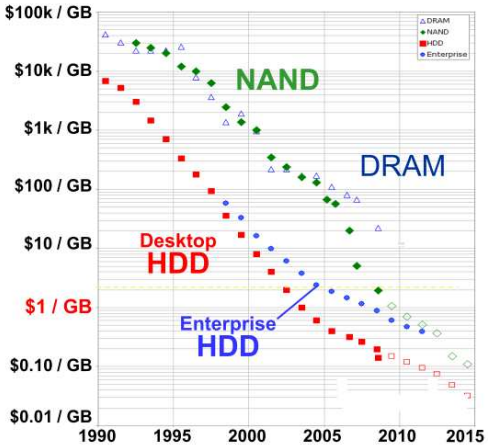
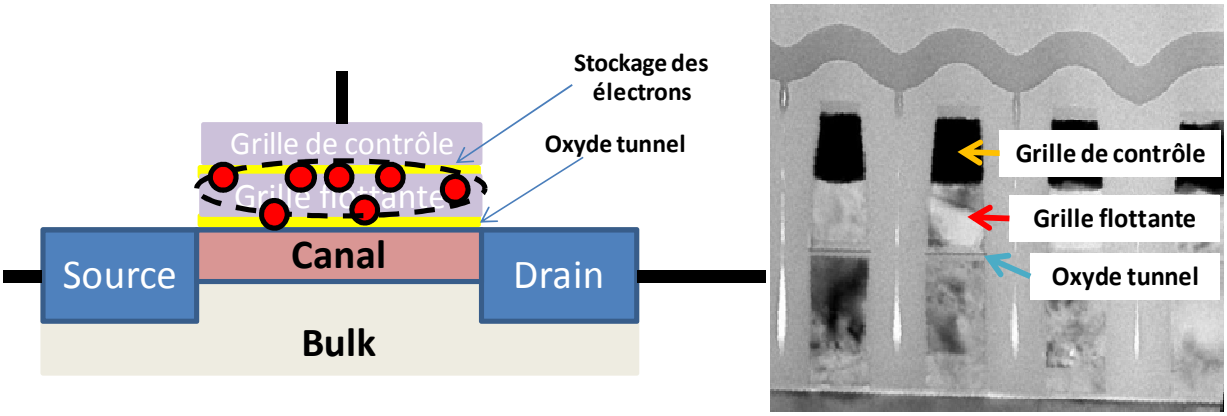


Figure 1. 4 : Évolution du prix d'un gigaoctet (ou 1 GByte) de mémoire non volatile pour les différentes technologies [Chung,10].

Les mémoires Flash sont des dispositifs très performants alliant des temps de rétention supérieurs à la dizaine d'années et un nombre de cycles d'écriture/effacement

supérieurs à 10^5. Cependant, compte tenu des tendances à la miniaturisation, il devient difficile de maintenir ces performances tout en réduisant les dimensions caractéristiques des dispositifs élémentaires. En effet, cette technologie est basée sur le stockage de charges dans une grille flottante en silicium polycristallin [Figure 1. 5] et la réduction de taille de cette grille entraîne inexorablement une diminution de la quantité de charges stockées avec, subséquemment, des problèmes de discrimination des deux états "0" et "1" de la mémoire. Ces problèmes sont encore plus critiques si on ne maîtrise pas la fuite des charges au travers de l'oxyde mince séparant le substrat de silicium de la grille flottante. Enfin, avec la miniaturisation croissante, le contrôle électrostatique des grilles devient délicat, avec un risque accru de programmation/effacement parasite des cellules entourant la cellule adressée. Même si de nombreuses améliorations permettent de faire perdurer cette technologie, elle devrait être remplacée d'ici peu par une technologie mémoire supportant mieux les contraintes de miniaturisation extrême.



a) b)

Figure 1. 5 : a) Schéma d'une mémoire Flash : la charge électrique est stockée dans la grille flottante séparant l'oxyde tunnel du diélectrique de grille (appelé "inter-poly"). b) Section transverse en microscopie électronique TEM d'une cellule mémoire de type Flash. La partie supérieure représentée en contraste foncé correspond à la grille de contrôle du dispositif [Bergemont,06].

Depuis une vingtaine d'années, d'autres technologies mémoires émergentes apparaissent, tant dans les centres de R&D que chez certains fondeurs [Figure 1. 6]. Cette nouvelle famille de dispositifs, considérée au départ comme "exotique", regroupe les technologies PCRAM, MRAM, FeRAM et RRAM. En remplacement du stockage de charges dans une grille flottante, ces technologies exploitent les propriétés physiques intrinsèques des matériaux intégrés dans la cellule mémoire. De plus, certains de ces nouveaux concepts offrent la possibilité d'une évolution tridimensionnelle avec l'empilement vertical de plusieurs plans mémoires [Hong,10]. Ceci permet de respecter la tendance imposée par la loi de Moore.

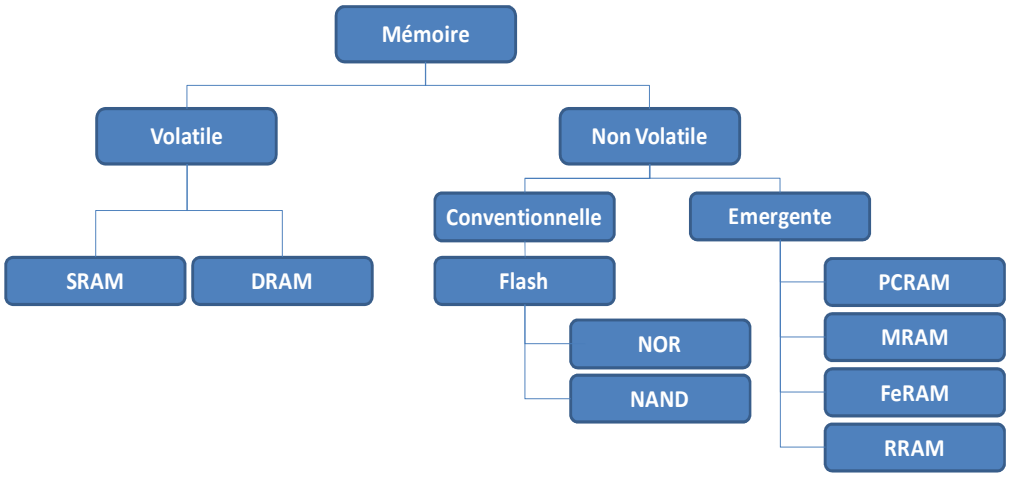


Figure 1. 6 : Principales familles de mémoires volatiles et non volatiles [ITRS, 11].

Parmi ces mémoires émergentes, une sous-catégorie est particulièrement intéressante : il s'agit des mémoires résistives RRAM ("Resistive Random Access Memory") qui peuvent intégrer, par exemple, un oxyde à changement de résistance, expliquant ainsi l'acronyme OxRRAM pour "Oxide Resistive RAM". Ces dernières reposent sur un changement d'état de résistance de l'oxyde intégré entre deux électrodes métalliques. Ceci permet de stocker un bit logique avec l'état "0" correspondant à une résistance élevée et l'état "1" correspondant à une résistance faible. Le changement de résistance est contrôlé par une tension de programmation appliquée aux bornes du dispositif. Celle-ci provoque une modification de la microstructure de l'oxyde et modifie subséquemment l'état logique du point mémoire. Pour satisfaire aux performances attendues d'une mémoire, chacun des deux états de résistance doit être stable dans le temps et le basculement d'un état à l'autre doit pouvoir être effectué plusieurs centaines de millions de fois. De plus, ce type de mémoire pourrait parfaitement être intégré sous forme matricielle dans les derniers niveaux de métallisation du BEOL ("Back-End Of Line") [Waser,07]. Ce type d'intégration permettrait d'augmenter la densité de stockage de la mémoire, tout en diminuant son coût de production. Pour passer en phases de production et de commercialisation, ces mémoires doivent être au moins aussi performantes et moins coûteuses que les mémoires Flash actuelles.

Le Tableau 1. 1 compare les performances des mémoires OxRRAM à celles des mémoires Flash conventionnelles et des autres technologies émergentes FeRAM, MRAM et PCRAM. On remarque notamment que les performances des mémoires OxRRAM actuelles sont déjà très supérieures à celle des mémoires Flash (NAND) en termes d'endurance, de temps d'accès et de tensions de programmation/effacement/lecture. En revanche, la consommation de ces mémoires reste encore trop élevée pour cibler les applications nomades, puisque l'énergie nécessaire à la programmation d'un bit est de 10^{-13} J contre 10^{-16} J pour les mémoires Flash (architecture NAND). Toutefois, les projections sont plutôt optimistes puisque l'énergie de programmation d'un bit OxRRAM devrait atteindre 10^{-17} J d'ici 2024.

		Flash (NAND)	Flash (NOR)	FeRAM	MRAM	OxRRAM	PCRAM
Intégration F (nm)	2011	22	90	180	65	9	45
	Projection	8	25	65	16	5	8
Surface de cellule (F^2)	2011	$4F^2$	$10F^2$	$22F^2$	$20F^2$	$4F^2$	$4F^2$
	Projection	$4F^2$	$10F^2$	$12F^2$	$8F^2$	$4F^2$	$4F^2$
Tension (programmation / effacement) (V)	2011	15	10	1,3 - 3,3	1,8	0,6 / -0,2	3
	Projection	15	9	0,7-1,5	< 1	< 0,5	< 3
Tension de lecture (V)	2011	1,8	1,8	1,3 -3,3	1,8	0,15	1,2
	Projection	1	1	0,7-1,5	< 1	< 0,2	< 1
Temps programmation / effacement (V)	2011	1 / 0,1 ms	1µs/10 ms	65 ns	35 ns	0,3 ns	100 ns
	Projection	1 / 0,1 ms	1µs/10 ms	< 10 ns	< 1 ns	< 1 ns	< 50 ns
Temps de lecture	2011	0,1 ms	15 ns	40 ns	35 ns	< 50 ns	12 ns
	Projection	0,1 ms	8 ns	< 20 ns	< 10 ns	< 10 ns	< 10 ns
Rétention	2011	10 ans	10 ans	10 ans	> 10 ans	> 10 ans	> 10 ans
	Projection	10 ans	10 ans	10 ans	> 10 ans	> 10 ans	> 10 ans
Endurance	2011	10^4	10^5	10^{14}	10^{12}	10^{12}	10^9
	Projection	5.10^3	10^5	$>10^{15}$	$>10^{15}$	$> 10^{16}$	10^9
Energie de programmation (J/bit)	2011	10^{-16}	10^{-10}	10^{-14}	10^{-12}	10^{-13}	10^{-12}
	Projection	10^{-17}	10^{-11}	10^{-15}	10^{-13}	10^{-17}	10^{-15}

Tableau 1. 1 : Comparaison des performances des différentes technologies mémoires, en 2011 et projetées en 2024 [ITRS, 11].

2. PRINCIPE DE FONCTIONNEMENT DES DISPOSITIFS OXRRAM

Cette seconde partie présente plus en détail la technologie OxRRAM et porte une attention toute particulière aux différents modes de fonctionnement de ces dispositifs et aux paramètres électriques fondamentaux permettant leur programmation. Par ailleurs, une description des caractérisations électriques est faite de manière à préciser la manière d'appréhender les performances de ces mémoires. Cette partie se termine sur la comparaison des trois grandes options d'intégration.

2.1. QUELQUES DÉFINITIONS

Les dispositifs OxRRAM reposent sur le basculement réversible et reproductible entre deux états de résistance d'un condensateur de type MIM (Métal/Isolant/Métal). La résistance du point mémoire dépend de la résistivité d'une couche d'oxyde dite "active". Cette couche d'oxyde a la faculté de commuter entre deux états de résistance de nombreuses fois sans entrer dans un régime de claquage diélectrique irréversible. Chaque état de résistance est conservé même lorsque le dispositif n'est pas alimenté, ceci conférant à la mémoire son caractère non volatile.

Trois états de résistance distincts sont considérés :

- Un état de résistance initiale très élevée (R_{init}), qui correspond à la résistance de la couche d'oxyde après sa fabrication. Il s'agit de l'état vierge ou "pré-électroforming" ;
- Un état de résistance faible (R_{on} ou *LRS* "Low Resistance State") qui intervient après une opération d'électroforming ou d'écriture (set) du dispositif ;
- Un état de résistance élevée (R_{off} ou *HRS* "High Resistance State") atteint après une opération d'effacement (ou reset) du dispositif.

Il est à noter que les développements récents menés sur les dispositifs OxRRAM permettent d'atteindre des états de résistance intermédiaires conférant à la mémoire un caractère "multi-niveaux" et donc "multi-bits" [Chien,09].

2.2. MODES DE PROGRAMMATION DE L'ÉLÉMENT MÉMOIRE

2.2.1. OPÉRATIONS DE BASE

On peut distinguer trois types d'opérations permettant de programmer un élément mémoire OxRRAM dans différents niveaux de résistance : il s'agit des opérations d'électroforming, de reset et de set [Figure 1. 7]. Ces opérations sont assurées en appliquant une tension aux bornes des deux électrodes.

1. Opération d'électroforming : il s'agit d'une opération initiale permettant de commuter le dispositif d'un état de résistance initiale élevée R_{init} vers un état de faible résistance R_{on}. Cette opération requiert, en général, une tension plus élevée que celle nécessaire aux autres opérations.
2. Opération de reset : cette opération permet d'effacer le dispositif en basculant de la résistance R_{on} vers la résistance élevée R_{off}. Elle s'effectue à une tension faible.

3. Opération de set : cette opération assure le basculement du dispositif d'un état de résistance R_{off} vers un état de résistance R_{on}. Cette étape est semblable à l'électroforming, seule l'amplitude de la tension appliquée les différencie.

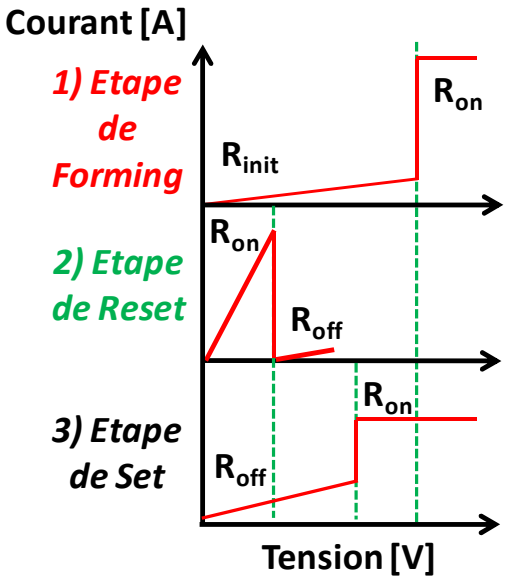


Figure 1. 7 : Schéma décrivant les opérations de programmation ou d'effacement d'un élément mémoire OxRRAM : 1) étape d'électroforming, 2) étape de reset, 3) étape de set.

L'opération d'électroforming ne s'effectue qu'une seule fois lors de la première application de tension aux bornes de l'oxyde. Elle permet d'activer le fonctionnement de la mémoire et d'assurer ensuite des commutations réversibles entre les niveaux de résistance R_{on} et R_{off}. Une fois l'opération d'électroforming effectuée, seules les étapes de reset et set sont nécessaires à la commutation vers l'état de résistance voulu [Figure 1. 8]. Dans la pratique la résistance R_{init} n'est pas considérée comme un état de mémorisation.

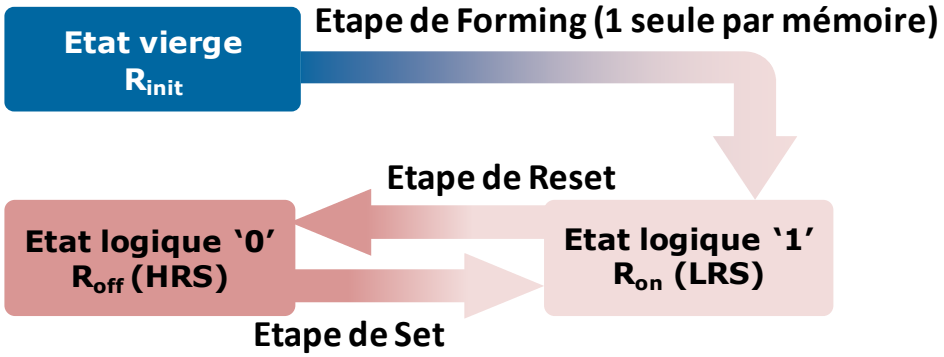


Figure 1. 8 : Schéma précisant l'ordre dans lequel les opérations doivent être effectuées pour assurer la fonctionnalité du dispositif.

2.2.2. COMMUTATIONS UNIPOLAIRES ET BIPOLAIRES

Selon la nature des électrodes utilisées dans l'élément mémoire et les caractéristiques microstructurales de l'oxyde, on constate différents modes de fonctionnement lors des opérations d'écriture et d'effacement.

Sur la base de caractéristiques courant-tension I(V), les comportements de commutation peuvent être classés en deux catégories : unipolaire [Figure 1. 9] ou bipolaire [Figure 1. 10].

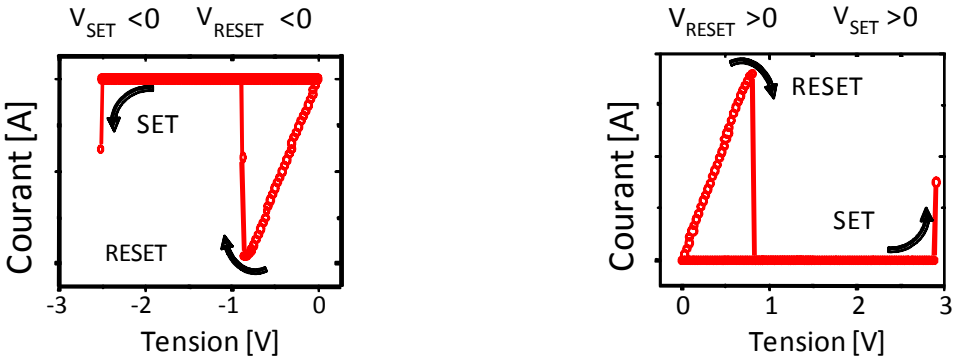


Figure 1. 9 : Caractéristiques courant-tension I(V) représentatives d'un fonctionnement unipolaire des dispositifs OxRRAM.

En fonctionnement unipolaire, la commutation dépend de l'amplitude de la tension appliquée et non de sa polarité. À l'état initial, les structures mémoires sont, en général, dans un état de très forte résistance R_{init} et commutent vers un état de faible résistance R_{on} après l'opération d'électroforming mentionnée précédemment. Les dispositifs sont en général symétriques, le même métal constituant les électrodes inférieures et supérieures [Jousseaume,11].

Certains éléments mémoires présentent, en revanche, une commutation bipolaire (ou antisymétrique) en fonction de la polarité de la tension appliquée. Dans ce cas, la transition vers l'état de faible résistance (set) se produit lorsqu'une tension positive est appliquée alors que la commutation vers l'état de forte résistance (reset) a lieu sous tension négative. Ce type de commutation est observé, par exemple, dans des empilements MIM constitués d'un oxyde présentant une structure cristallographique de type pérovskite [Sawa,06] ou ayant une stœchiométrie en oxygène non homogène [Courtade,07 ; Goux,09]. Les empilements présentant ce type de comportement électrique ont, en général, une structure asymétrique avec, par exemple, des électrodes de natures différentes.

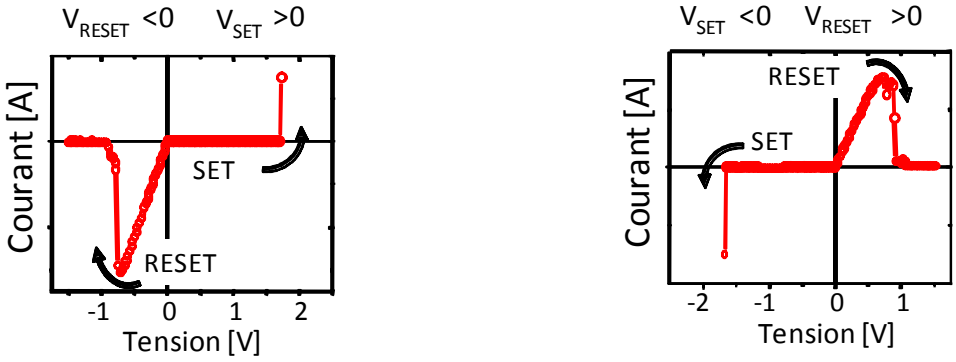


Figure 1. 10 : Caractéristiques courant-tension I(V) représentatives d'un fonctionnement bipolaire des dispositifs OxRRAM.

À l'émergence des dispositifs OxRRAM, le fonctionnement unipolaire était largement privilégié [Gibbons,64 ; Bruyere,70]. Toutefois, avec les évolutions technologiques et la maturité croissante, un intérêt grandissant a été porté à la commutation bipolaire qui permet de réduire significativement le courant de reset et d'améliorer l'endurance [Wei,08]. D'un point de vue de l'intégration, chaque mode de fonctionnement à ses avantages et ses inconvénients : un dispositif fonctionnant en mode bipolaire ne peut pas être intégré dans une architecture matricielle de type "Crossbar", 1D/1R [Chen,10]. En revanche, le mode unipolaire est compatible avec cette architecture, mais l'ajout d'un sélecteur est fortement conseillé [Cagli,11 ; Muller,12].

2.3. PARAMÈTRES EXTRAITS DES CARACTÉRISTIQUES COURANT-TENSION

Des caractéristiques courant-tension I(V) il est possible d'extraire un certain nombre de paramètres permettant d'appréhender les performances des dispositifs :

- La tension d'électroforming (V_{form}) est la tension nécessaire au basculement du dispositif de l'état de résistance R_{init} vers l'état de résistance R_{on}. Cette tension est relevée lorsque le courant dans le dispositif augmente brusquement.
- La tension de reset (V_{reset}) correspond au basculement du dispositif depuis l'état de résistance R_{on} vers l'état de résistance R_{off}. Cette tension est relevée lorsque le courant de reset I_{reset} atteint son maximum.
- La tension de set (V_{set}) correspond à la commutation du dispositif de l'état de résistance R_{off} à l'état de résistance R_{on}. Cette tension est relevée de la même manière que pour l'opération d'électroforming.
- Le courant de compliance I_{comp} est un paramètre qui permet, en principe, de limiter le courant traversant l'élément mémoire et d'éviter ainsi sa dégradation [Figure 1. 11]. Ce paramètre est particulièrement crucial dans les opérations d'électroforming et de set. Si le courant de compliance est trop élevé, le dispositif peut rester figé dans un état de faible résistance [Tirano,11]. En revanche, si la compliance en courant est trop basse, le dispositif est susceptible de rester dans l'état de forte résistance.
- La tension de lecture (V_{read}) intervient lors des opérations de lecture permettant de déterminer la résistance de l'élément mémoire. Cette tension doit être assez élevée pour discriminer les deux états de résistance, mais suffisamment faible pour ne pas modifier l'état de résistance. Ceci implique une tension de lecture très inférieure à la tension de reset V_{reset} (V_{read} est typiquement comprise entre 50 et 200 mV).

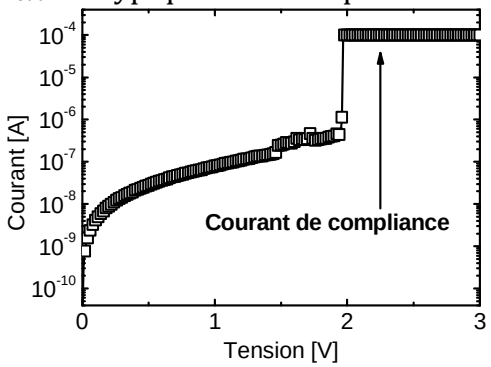
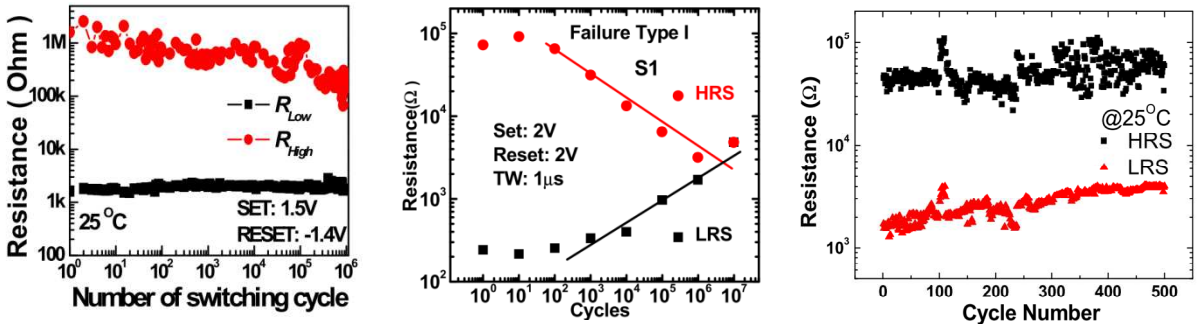


Figure 1. 11 : Caractéristique courant-tension mesurée durant l'opération d'électroforming : le courant est limité par une compliance interne de l'appareil de mesure (ici 10^{-4} A).

Les tests d'endurance et de rétention permettent d'appréhender les performances et la fiabilité des éléments mémoires.

2.4.1. TEST D'ENDURANCE

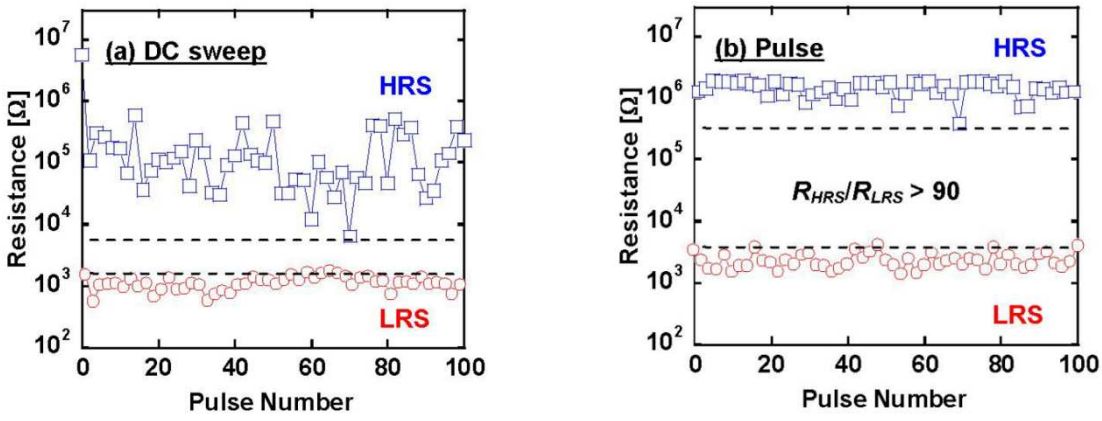
Le test d'endurance consiste à appliquer sur l'élément mémoire des impulsions de tension induisant un basculement répétitif d'un état de résistance à l'autre. Ce test permet donc d'estimer la tenue au cyclage du dispositif. Pour des dispositifs OxRRAM, le protocole utilisé est, en général, le suivant : après l'opération d'électroforming, on effectue en boucle des opérations de set/reset permettant de relever, après chaque cycle, les tensions V_{set} , V_{reset} et les résistances R_{on} et R_{off} ainsi que les courants d'écriture I_{set} et d'effacement I_{reset}. De cette manière, on peut estimer le nombre de cycles de renversement de résistance qu'est capable de supporter l'élément mémoire avant une dégradation irréversible. Comme cela est illustré sur la Figure 1. 12, on observe souvent une convergence progressive des résistances R_{off} et R_{on}, pouvant être due soit à la diminution progressive de la résistance R_{off} [Figure 1. 12a ; Lee,08a], soit à la chute de la résistance R_{off} associée à une augmentation de la résistance R_{on} [Figure 1. 12b ; Lee,10a ; Chen,11a], soit enfin à l'augmentation de la résistance R_{on} comme cela est parfois relevé dans la littérature [Figure 1. 12c ; Fang,10].



a) b) c)

Figure 1. 12 : Exemples de tests d'endurance effectués sur des éléments mémoires OxRRAM intégrant un oxyde de hafnium HfO_x : a) diminution de la résistance R_{off} au cours du cyclage [Lee,08a] ; b) diminution de la résistance R_{off} observée concomitamment à une augmentation de la résistance R_{on} [Chen,11a] ; c) augmentation de la résistance R_{on} [Fang,10].

Les tests d'endurance peuvent être réalisés en appliquant soit des impulsions de tensions [mesures dynamiques, *cf*. Chapitre 4], soit des rampes de tension [mesures quasi-statiques, *cf*. Chapitre 2]. Le choix du type de sollicitation modifie grandement le comportement des dispositifs : les tests dynamiques permettent d'obtenir, en général, des distributions de résistances plus étroites [Figure 1. 13 ; Tsunoda,07] et de meilleures performances en cyclage [Sakotsubo,10].



a) b)

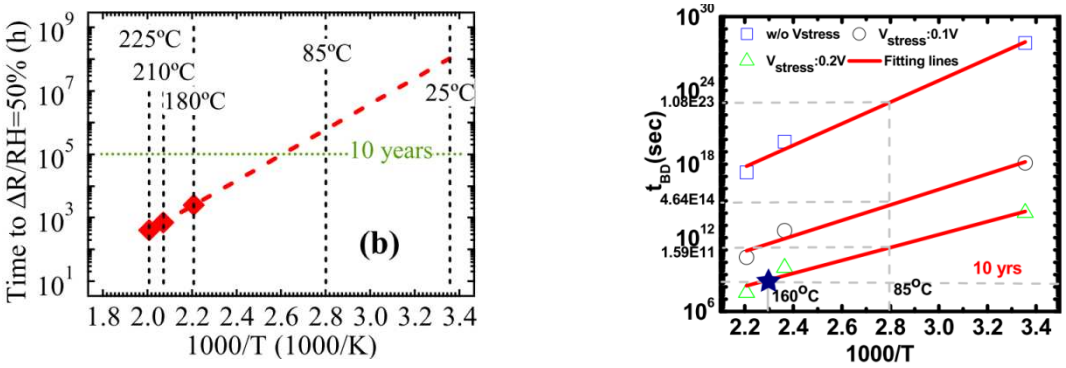
Figure 1. 13 : Tests d'endurance effectués sur un dispositif à base d'oxyde de nickel NiO en appliquant soit a) une rampe tension quasi-statique, soit b) des impulsions de tension dynamiques [Tsunoda,07].

La tenue au cyclage dépend également du mode de commutation de l'élément mémoire. Une endurance plus élevée, de l'ordre de 10^9 cycles, est généralement observée sur des dispositifs bipolaires [Wei,08 ; Lee,10a ; Chen,11b] comparativement aux dispositifs unipolaires qui atteignent difficilement 10^6 cycles [Baek,04 ; Tran,11 ; Sakotsubo,10]. Toutefois, le rapport R_{off}/R_{on} est généralement plus élevé sur des dispositifs unipolaires.

2.4.2. TEST DE RÉTENTION

Le test de rétention est destiné à estimer le temps au bout duquel l'élément mémoire est susceptible de changer spontanément d'état. Le protocole expérimental consiste à programmer les dispositifs dans un état de résistance R_{off} ou R_{on} et de mesurer dans le temps la résistance de l'élément mémoire en appliquant une tension de lecture V_{read}. Une valeur limite de la résistance est fixée et lorsque celle-ci est franchie, le dispositif est considéré comme défaillant et le test s'arrête.

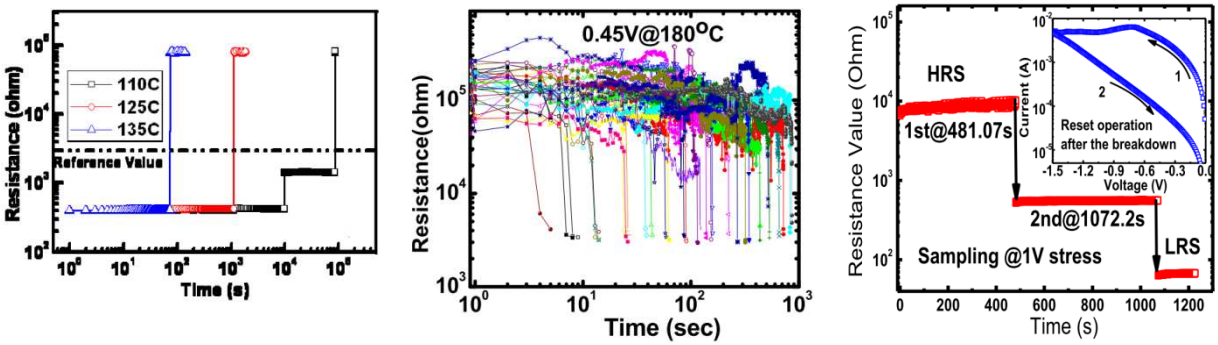
En général, les technologies résistives de type RRAM sont très robustes en rétention et il est alors nécessaire d'accélérer la défaillance en plaçant les dispositifs dans une étuve à des températures assez élevées (> 85°C). En effectuant des tests à différentes températures, il est alors possible d'estimer les performances en rétention à partir d'une représentation de type Arrhenius [Figure 1. 14a ; Wei,08]. D'autres conditions de test peuvent être utilisées pour accélérer la défaillance des éléments mémoires les plus robustes. On peut, par exemple, polariser le dispositif et appréhender ainsi sa sensibilité à une tension constante [Figure 1. 14b ; Zhang,11].



a) b)

Figure 1. 14 : a) Diagramme d'Arrhenius permettant d'appréhender la défaillance d'un dispositif à base d'oxyde de tantale TaO_x en fonction de la température (la défaillance est considérée comme une variation de résistance supérieure à 50% dans l'état HRS) [Wei,08]. b) Extrapolation du temps nécessaire à la défaillance d'un dispositif en fonction de la température et de la tension constante appliquée [Zhang,11].

Dans la majeure partie des cas, on observe une commutation spontanée depuis l'état de faible résistance vers l'état de forte résistance [Figure 1. 15a ; Zhou,09]. Le phénomène inverse s'observe plus difficilement à moins que le dispositif ne soit chauffé et placé sous champ électrique [Figure 1. 15b et Figure 1. 15c ; Zhang,11 ; Xu,08].



a) b) c)

Figure 1. 15 : a) Test de rétention de dispositifs à base d'oxyde de cuivre CuO_x placés dans l'état de résistance R_{on} (températures comprises entre 110 et 135°C) [Zhou,09]. b) Test de rétention effectué à 180°C : les dispositifs à base d'oxyde de hafnium HfO_2 sont placés dans l'état de résistance R_{off} et polarisés sous une tension constante [Zhang,11]. c) Même protocole de test appliqué à température ambiante sur un dispositif à base de ZnO [Xu,08].

D'un point de vue quantitatif, le nombre d'articles traitant de la rétention dans la littérature est très faible comparativement à ceux adressant de l'endurance. De plus, les quelques références sur les performances en rétention ne proposent pas d'analyses abouties et visent simplement à valider la spécification d'une rétention de 10 ans à 85°C. Ceci est regrettable dans la mesure où les tests de rétention peuvent aussi fournir des tendances sur les mécanismes physiques régissant l'état de résistance du dispositif [Ielmini,10]. Ce point sera traité en détail dans le chapitre 3 de ce manuscrit.

2.5. MATRIÇAGE DES CELLULES MÉMOIRES OXRRAM

Comme cela a été mentionné en introduction de ce chapitre, les nouvelles applications requièrent des ressources de plus en plus importantes en termes de capacité de

mémorisation. Plusieurs types d'éléments mémoires OxRRAM sont susceptibles d'être intégrés et matricés de manière à réaliser des architectures tridimensionnelles avec un empilement de plans mémoires les uns sur les autres [Figure 1. 16]. Trois architectures de cellules mémoires sont proposées :

– Cellule 1R reposant uniquement sur un élément résistif R ;
– Cellule 1D/1R associant un élément résistif R à une diode D utilisée comme dispositif de sélection ;
– Cellule 1T/1R associant un élément résistif à un transistor T (MOS en général).

Quelle que soit la solution architecturale choisie, il est bien évidemment nécessaire de pouvoir effectuer convenablement l'adressage d'une cellule mémoire lors des opérations d'écriture, d'effacement et de lecture.

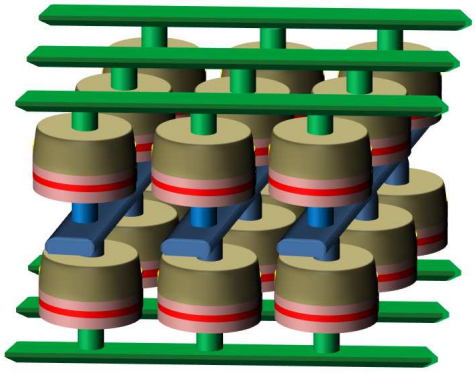


Figure 1. 16 : Schéma représentant l'architecture matricielle tridimensionnelle d'une mémoire OxRRAM.

2.5.1. CELLULE MÉMOIRE 1R

La cellule mémoire 1R est bien évidemment la plus simple d'un point de vue technologique et autorise une organisation matricielle de type "crossbar" dans laquelle les éléments résistifs R sont directement connectés à des lignes métalliques [Figure 1. 17]. Pour adresser une cellule, il suffit d'appliquer les tensions de programmation sur les deux lignes perpendiculaires entourant l'élément résistif. Toutefois, cette architecture pose un problème majeur lié à la présence d'éléments de résistances très différentes dans l'environnement proche de la cellule adressée : ceci est à l'origine de perturbations dues à des "sneak-paths" correspondant à des fuites de courant non maîtrisées. En effet, plusieurs cellules mémoires sont liées entre elles par des lignes d'adressage communes et on peut observer des fuites de courant en particulier lorsqu'une cellule fortement résistive est entourée de cellules de faible résistance [Figure 1. 17]. Un courant inter-cellules est ainsi favorisé, courant susceptible de modifier l'état résistif d'une cellule adjacente [Figure 1. 17].

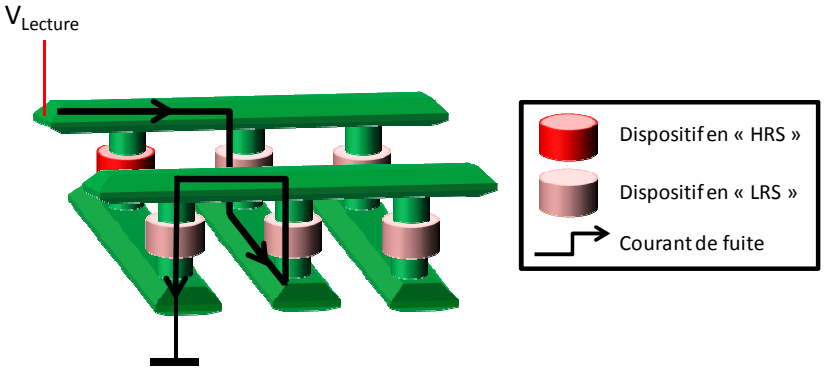


Figure 1. 17 : Architecture matricielle "crossbar" intégrant des cellules mémoires 1R. Cette architecture est à l'origine de fuite de courant lorsqu'un élément résistif en état HRS (dispositif rouge) est entouré d'éléments placés dans l'état LRS (dispositif rose).

Pour contrecarrer ces "sneak-paths", plusieurs solutions ont été envisagées : Chevalier *et al.* [Chevalier,10] ont proposé une programmation des éléments résistifs sous une tension 2×Vp en appliquant une tension +Vp sur la "Word line" (ligne de mot) et une tension de même amplitude, mais de polarisation opposée –Vp sur la "Bit line" (ligne de bit) de façon à ce que les cellules adjacentes ne soient soumises, au maximum, qu'à la moitié de la tension nécessaire à la commutation du dispositif [Figure 1. 18].

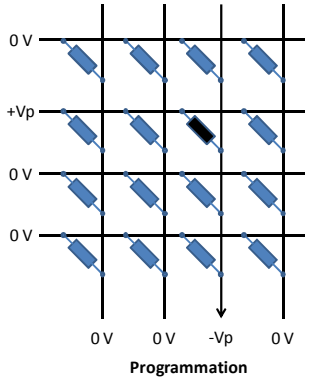
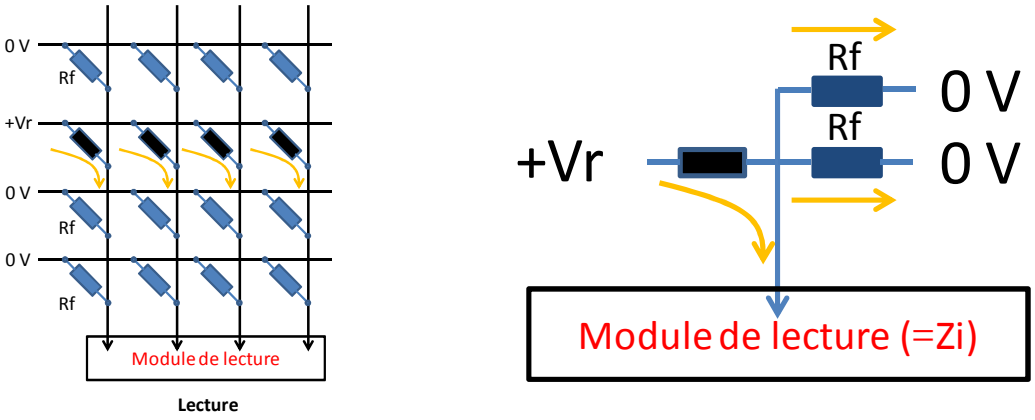


Figure 1. 18 : Schéma représentant la programmation d'un élément résistif R placé dans une architecture "crossbar". Pour éviter le phénomène de "sneak-path", la cellule adressée est soumise à une tension d'amplitude 2×Vp, une tension +Vp étant appliquée sur la ligne de mot, une tension –Vp étant appliquée sur la ligne de bit.

Comme d'autres auteurs [Kim,12 ; Lee,10b], Chevalier *et al.* préconisent également un protocole de lecture permettant de minimiser les courants de fuite : la tension de lecture est appliquée sur une ligne de mot, les autres lignes parallèles étant placées à la masse (0 V) ; toutes les lignes de bit sont configurées de manière à mesurer le courant les traversant [Figure 1. 19a]. Dans cette configuration, le courant se propage moins dans les lignes non polarisées, même si des courants de fuite perturbant la lecture peuvent toujours circuler après qu'ils aient traversé le dispositif si les résistances (R_f) sont proches de l'impédance du module de lecture (Z_i) [Figure 1. 19b]. Yoon *et al.* [Yoon,09] affirment que, malgré cette limitation, il est toujours possible de lire les dispositifs jusqu'à une intégration de 550 Gbits sur une puce de 160 mm^2 en technologie 35 nm. Lee *et al.* [Lee,12a] proposent, quant à eux, une autre solution consistant à fabriquer des éléments résistifs présentant une résistance élevée dans l'état LRS.



a) b)

Figure 1. 19 : a) Schéma représentant la lecture d'éléments résistifs 1R placés dans une architecture "crossbar". Les cellules adressées sont polarisées sous une tension de lecture V_r. b) Schéma représentant les courants traversant les dispositifs.

2.5.2. CELLULE MÉMOIRE 1D/1R

Pour empêcher les phénomènes de "sneak-path" mentionnés précédemment, une solution technologique consiste à placer un élément de sélection non-linéaire, tel qu'une diode D, en série avec l'élément résistif R pour former une cellule mémoire 1D/1R. En outre, la diode permet de limiter le courant total admissible dans la cellule mémoire et réduit ainsi les risques de défaillance et la consommation du dispositif [Lee,08b]. Même si cette solution permet de supprimer la fuite de courant vers les cellules entourant la cellule adressée, elle est toutefois limitée aux dispositifs unipolaires [Figure 1. 20], les éléments résistifs bipolaires ne pouvant pas être programmés sauf si une diode Zener est utilisée [Waser,07 ; Lee,12b].

La contrepartie de cette solution est l'empilement d'une diode sur l'élément résistif, ceci compliquant significativement les procédés de fabrication : deux couches semi-conductrices, l'une dopée P, l'autre dopée N, doivent être déposées sur l'électrode supérieure de l'élément résistif. Le dimensionnement des courants admissibles dans la diode doit également être parfaitement étudié pour pouvoir permettre aisément les opérations d'électroforming, de set et de reset.

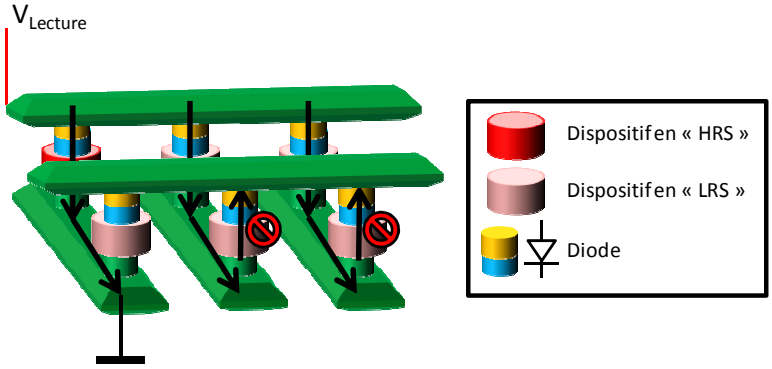
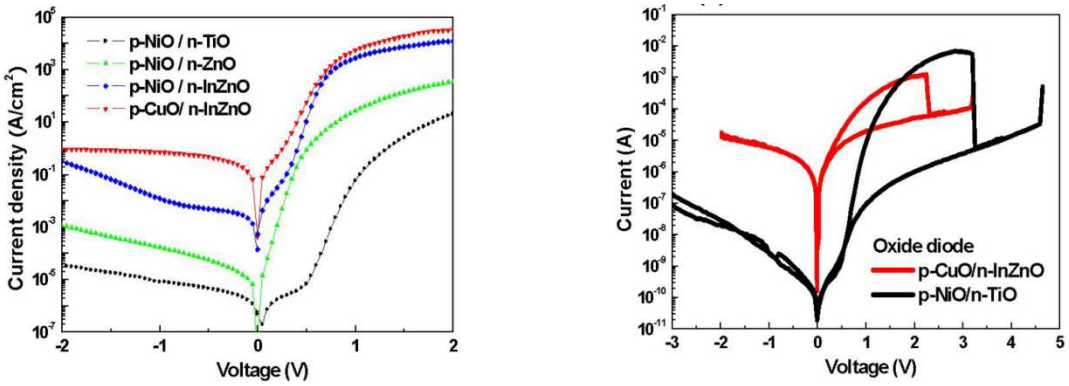


Figure 1. 20 : Architecture matricielle "crossbar" intégrant des cellules mémoires 1D/1R. La diode placée en série avec l'élément résistif limite le courant de fuite vers les cellules adjacentes.

L'ajout d'une diode en série avec l'élément résistif change bien évidemment les caractéristiques courant-tension I(V) avec une dissymétrisation importante entre les polarisations positives et négatives [Figure 1. 21 ; Lee,07a].



a) b)

Figure 1. 21: a) Caractéristiques courant-tension mesurées aux bornes de cellules 1D/1R intégrant différents couples d'oxyde résistif et de diodes. b) Caractéristiques courant-tension mesurées lors de l'opération d'électroforming et de reset sur deux types de cellules 1D/1R [Lee,09].

Une cellule 1D/1R n'interdit pas la possibilité d'une architecture tridimensionnelle comme cela a été montré par Lee *et al.* [Lee,09] et représenté sur la Figure 1. 22.

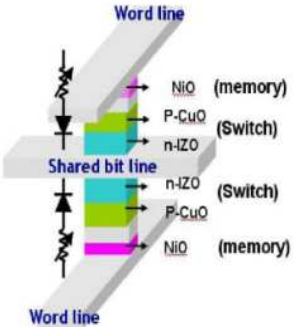


Figure 1. 22 : Architecture tridimensionnelle intégrant deux cellules mémoires 1D/1R [Lee,09].

Pour assurer une compatibilité avec les procédés de fabrication BEOL, les diodes sont fabriquées à base d'oxydes et non de silicium qui requiert une température élevée d'activation des dopants, température incompatible avec le budget thermique du BEOL. Même si elles assurent le rôle qui leur est dédié, les diodes oxydes ont l'inconvénient de présenter un courant inverse plus important que celui délivré dans une diode conventionnelle à base de silicium [Lee,07b].

2.5.3. CELLULE MÉMOIRE 1T/1R

Une autre solution technologique permet d'empêcher les "sneak-paths", tout en laissant une totale liberté dans le choix du mode de fonctionnement de l'élément résistif : il s'agit de la cellule mémoire 1T/1R associant en série l'élément résistif (unipolaire ou bipolaire) et un transistor MOS. Le transistor permet de limiter le courant pendant les opérations d'électroforming et de set par simple contrôle de la tension appliquée sur la grille [Figure 1. 23]. Cela revient à intégrer une compliance interne [Nardi,11].

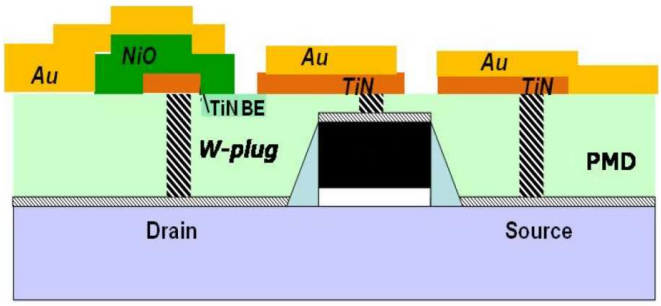


Figure 1. 23 : Schéma représentant une cellule mémoire 1T/1R [Nardi,11].

Par un meilleur contrôle du courant délivré pendant les opérations d'électroforming et de set, il est également possible d'accéder plus précisément aux véritables performances de la cellule mémoire (*i.e.* rétention, endurance, puissance/énergie de commutation…). L'effet de cette compliance interne sera détaillé dans le chapitre 4 de ce manuscrit.

Pour terminer, on peut noter que les résultats publiés dans la littérature montrent une diminution substantielle du courant de reset avec une cellule 1T/1R : celui-ci atteint quelques µA [Sato,08], avec une possibilité supplémentaire de maîtriser très précisément les niveaux de résistance R_{off} et R_{on}. Cette tendance a été récemment confirmée sur des nanofils d'oxyde de nickel [Brivio,12].

2.5.4. PROBLÈMES LIÉS À UNE INTÉGRATION CROISSANTE

Des cellules mémoires 1R organisées sous forme matricielle représentent une solution avantageuse permettant d'augmenter la densité d'intégration tout en minimisant les étapes de conception. Toutefois, l'accroissement de cette densité mémoire pose des problèmes au regard du fonctionnement des dispositifs, en particulier du fait de l'accroissement des résistances et des capacités parasites de ligne venant s'ajouter à la variabilité intrinsèque des éléments résistifs.

En effet, l'accroissement du nombre de cellules dans une matrice mémoire augmente le nombre de "sneak-paths" potentiels perturbant d'autant plus les opérations de lecture et évoluant également avec le nombre d'intersections entre la source de courant et le dispositif à lire. Cet effet est exacerbé lorsque les dispositifs sont dans un état de résistance faible R_{on} [Figure 1. 24 ; Chen,11c].

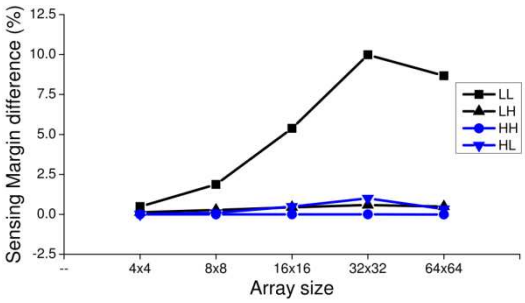
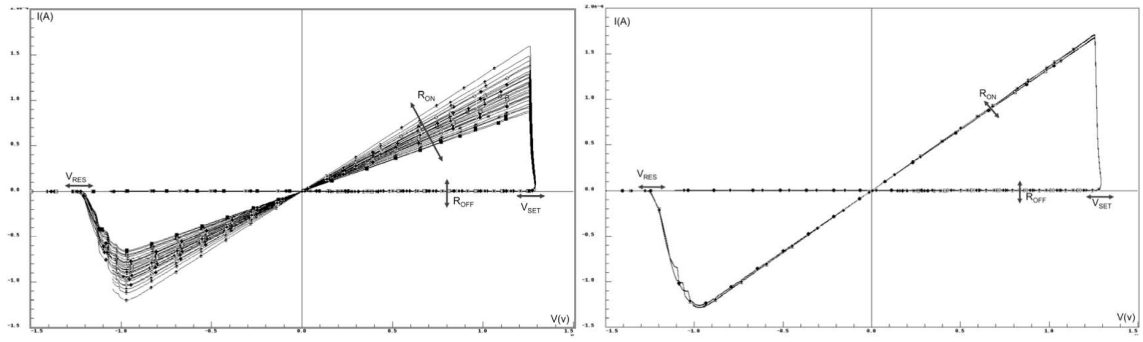


Figure 1. 24 : Variation, selon la taille de la matrice mémoire, de la fenêtre de programmation (exprimée en %) entre deux cellules de même résistance, l'une étant placée au plus près de la source de courant et l'autre au plus loin. Dans la légende, la première lettre correspond à l'état de la cellule adressée, la seconde indique l'état des autres cellules de la matrice (L = "LRS", H = "HRS") [Chen,11c].

De plus, l'accroissement de la densité d'intégration impacte le fonctionnement des cellules mémoires avec une augmentation des temps de programmation (lié aux résistances de ligne) ainsi que des délais supplémentaires (liés aux capacités parasites de ces mêmes lignes). Ces deux effets contribuent à une baisse des performances de la matrice mémoire [Figure 1. 25 ; Aziza,11].



a) b)

Figure 1. 25 : Influence de la résistance (a) et de la capacité parasite (b) des lignes d'interconnexion sur les caractéristiques courant-tension d'une cellule mémoire 1R [Aziza,11].

Ces défauts résistifs et capacitifs parasites, dont l'importance croît avec la densité d'intégration, entrainent également une modification de tensions nécessaires à la commutation des dispositifs [Figure 1. 26; Chen,11c].

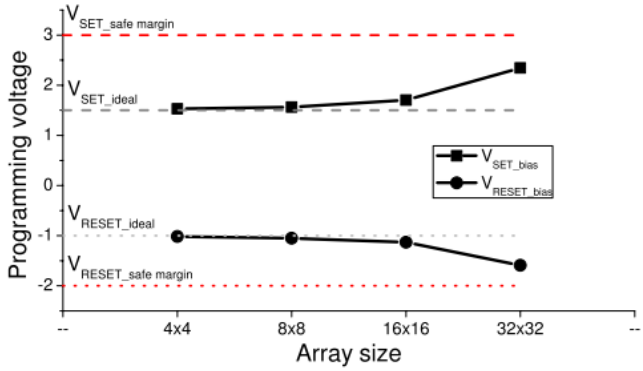


Figure 1. 26 : Évolution des tensions de set et de reset en fonction de la dimension de la matrice mémoire [Chen,11c].

3. POSITIONNEMENT DE CE TRAVAIL DE THÈSE

Comme cela vient d'être décrit, la technologie OxRRAM présente de nombreux avantages qui font d'elles une alternative intéressante à la technologie Flash NAND conventionnelle. Parmi les points bloquants que l'on peut citer, il y a en particulier les courants de reset très élevés qui augmentent la consommation de la mémoire et la densité d'intégration qui peut nuire au fonctionnement des cellules mémoires.

Dans ce travail de thèse, nous nous sommes proposés de travailler sur des éléments mémoires 1R intégrant un oxyde de nickel entre deux électrodes. Cet oxyde a été obtenu soit par oxydation thermique d'une couche de nickel, soit par dépôt en utilisant la pulvérisation cathodique réactive. Les performances de ces deux types d'éléments mémoires ont été évaluées de manière à sélectionner la voie de fabrication la plus prometteuse. Les résultats sont présentés dans le Chapitre 2.

De manière à apporter une contribution supplémentaire à la compréhension des mécanismes responsables de la commutation de résistance dans les dispositifs OxRRAM, le Chapitre 3 est consacré à la modélisation physique mettant en jeu la formation et la dissolution d'un filament conducteur au sein de l'oxyde. Le modèle physique élaboré a été confronté à des caractéristiques électriques mesurées sur les dispositifs à base d'oxyde NiO présentés dans le Chapitre 2. L'extraction des paramètres physiques a permis de proposer des mécanismes à l'origine de la variabilité intrinsèque observée sur les dispositifs.

Le Chapitre 4 est dédié à la comparaison de deux cellules mémoires 1R, l'une intégrant un oxyde de nickel, l'autre un oxyde de hafnium HfO_2. La défaillance des éléments mémoires 1R est ensuite analysée sous l'angle des phénomènes parasites transitoires (overshoots de courant) susceptibles d'endommager les dispositifs. Cette analyse de défaillance s'appuie sur la caractérisation électrique, quasi-statique et impulsionnelle, des dispositifs présentés dans le Chapitre 2. Enfin, le Chapitre 4 décrit une méthode permettant de restaurer des états mémoires perdus lors d'un échauffement lié, par exemple, au soudage de la puce sur un support de type PCB ("Printed Circuit Board").

4. RÉFÉRENCES BIBLIOGRAPHIQUES

[Aziza,11] H. Aziza, M. Bocquet, J.-M. Portal, C. Muller, "Bipolar OxRRAM memory array reliability evaluation based on fault injection", *IEEE International Design and Test Workshop*, pp. 78-81, 2011.

[Baek,04] I. G. Baek, M. S. Lee, S. Seo, M. J. Lee, D. H. Seo, D. S. Suh, *et al.*, "Highly scalable non-volatile resistive memory using simple binary oxide driven by asymmetric unipolar voltage pulses", *IEEE International Electron Devices Meeting Tech. Dig.,* pp. 587-590, 2004.

[Bergemont,06] A. Bergemont, "Future and Limitations for Floating Gate NVM Manufacturing", *IEEE Santa Clara Valley Electron Devices Society*, 2006.

[Brivio,12] S. Brivio, G. Tallarida, D. Perego, S. Franz, D. Deleruyelle, C. Muller, S. Spiga, " Low-power resistive switching in Au/NiO/Au nanowire arrays", *Appl. Phys. Lett.*, vol. 101, pp. 223510(1-3), 2012.

[Bruyere,70] J. C. Bruyere, and B. K. Chakraverty, "Switching and negative resistance in thin films of nickel oxide", *Appl. Phys. Lett.,* vol. 16, pp. 40-43, 1970.

[Cagli,11] C. Cagli, J. Buckley, V. Jousseaume, T. Cabout, A. Salaun, H. Grampeix, *et al.*, "Experimental and Theoretical Study of Electrode Effects in HfO_2 based RRAM", *IEEE International Electron Devices Meeting Tech. Dig.,* 2011.

[Chen,10] M. C. Chen, T. C. Chang, C. T. Tsai, S. Y. Huang, S. C. Chen, *et al.*, "Influence of electrode material on the resistive memory switching property of indium gallium zinc oxide thin films", *Appl. Phys. Lett.,* vol. 96, pp. 262110(1-3), 2010.

[Chen,11a] B. Chen, Y. Lu, B. Gao, Y. H. Fu, F. F. Zhang, *et al.*, "Physical Mechanisms of Endurance Degradation in TMO-RRAM", *IEEE International Electron Devices Meeting Tech. Dig.,* pp. 12.3.1-12.3.4, 2011.

[Chen,11b] Y. S. Chen, H. Y. Lee, P. S. Chen, C. H. Tsai, P. Y. Gu, *et al.*, "Challenges and Opportunities for HfO_X Based Resistive Random Access Memory", *IEEE International Electron Devices Meeting Tech. Dig.,* pp. 31.3.1-31.3.4, 2011.

[Chen,11c] Y. C. Chen, H. Li, W. Zhang, R. E. Pino, "3D-HIM: A 3D high-density interleaved memory for bipolar RRAM design", *IEEE International Symposium on Nanoscale Architectures*, pp. 59-64, 2011.

[Chevallier,10] C. J. Chevallier, S. Chang Hua, S. F. Lim, S. R. Namala, M. Matsuoka, B. L. Bateman, *et al.*, "A 0.13 µm 64Mb Multi-Layered Conductive Metal-Oxide Memory", *IEEE International Solid-State Circuits Conference,* pp. 260-261, 2010.

[Chien,09] W. C. Chien, Y. C. Chen, K. P. Chang, E. K. Lai, Y. D. Yao, P. Lin, *et al.*, "Multi-level operation of fully CMOS compatible WO_x resistive random access memory (RRAM)", *IEEE International Memory Workshop Tech. Dig.*, pp. 1-2, 2009.

[Chung,10] Chart courtesy of Dr. Chung Lam, IBM Research updated version of plot from IBM Journal R&D article, 2010.

[Courtade,07] L. Courtade, C. Turquat, C. Muller, J.G. Lisoni, L. Goux, D.J Wouters, "Improvement of resistance switching characteristics in NiO films obtained from controlled Ni oxidation", *IEEE Non-Volatile Memory Technology Symposium*, pp. 1-4, 2007.

[EcoConscient,12] Ecoconscient, 2012, http:/goo.gl/1qMCM.

[Fang,10] Z. Fang, H. Y. Yu, W. J. Liu, K. L. Pey, X. Li, *et al.*, "Bias temperature instability of binary oxide based ReRAM", *IEEE International Reliability Physics Symposium Tech. Dig.,* pp. 964-965, 2010.

[Gibbons,64] J. F. Gibbons and W. E. Beadle, "Switching properties of thin NiO films", *Solid-State Electronics,* vol. 7, pp. 785-790, 1964.

[Goux,09] L. Goux, J. G. Lisoni, L. Courtade, C. Muller, M. Jurczak, D. J. Wouters*, et al.*, "On the bipolar and unipolar switching mechanisms observed in NiO memory cells made by thermal oxidation of Ni", *IEEE International Memory Workshop Tech. Dig.,* pp. 13-14, 2009.

[Hong,10] S. Hong, "Memory Technology Trend and Future Challenges", *IEEE International Electron Devices Meeting Tech. Dig.,* pp. 12.4.1-12.4.4, 2010.

[Ielmini,10] D. Ielmini, N. Nardi, C. Cagli, A. L. Lacaita, "Size-Dependent Retention Time in NiO-Based Resistive-Switching Memories", *Electron Device Lett.*, vol. 31, pp. 353-355, 2010.

[ITRS,11] ITRS, 2011, http://public.itrs.net/

[Jousseaume,11] V. Jousseaume, A. Fantini, J. F. Nodin, C. Guedj, A. Persico, J. Buckley*, et al.*, "Comparative study of non-polar switching behaviors of NiO- and HfO_2-based oxide resistive-RAMs", *Solid-State Electronics,* vol. 58, pp. 62-67, 2011.

[Kim,12] S. Kim, X. Liu, J. Park, S. Jung, W. Lee, *et al*., "Ultrathin (<10nm) Nb_2O_5/NbO_2 Hybrid Memory with Both Memory and Selector Characteristics for High Density 3D Vertically Stackable RRAM Applications", *IEEE Symposium on VLSI Technology, Systems and Applications, Tech. Dig.,* pp. 155-156, 2012.

[Lee,07a] M. J. Lee, Y. Park, B.-S. Kang, S.-E. Ahn, C. Lee, K. Kim*, et al.*, "2-stack 1D-1R cross-point structure with oxide diodes as switch elements for high density resistance RAM applications", *IEEE International Electron Devices Meeting Tech. Dig.,* vol. 1-2, pp. 771-774, 2007.

[Lee,07b] M. J. Lee, S. Seo, D. C. Kim, S. Ahn, D. H. Seo, K. Yoo, I. G. Baek *et al*., "A Low-Temperature-Grown Oxide Diode as a New Switch Element for High-Density, Nonvolatile Memories", *Advanced Materials*, vol. 19, pp. 73-76, 2007.

[Lee,08a] H. Y. Lee, P.-S. Chen, T. Y. Wu, C. C. Wang, P. J. Tzeng, C. H. Lin*, et al.*, "HfO_2 bipolar resistive memory device with robust endurance using AlCu as electrode", *IEEE Symposium on VLSI Technology, Systems and Applications, Tech. Dig.,* pp. 146-147, 2008.

[Lee,08b] M. J. Lee, C. B. Lee, S. Kim, H. Yin, J. Park, S. E. Ahn*, et al.*, "Stack Friendly All-Oxide 3D RRAM using GaInZnO Peripheral TFT realized over Glass Substrates", *IEEE International Electron Devices Meeting, Tech. Dig.,* pp. 1-4, 2008.

[Lee,10a] H. Y. Lee, Y. S. Chen, P. S. Chen, P. Y. Gu, Y. Y. Hsu, *et al.*, "Evidence and solution of Over-RESET Problem for HfO_x Based Resistive Memory with Sub-ns Switching Speed and High Endurance", *IEEE International Electron Devices Meeting Tech. Dig.,* pp. 19.7.1-19.7.4, 2010.

[Lee,10b] J. Lee, J. Shin, D. Lee, W. Lee, S. Jung, *et al.*, "Diode-less Nano-scale ZrO_x /HfO_x RRAM Device with Excellent Switching Uniformity and Reliability for High-density Cross-point Memory Applications" *IEEE International Electron Devices Meeting Tech. Dig.,* pp. 19.5.1-19.5.4, 2010.

[Lee,12a] F. M. Lee, Y. Y. Lin, M. H. Lee, W. C. Chien, H. L. Lung, *et al.*, "A Novel Cross Point One-Resistor (0T1R) Conductive Bridge Random Access Memory (CBRAM) with Ultra Low Set/Reset Operation Current", *IEEE Symposium on VLSI Technology, Systems and Applications, Tech. Dig.,* pp. 67-68, 2012.

[Lee,12b] W. Lee, J. Park, J. Shin, J. Woo, S. Kim, *et al.*, "Varistor-type Bidirectional Switch (J_{MAX} >10^7A/cm^2, Selectivity~10^4) for 3D Bipolar Resistive Memory Arrays", *IEEE Symposium on VLSI Technology, Systems and Applications, Tech. Dig.,* pp. 37-38, 2012.

[Muller,12] C. Muller, D. Deleruyelle, O. Ginez, "Emerging Memory Concepts: Materials, Modeling and Design.", *Chapitre d'ouvrage dans "Design Technology for Heterogeneous Embedded Systems"*, Edité par G. Nicolescu, I. O'Connor, C. Piguet, *Springer*, Chapitre 16, pp. 339–364, 2011.

[Nardi,11] F. Nardi, D. Ielmini, C. Cagli, S. Spiga, M. Fanciulli, L. Goux*, et al.*, "Control of filament size and reduction of reset current below 10 μA in NiO resistance switching memories", *Solid-State Electronics,* vol. 58, pp. 42-47, 2011.

[Sakotsubo,10] Y. Sakotsubo, M. Terai, S. Kotsuji, Y. Saito, M. Tada, *et al.*, "A New Approach for Improving Operating Margin of Unipolar ReRAM using Local Minimum of Reset Voltage", *IEEE Symposium on VLSI Technology, Systems and Applications, Tech. Dig.,* pp. 87-88, 2010.

[Sato,08] Y. Sato, K. Tsunoda, K. Kinoshita, H. Noshiro, M. Aoki, and Y. Sugiyarna, "Sub-100 μA reset current of nickel oxide resistive memory through control of filamentary conductance by current limit of MOSFET", *IEEE Trans. Electron Devices,* vol. 55, pp. 1185-1191, 2008.

[Sawa,06] A. Sawa, T. Fujii, M. Kawasaki, Y. Tokura, "Interface resistance switching at a few nanometer thick perovskite manganite active layers", *Appl. Phys. Lett.,* vol. 88, pp. 232112(1-3), 2006.

[Tirano,11] S. Tirano, L. Perniola, J. Buckley, J. Cluzel, V. Jousseaume, C. Muller, *et al.*, "Accurate analysis of parasitic current overshoot during forming operation in RRAMs", *Microelectronic Engineering,* vol. 88, pp. 1129-1132, 2011.

[Tran,11] X. A. Tran, B. Gao, J. F. Kang, L. Wu, Z. R. Wang, *et al.*, "High Performance Unipolar AlO_y/HfO_x/Ni based RRAM Compatible with Si Diodes for 3D Application", *IEEE Symposium on VLSI Technology, Systems and Applications, Tech. Dig.,* pp. 44-45, 2011.

[Tsunoda,07] K. Tsunoda, K. Kinoshita, H. Noshiro, Y. Yamazaki, T. Iizuka, *et al.*, "Low Power and High Speed Switching of Ti-doped NiO ReRAM under the Unipolar Voltage Source of less than 3 V", *IEEE International Electron Devices Meeting Tech. Dig.,* pp. 767-770, 2007.

[Waser,07] R. Waser and M. Aono, "Nanoionics-based resistive switching memories", *Nature Materials,* vol. 6, pp. 833-840, 2007.

[Webfeet Research, inc] web-feetresearch.com

[Wei,08] Z. Wei, Y. Kanzawa, K. Arita, Y. Katoh, K. Kawai, S. Muraoka, S. Mitani, S. Fujii, K. Katayama, M. Iijima *et al.*, "Highly Reliable TaO_x ReRAM and Direct Evidence of Redox Reaction Mechanism", *IEEE International Electron Devices Meeting Tech. Dig.,* pp. 293-296, 2008.

[Xu,08] N. Xu, B. Gao, L. F. Liu, B. Sun, X. Y. Liu, *et al.*, "A unified physical model of switching behavior in oxide-based RRAM", *IEEE Symposium on VLSI Technology, Systems and Applications, Tech. Dig.,* pp. 100-101, 2008.

[Yoon,09] H. S. Yoon, I. G. Baek, J. Zhao, H. Sim, M. Y. Park, *et al.*, "Vertical Cross-point Resistance Change Memory for Ultra-High Density Non-volatile Memory Applications", *IEEE Symposium on VLSI Technology, Systems and Applications, Tech. Dig.,* pp. 26-27, 2009.

[Zhang,11] L. Zhang, R. Huang, Y. Y. Hsu, F. T. Chen, H. Y. Lee, Y. S. Chen, *et al.*, "Statistical Analysis of Retention Behavior and Lifetime Prediction of HfO_x-based RRAM", *IEEE International Reliability Physics Symposium Tech. Dig.,* pp. MY.8.1-MY.8.5, 2011.

[Zhou,09] P. Zhou, H. J. Wan, Y. L. Song, M. Yin, H. B. Lv, Y. Y. Lin *et al.*, "A Systematic Investigation of TiN/Cu_xO/Cu RRAM with Long Retention and Excellent Thermal Stability", *IEEE International Memory Workshop Tech. Dig.*, pp. 1-2, 2009.

CHAPITRE II

ÉTUDE COMPARATIVE DES DISPOSITIFS À BASE D'OXYDE DE NICKEL OBTENU SOIT PAR OXYDATION THERMIQUE, SOIT PAR PULVÉRISATION CATHODIQUE RÉACTIVE

1. OBJECTIFS DE L'ÉTUDE ET MÉTHODOLOGIE D'ANALYSE

Dans le Chapitre 1, il a été mentionné que les dispositifs mémoires OxRRAM peuvent être fabriqués à partir d'un large panel d'oxydes simples tels que NiO, HfO_2, TiO_2 ou encore Ta_2O_5. Compte tenu des performances attractives qu'il présentait alors par rapport à d'autres matériaux "mémoires" [Baek,04], un intérêt particulier a été porté, dès le début de ce travail de thèse, sur l'oxyde de nickel NiO. Par ailleurs, le choix des électrodes inférieures et supérieures s'est immédiatement porté sur le platine permettant de simplifier les étapes de fabrication et de réaliser des structures symétriques présentant un comportement électrique non-polaire [Terai,09 ; Kim,10].

Le dépôt d'une couche d'oxyde peut être effectué par différentes voies d'élaboration : la couche d'oxyde fonctionnel peut être soit déposée par ALD ("Atomique Layer Deposition") [Hu,03] ou par pulvérisation cathodique réactive [Lee,09], soit obtenue plus simplement par oxydation thermique [Courtade,08a ; Courtade,08b ; Kim,08 ; Goux,10a ;Goux,10b ; Courtade,11] ou oxydation plasma [Ho,07] du métal "parent". Dans le cas des dispositifs OxRRAM réalisés au LETI et analysés dans ce travail de thèse, deux méthodes ont été utilisées pour obtenir l'oxyde de nickel. La première est l'oxydation thermique d'une couche de nickel déposée préalablement par pulvérisation cathodique (voie PVD, "Physical Vapor Deposition") sur une électrode de platine. La seconde repose sur la pulvérisation cathodique réactive d'une cible de nickel sous flux d'oxygène.

Pour les deux méthodes d'obtention de l'oxyde, une étude comparative approfondie a été menée sur les performances des dispositifs dont les caractéristiques électriques ont été évaluées en ajustant certains paramètres technologiques. L'objectif *in fine* était de déterminer les conditions de fabrication optimales permettant d'obtenir des dispositifs aux performances électriques satisfaisantes. Le Tableau 2. 1 résume, pour chaque voie d'obtention de l'oxyde, les différents paramètres technologiques qui ont été ajustés et dont l'influence sur les performances des dispositifs est présentée dans ce chapitre.

	Méthode d'obtention de l'oxyde	
Paramètres technologiques analysés	**Oxydation Thermique**	**Pulvérisation cathodique réactive**
Épaisseur de l'oxyde	**X**	
Angle du faisceau d'ions lors de la gravure de l'empilement mémoire	**X**	
Température et temps de recuit d'oxydation	**X**	
Température de dépôt des électrodes	**X**	**X**
Pression dans l'enceinte de dépôt		**X**
Débit volumique en oxygène		**X**
Dopage au titane		**X**

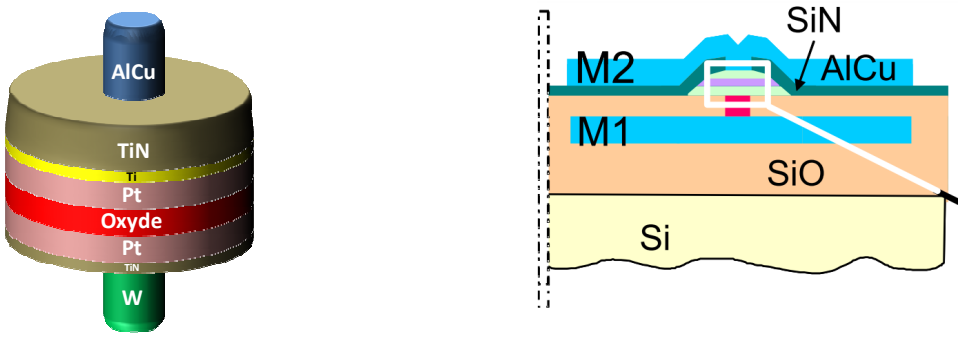
Tableau 2. 1 : Paramètres technologiques dont l'influence sur les performances des dispositifs a été analysée. Certains paramètres sont propres à la méthode d'obtention de l'oxyde de nickel (oxydation thermique ou pulvérisation cathodique réactive).

Avant de détailler les études menées sur les différents dispositifs, il est souhaitable de rappeler brièvement les principales étapes nécessaires à la fabrication d'éléments mémoires OxRRAM et déployées au LETI.

1.1.1. ÉLÉMENTS MÉMOIRES SOUS FORME DE STRUCTURES MIM

Une structure OxRRAM est composée d'une couche d'oxyde prise en sandwich entre deux électrodes métalliques pour former un condensateur simple de type MIM, Métal/Isolant/Métal [*cf.* Chapitre 1]. Cette structure MIM est la "clé de voûte" du fonctionnement du dispositif mémoire. Cependant, dans la configuration finale de la cellule mémoire, un élément de sélection peut être intégré pour former une cellule 1T/1R (*e.g.* transistor MOS, Métal/Oxyde/Semiconducteur). Les dispositifs sont fabriqués en utilisant les procédés technologiques de la microélectronique sur un wafer de silicium. Ceci implique bien évidemment une compatibilité de l'élément mémoire avec les procédés industriels standard CMOS. Même si la structure est simple à réaliser comparativement à d'autres dispositifs mémoires, plusieurs étapes de dépôt, de photolithographie et de gravure sont nécessaires.

La structure OxRRAM de base réalisée au LETI est représentée sur la Figure 2. 1a. Outre la structure MIM, platine/oxyde/platine, on note la présence d'un pilier en tungstène placé sous le condensateur et permettant de satisfaire à une intégration dite BEOL, "Back-End of Line" [Kozicki,06]. Ce pilier rigide est connecté à la ligne métallique (M1) et permet l'accès électrique à l'électrode inférieure [Figure 2. 1b]. La ligne de métal (M2) est, quant à elle, directement déposée au-dessus du condensateur une fois le dépôt et la gravure de l'empilement mémoire terminé. La ligne de métal (M1) étant enterrée dans l'oxyde de silicium isolant, les dernières étapes du procédé sont consacrées à la création d'un via rendant possible l'accès électrique en surface.

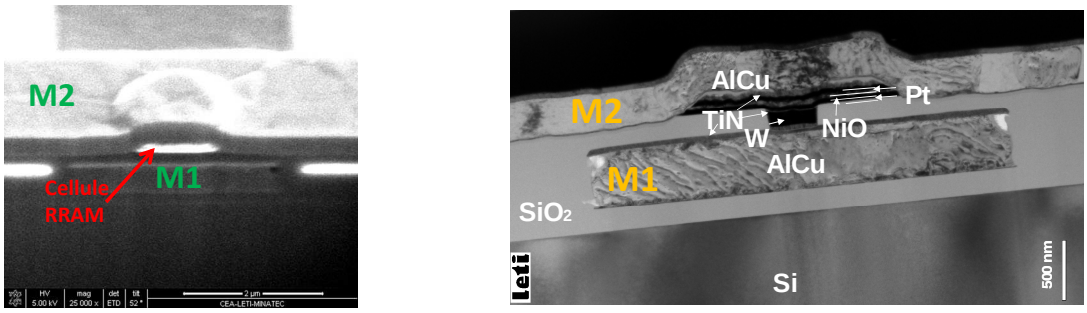


a) b)

Figure 2. 1 : Schéma d'une structure OxRRAM réalisée au LETI : a) description de la structure MIM (platine/oxyde/platine) avec des couches d'adhésion TiN/Ti et TiN. Le condensateur MIM est ensuite connecté au niveau des métallisations M1 et M2 représentées sur la Figure 2. b).

Les sections transverses obtenues par imagerie FIB (Focused Ion Beam) [Figure 2. 2a] et par microscopie électronique en transmission TEM [Figure 2. 2b] montrent la cellule mémoire 1R OxRRAM après intégration. Sur la Figure 2. 2a, on distingue nettement les lignes de métallisation M1 et M2 ainsi que la structure mémoire qui bombe légèrement la ligne de métallisation supérieure (M2). Sur la Figure 2. 2b, on observe le condensateur MIM et le pilier de tungstène en contact avec la ligne (M1). Les deux électrodes de

platine apparaissent avec un contraste foncé alors que la couche d'oxyde se distingue des électrodes par un contraste sensiblement plus clair.



a) b)

Figure 2. 2 : a) Dispositif OxRRAM vu en coupe par imagerie FIB : la zone centrale claire correspond à la structure MIM. b) Coupe transverse obtenue par microscopie électronique en transmission (TEM) : on distingue clairement les différents matériaux schématisés sur la Figure 2. 1.

Les couches intermédiaires de nitrure de titane TiN et de titane Ti [Figure 2. 1a] sont nécessaires à l'adhésion du condensateur mémoire avec les lignes métalliques. En effet, il n'est pas possible d'obtenir une bonne tenue mécanique en déposant directement l'électrode de platine sur le pilier de tungstène. Un dépôt intermédiaire d'une couche de TiN s'impose alors. Il en est de même pour l'adhésion du nitrure TiN sur le platine qui nécessite le dépôt d'une couche de Ti intermédiaire.

1.1.2. FLOT DE PROCÉDÉS UTILISÉ AU LETI

La fabrication d'un élément mémoire tel qu'il vient d'être décrit nécessite 4 phases principales composant le flot de procédés. Ce dernier est schématisé sur la Figure 2. 3.

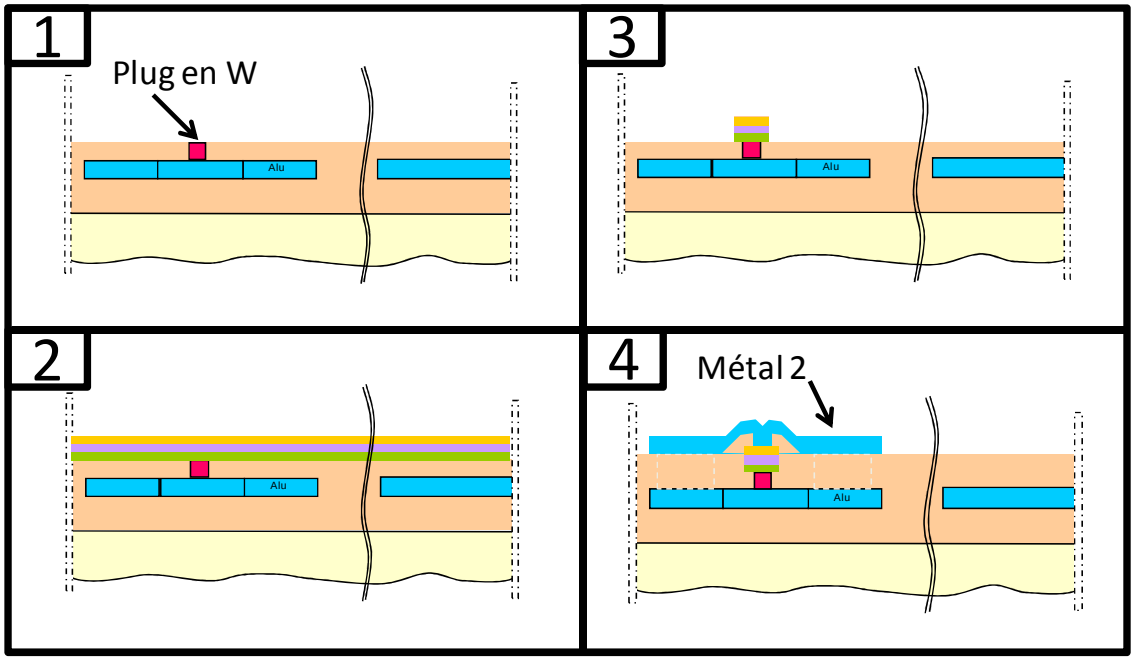


Figure 2. 3 : Flot de procédés technologiques en 4 étapes nécessaires à la fabrication d'un élément mémoire OxRRAM. 1) Obtention du "base wafer" avec la ligne de métallisation M1 surmontée du pilier de tungstène. 2) Dépôt des couches d'adhésion, de la couche d'oxyde et des électrodes. 3) Gravure de l'empilement mémoire par faisceau d'ions ("Ion Beam Etching"). 4) Dépôt de la ligne métallique supérieure M2.

1ère étape – Cette étape consiste à obtenir le "base wafer" [Figure 2. 3.1], c'est-à-dire le socle rigide sur lequel est fabriqué le dispositif. Il est composé de la ligne métallique inférieure M1 surmontée du pilier de tungstène, le tout enterré dans de l'oxyde de silicium SiO_2 faisant office d'isolant électrique. La Figure 2. 4 présente une coupe transverse obtenue par imagerie FIB d'un "base wafer" dans lequel une cavité a été gravée dans l'oxyde en vue du dépôt du pilier de tungstène sur la ligne de métallisation inférieure M1.

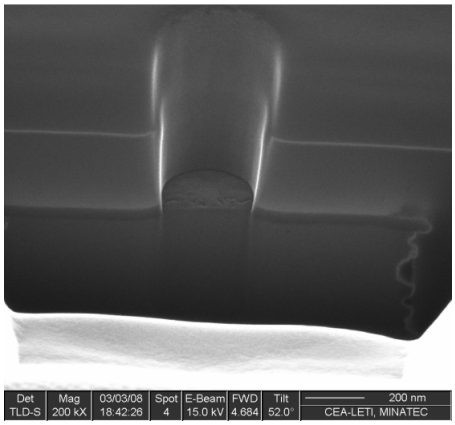


Figure 2. 4 : Vue en coupe par imagerie FIB du "base wafer". Le cylindre central représente la zone où doit être déposé le pilier de tungstène.

2nde étape – Cette étape consiste à déposer les couches constituant la structure mémoire [Figure 2. 3.2] à savoir séquentiellement, la couche d'adhésion en TiN, l'électrode inférieure en platine, la couche d'oxyde, l'électrode supérieure en platine et les couches d'adhésion Ti/TiN. Il est à noter que le dépôt de ces différents matériaux est effectué sur toute la surface de wafer (dépôts dits "pleine plaque").

3ème étape – Cette troisième étape consiste à graver l'empilement précédemment déposé et permettant de réaliser la structure mémoire OxRRAM [Figure 2. 3.3]. Une résine photosensible déposée sur toute la surface du wafer est insolée au travers d'un masque représentant les zones à protéger. Cette résine est ensuite développée et une gravure par faisceau d'ions est effectuée par un procédé IBE ("Ion Beam Ecthing") pour définir l'élément mémoire. La gravure ne s'arrête que lorsque l'oxyde SiO_2 est atteint de manière à s'assurer que tout l'empilement a été gravé. La Figure 2. 5 présente une vue de dessus obtenue par imagerie FIB de la structure mémoire gravée et déposée sur la ligne de métallisation (M1). On constate que la structure est sensiblement bombée.

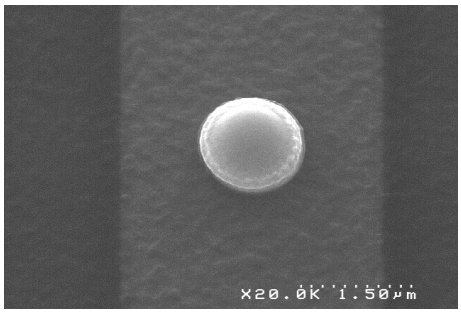


Figure 2. 5 : Vue de dessus obtenue par imagerie FIB de l'empilement mémoire déposé sur la ligne de métallisation M1 et gravé par faisceau d'ions (procédé IBE). Le diamètre des structures est défini par un masque de photolithographie.

4ème étape – Cette ultime étape consiste à isoler les dispositifs formés précédemment dans de l'oxyde SiO_2, puis à ouvrir un contact par gravure ionique réactive RIE ("Reactive Ionic Etching") afin d'accéder à l'électrode supérieure du condensateur mémoire. Un autre contact est aménagé de façon à accéder à la ligne d'interconnexion M1 et, par voie de conséquence, à l'électrode inférieure [Figure 2. 3.4]. Enfin, le dépôt d'un alliage AlCu est effectué dans les cavités et le dépôt de la ligne M2 métallique termine le flot.

1.1.3. DÉPÔT DES ÉLECTRODES PAR VOIE PHYSIQUE

Le dépôt des électrodes supérieures et inférieures est réalisé par voie physique (PVD, "Physical Vapor Deposition") [Figure 2. 6]. Cette méthode de dépôt utilise une enceinte sous faible pression dans laquelle une cible solide métallique est bombardée par un faisceau d'électrons, chauffée par un faisceau laser pulsé, ou soumise à un champ électrique intense. Cette opération permet de créer un plasma qui vient se condenser sur la surface du substrat placé en regard de la cible [Figure 2. 6]. La température de l'échantillon peut être ajustée pour obtenir différents profils de dépôt.

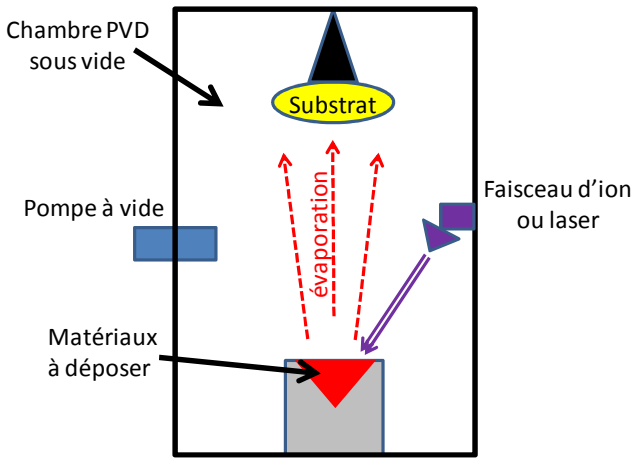


Figure 2. 6 : Schéma de principe d'un bâti de dépôt par voie physique (méthode PVD).

1.1.4. GRAVURE IONIQUE DE L'ÉLÉMENT MÉMOIRE PAR UN PROCÉDÉ IBE

La gravure de l'élément mémoire est l'étape cruciale au cours de laquelle l'empilement MIM déposé sur toute la surface du wafer est gravé selon un motif défini par un masque

de photolithographie. Ce masque définit la dimension des motifs et la distance séparant les motifs les uns des autres. La gravure ionique IBE est une gravure dite sèche. Elle consiste à former un plasma à partir d'un gaz neutre et de le diriger vers la surface du wafer. L'énergie du plasma (plus d'une centaine d'eV) permet de graver la matière par collision des ions du plasma avec les atomes des couches à graver. Le plasma peut être continu (on parle alors de procédé IBE DC) ou alternatif (procédé IBE RF). Afin de protéger certaines zones des effets de la gravure, une couche de résine est déposée, insolée et révélée avant l'étape de gravure ionique. Il est possible d'améliorer l'étape de gravure en déposant avant la résine un masque dur de plusieurs centaines de nm d'épaisseur. Les paramètres principaux de la gravure sont : (i) la puissance du plasma en Watt ; (ii) l'angle de gravure (compris entre 0 et 90°) qui correspond à l'angle entre le faisceau d'ions incidents et le plan du substrat [Figure 2. 7] ; (iii) le temps de gravure. Pendant la gravure, l'échantillon est en rotation afin que le faisceau ionique grave toute la surface. Dans notre cas, la rotation de l'échantillon était de 20 tours par minute.

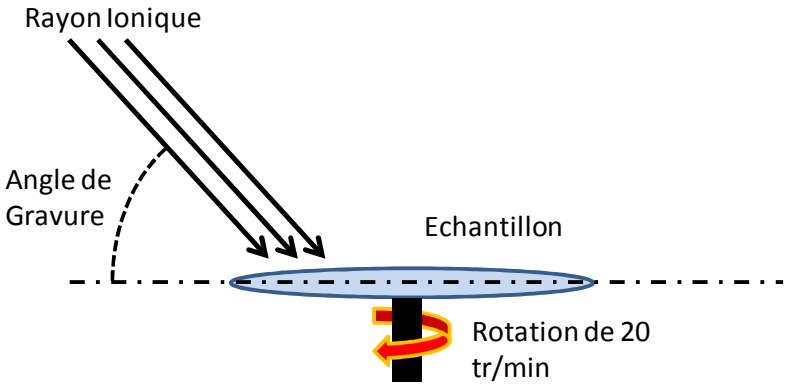


Figure 2. 7 : Schéma de principe du procédé de gravure ionique IBE.

1.1.5. GRAVURE IONIQUE DU VIA SUPÉRIEUR PAR UN PROCÉDÉ RIE

La gravure RIE ("Reactive Ion Etching") est aussi une gravure de type IBE, la principale différence provenant de la nature du plasma. En effet, en gravure RIE, le plasma est obtenu à partir d'un gaz réactif vis-à-vis du matériau à graver. Cette méthode permet ainsi, en plus de l'abrasion physique, une gravure chimique. L'avantage par rapport à la gravure IBE est une vitesse de gravure plus élevée et une meilleure sélectivité vis-à-vis des matériaux à graver. Cependant, cette gravure est plus isotrope que le procédé IBE, des zones perpendiculaires au faisceau d'ions risquant d'être gravées.

1.1.6. DIMENSIONS DES ÉLÉMENTS MÉMOIRES ETUDIEES

Dans les lots OxRRAM fabriqués au LETI, les dispositifs sont définis par deux paramètres dimensionnels : le diamètre du pilier en tungstène et le diamètre de la structure MIM. Quelques analyses comparatives de diamètres de pilier différents sont évoquées, mais cela ne constitue pas la majeure partie du travail. Plusieurs diamètres de structures MIM étaient disponibles : 400 nm, 600 nm, 800 nm, 1 µm, 1,2 µm, 1,4 µm, 1,6 µm et 1,8 µm.

1.2. MÉTHODOLOGIE D'ANALYSE ET PROTOCOLE DE CARACTÉRISATION ÉLECTRIQUE

Afin d'appréhender l'influence des différents paramètres technologiques sur les performances des éléments mémoires, il a fallu établir une procédure de caractérisation électrique qui permette d'évaluer les dispositifs les uns par rapport aux autres.

Les caractéristiques courant-tension I(V) ont été systématiquement mesurées en mode quasi-statique sur tous les dispositifs. De ces caractéristiques ont été extraites plusieurs grandeurs électriques représentatives du fonctionnement des éléments mémoires. Parmi ces grandeurs électriques, on peut citer en particulier :

- La résistance initiale à l'état "vierge" (*i.e.* avant étape d'électroforming) ;
- La tension d'électroforming permettant à l'élément mémoire d'atteindre un état de faible résistance R_{on} ;
- La tension de reset nécessaire à l'effacement de l'élément mémoire qui rebascule alors vers un état de forte résistance R_{off}.

Pour chacune de ces grandeurs électriques, une méthodologie d'analyse de distributions de Weibull a été utilisée. Brièvement, celle-ci consiste à analyser un grand nombre d'éléments mémoires de manière à extraire des données statistiques et appréhender la variabilité, d'un élément mémoire à l'autre, des grandeurs électriques qui viennent d'être mentionnées. Cette méthode d'analyse est complétée par l'estimation du pourcentage de dispositifs fonctionnels qui est un bon indicateur de la maturité technologique.

1.2.1. MÉTHODOLOGIE D'ANALYSE STATISTIQUE & DISTRIBUTIONS DE WEIBULL

De manière générale, lorsqu'on s'intéresse à la fiabilité d'un composant, l'exploitation des résultats s'appuie sur une analyse statistique de type Weibull. Si le nombre d'échantillons est faible et ne couvre pas l'ensemble de la distribution du phénomène, on utilise la fonction de distribution des échantillons ajustée *F'*, qui est un estimateur de la fonction de distribution *F*, définie empiriquement de la manière suivante :

$$F' = \frac{i - 0,3}{n + 0,4}$$

avec n le nombre d'échantillons, et i le rang de l'échantillon (compris entre 1 et n). La fonction de distribution cumulée de Weibull F est, quant à elle, définie de la manière suivante :

$$F = 1 - \exp\left(-t / \eta\right)^{\beta}$$

t est le temps sous sollicitation ; η permet d'obtenir le temps au bout duquel 63% des dispositifs ont rompu ; β est le paramètre caractérisant le type de défaillance. On distingue trois types de défaillance selon la valeur du facteur β :

- $\beta < 1$: défaillance précoce ;
- $\beta = 1$: défaillance aléatoire ;
- $\beta > 1$: défaillance d'usure.

En représentant la fonction $W = \ln(-\ln(1 - F))$ en fonction du logarithme népérien du temps au claquage ln t, on obtient les facteurs β et η à l'aide d'une régression linéaire : ces deux facteurs sont respectivement le coefficient directeur et l'ordonnée à l'origine de la droite ajustée sur les données expérimentales.

Dans le cadre de ce travail de thèse, l'utilisation des distributions de Weibull a été sensiblement "détournée" de manière à appréhender, non pas le temps au claquage, mais la dispersion de certaines grandeurs électriques telles que la tension nécessaire à l'opération d'électroforming ou la résistance dans l'état vierge R_{init}. Les distributions de Weibull, dont un exemple est donné sur la Figure 2. 8, permettent alors une analyse graphique immédiate d'une grandeur électrique.

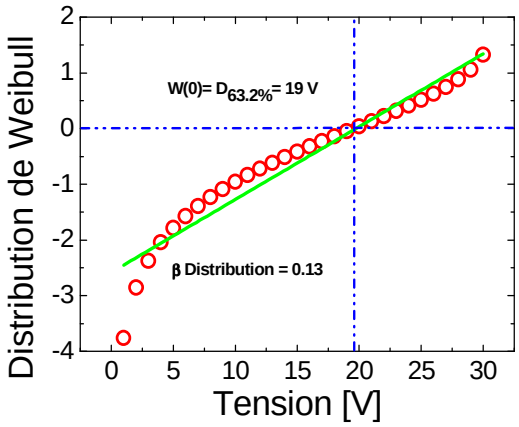


Figure 2. 8 : Distribution de Weibull d'une série de tensions mesurées sur des échantillons différents. La valeur déterminée à $W = 0$ indique que 63% de dispositifs ont commuté sous une tension inférieure ou égale à η = 19 V. La faible pente β = 0,13 est indicative d'une très forte variabilité.

Dans le cas présenté sur la Figure 2. 8, deux facteurs β et η sont extraits de la distribution de Weibull des tensions de commutation :

- L'abscisse correspondant à $W = 0$ indique que, sous une tension inférieure ou égale à η = 19 V, 63% de dispositifs ont commuté ;
- Le facteur β correspondant à la pente de cette distribution, est indicatif de la dispersion des résultats. Dans le cas présent, une valeur de 0,13 est très faible et indique une très grande variabilité.

Comme dans toute étude statistique, plus le nombre d'échantillons testés est grand, plus l'analyse est fiable. L'utilisation de cette représentation est dans notre cas très utile car elle permet comparer très rapidement le comportement de différents dispositifs entre eux.

1.2.2. PROTOCOLE DE CARACTÉRISATION ÉLECTRIQUE

Afin d'évaluer objectivement l'influence des différents paramètres technologiques sur le fonctionnement des dispositifs fabriqués, il est nécessaire de s'appuyer sur un protocole de caractérisation électrique identique pour tous les échantillons. Comme cela a déjà été précisé, les dispositifs mémoires OxRRAM analysés possèdent deux plots de connexion reliés respectivement aux électrodes inférieures et supérieures. Ces plots d'accès

permettent la connexion aux équipements de caractérisation électrique et, en particulier, aux analyseurs de paramètres HP4155 et HP4156 de la société Agilent.

Dans la plupart des cas, les caractérisations électriques ont été menées en utilisant une mesure dite "2 pointes" en connectant directement les pointes de mesure aux deux plots du dispositif. Cependant, il était aussi possible d'utiliser une configuration de mesure "4 pointes" schématisée sur la Figure 2. 9. Par rapport à la méthode "2 pointes", la mesure "4 pointes" permet d'ajouter une résistance de protection (appelée aussi résistance de charge) dont le rôle est de limiter le courant circulant dans le dispositif. Cette méthode de mesure permet aussi de s'affranchir de la résistance des lignes métalliques.

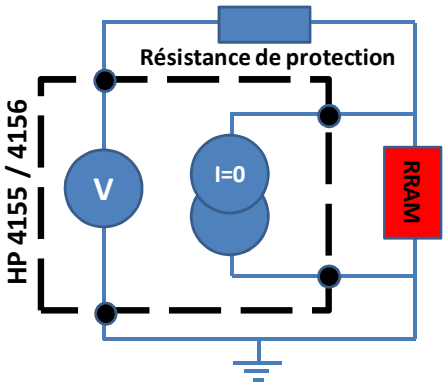


Figure 2. 9 : Principe de la mesure "4 pointes". Deux pointes connectées directement aux plots du dispositif permettent de mesurer la tension, alors que les deux autres pointes permettent d'appliquer la rampe de tension. La résistance de protection est positionnée en amont du dispositif pour limiter le courant.

Dans les analyses présentées dans ce chapitre, quasiment toutes les caractérisations électriques ont été effectuées par la méthode de mesure "4 pointes". Cependant aucune résistance de protection n'ayant été placée dans le circuit, les résultats sont tout à fait comparables à ceux obtenus par une mesure "2 pointes".

2. ÉTUDE DES DISPOSITIFS À BASE D'OXYDE DE NICKEL OBTENU PAR OXYDATION THERMIQUE

Le premier objectif du LETI était de fabriquer des dispositifs à base d'oxyde NiO en s'appuyant sur un procédé d'oxydation d'une couche de nickel. Des travaux précédents [Courtade,06 ; Courtade,08a ; Courtade,08b ; Goux,10a ; Goux,10b ; Courtade,11] avaient montré qu'il était possible d'obtenir une commutation de résistance d'un oxyde de nickel obtenu par oxydation thermique partielle d'une couche de nickel, faisant également office d'électrode inférieure. Le comportement électrique des dispositifs ainsi obtenus dépendait significativement des paramètres technologiques (température, temps d'oxydation, pression partielle d'oxygène) utilisés lors de l'étape d'oxydation. Dans le cas des dispositifs fabriqués aux LETI, la couche de Ni est totalement oxydée ce qui impose le dépôt d'électrodes inférieures et supérieures. Lors de l'oxydation thermique, la couche de nickel est placée dans un four dans lequel la température, la pression partielle d'oxygène et son débit sont contrôlés. La combinaison de ces trois paramètres technologiques définit la vitesse d'oxydation de la couche de nickel. Un autre paramètre ayant son importance est le taux de vapeur d'eau à l'intérieur du four, l'oxydation pouvant être soit sèche (c'est-à-dire en l'absence de vapeur d'eau), soit humide. La présence de vapeur d'eau accélère l'oxydation et permet d'obtenir des épaisseurs d'oxyde plus conséquentes (à l'instar des procédés d'oxydation utilisés pour la croissance de SiO_2 à partir d'un substrat de silicium). On parle d'oxydation "naturelle" lorsque la température à l'intérieur du four est inférieure à 50°C. Dans le cas des dispositifs OxRRAM étudiés dans ce travail de thèse, la température d'oxydation était supérieure ou égale à 350°C et le taux d'humidité proche de 0%.

L'objectif principal de l'évaluation des dispositifs OxRRAM obtenus par voie d'oxydation est de déterminer les conditions optimales permettant de fabriquer un oxyde de nickel présentant des performances satisfaisantes en termes de commutation de résistance. Comme cela a été mentionné en introduction de ce chapitre, plusieurs paramètres technologiques ont été modifiés pour appréhender leur influence sur le fonctionnement du dispositif mémoire :

- Épaisseur de l'oxyde variant de 10 à 50 nm ;
- Angle de gravure de l'empilement mémoire variant de 15 à 80° ;
- Température d'oxydation allant de 350 à 450°C avec un temps de recuit compris entre 350 et 1500 s ;
- Température de dépôt des électrodes.

2.1. INFLUENCE DE DIVERS PARAMÈTRES TECHNOLOGIQUES

2.1.1. INFLUENCE DE L'ÉPAISSEUR D'OXYDE

Plusieurs dispositifs OxRRAM ont été élaborés avec une couche d'oxyde de nickel dont l'épaisseur était de 10, 20 ou 50 nm correspondant respectivement à une épaisseur de la couche de nickel de 5, 12 et 25 nm. La variation d'épaisseur de la couche de NiO a été obtenue en ajustant les paramètres technologiques tels que la température et la durée du recuit d'oxydation. Comme le résume le Tableau 2. 2, le recuit a été effectué à 350°C avec une durée d'oxydation variant de 300 s pour l'épaisseur la plus faible à 1500 s pour

l'épaisseur la plus importante. Il est à noter que, dans cette série d'échantillons, les électrodes inférieures et supérieures étaient déposées à 20°C et avaient une épaisseur de 25 nm. Les dispositifs étudiés avaient une surface de 2,54 μm^2.

Oxydation thermique		
Épaisseur de la couche d'oxyde [nm]	Température de recuit [°C]	Durée de recuit [s]
10	350	300
20	350	750
50	350	1500

Tableau 2. 2 : Paramètres technologiques permettant d'ajuster l'épaisseur de la couche d'oxyde de nickel de l'élément mémoire.

2.1.1.1. ANALYSES STATISTIQUES

La Figure 2. 10 présente quelques caractéristiques courant-tension mesurées lors de l'opération d'électroforming d'éléments mémoires intégrant un oxyde d'épaisseur variable. On constate une variation notable des tensions d'électroforming qui augmentent avec l'épaisseur d'oxyde. Par ailleurs, les niveaux de courant dans l'état vierge diminuent lorsque l'épaisseur augmente, ceci donnant une information indirecte sur la résistance initiale des dispositifs.

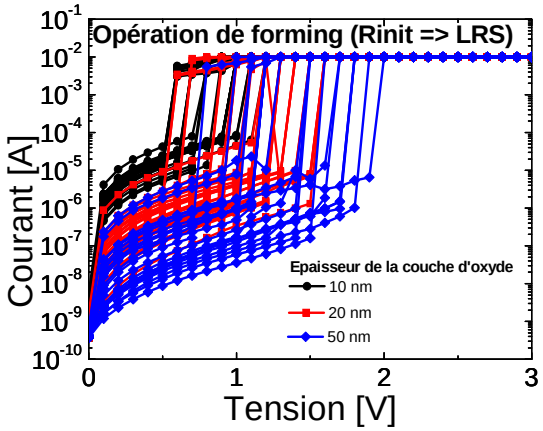
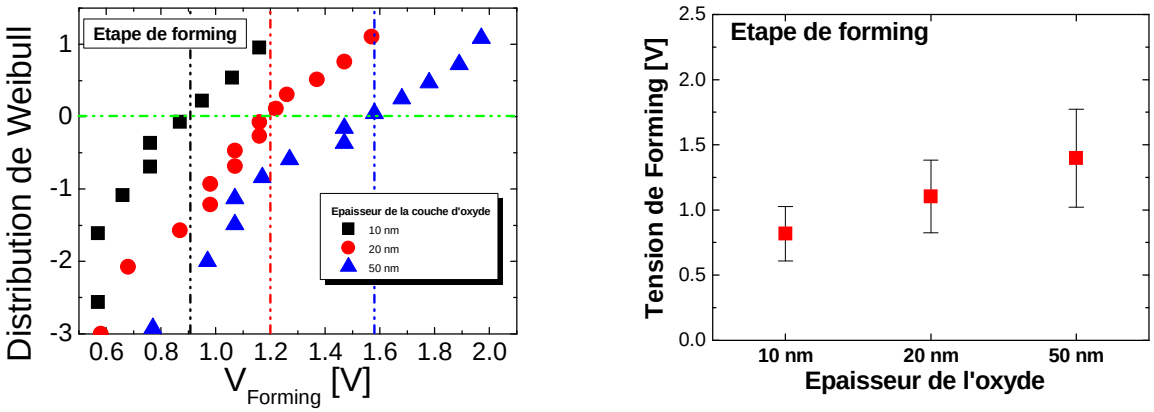


Figure 2. 10 : Caractéristiques courant-tension mesurées lors de l'opération d'électroforming de dispositifs OxRRAM intégrant un oxyde de nickel d'épaisseur variable, comprise entre 10 et 50 nm.

Pour mieux cerner la variation de la tension d'électroforming selon l'épaisseur d'oxyde et sa variabilité d'un dispositif à l'autre, une analyse statistique de type Weibull a été menée sur plusieurs dizaines d'échantillons. La Figure 2. 11a présente les distributions de Weibull des tensions d'électroforming obtenues pour différentes épaisseurs de la couche d'oxyde. Comme cela a été expliqué précédemment, la tension d'électroforming et ses barres d'erreurs ont été extraites à $W = 0$. En accord avec la littérature [Chen,09], la valeur moyenne de la tension d'électroforming augmente avec l'épaisseur de la couche d'oxyde, variant de 0,8 V pour 10 nm d'épaisseur à 1,4 V pour 50 nm d'épaisseur [Figure 2. 11b]. On peut également noter une augmentation significative de la dispersion des tensions d'électroforming lorsque l'épaisseur augmente. En effet, l'écart type, représentant la dispersion de la tension d'électroforming, est de l'ordre de 0,2 V pour 10 nm d'épaisseur et augmente jusqu'à 0,4 V pour une épaisseur de 50 nm.



a) b)

Figure 2. 11 : a) Distributions de Weibull des tensions d'électroforming des dispositifs pour différentes épaisseurs de la couche d'oxyde. b) Tensions d'électroforming moyennes extraites des distributions de Weibull et représentées en fonction de l'épaisseur de la couche d'oxyde.

Pour confirmer la tendance observée sur les niveaux de courant avant l'opération d'électroforming [cf. Figure 2. 10], la Figure 2. 12a présente les distributions Weibull de la résistance initiale R_{init} (*i.e.* résistance avant électroforming) pour les différentes épaisseurs d'oxyde. On constate tout d'abord une forme très particulière de ces distributions qui indique la présence de deux populations de dispositifs :

- Une population dont la résistance est inférieure à 10^3 – 10^4 Ω et qui représente les dispositifs non fonctionnels ;
- Une population dont la résistance est supérieure à quelques 10^4 Ω et représentant les dispositifs fonctionnels.

On constate, dans un premier temps, que les distributions de Weibull de la population des dispositifs non fonctionnels sont très similaires quelle que soit l'épaisseur d'oxyde. Cette population est certainement liée à un manque de maturité technologique qui impacte fortement la fonctionnalité des éléments mémoires. On peut remarquer également que cette immaturité affecte davantage les dispositifs intégrant une épaisseur d'oxyde de 50 nm puisque la proportion d'éléments mémoires non fonctionnels atteint près de 60%, alors qu'elle est inférieure à 40% pour une épaisseur d'oxyde de 10 nm.

Analysons maintenant les distributions de Weibull de la population de dispositifs fonctionnels et fortement résistifs [Figure 2. 12b]. On constate d'emblée que les résistances sont d'autant plus élevées que l'épaisseur d'oxyde est grande, cette tendance corroborant l'observation faite sur les niveaux de courant des caractéristiques I(V) présentées sur la Figure 2. 10. À W = 0, la résistance initiale est de l'ordre de 93 kΩ pour une épaisseur d'oxyde de 10 nm et croît de plusieurs ordres de grandeur jusqu'à 35 MΩ pour une épaisseur de 50 nm. On peut également noter une dispersion des résistances d'autant plus importante que l'épaisseur d'oxyde est grande [Figure 2. 13]. Pour une épaisseur d'oxyde de 50 nm, on constate même l'existence de deux populations de dispositifs, l'une ayant des résistances comprises entre 10^5 et 3×10^7 Ω, l'autre dont les résistances sont supérieures à 3×10^7 Ω [Figure 2. 12b]. On peut à nouveau invoquer un manque de maturité des procédés technologiques pour expliquer cette double distribution. Il apparaît, en effet, que les conditions d'oxydation ne sont pas maîtrisées

pour une épaisseur d'oxyde de 50 nm et conduisent à une grande variabilité d'un dispositif à l'autre.

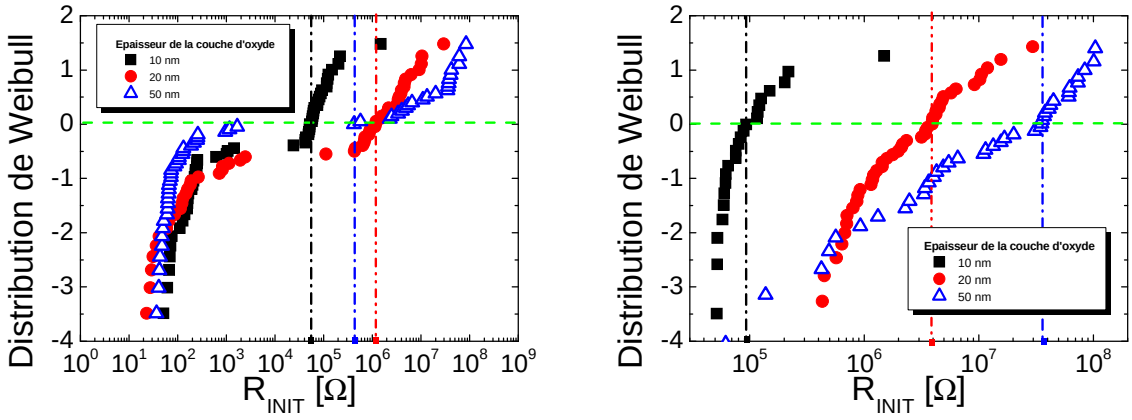


Figure 2. 12 : a) Distributions de Weibull des résistances initiales (avant électroforming) selon l'épaisseur d'oxyde intégré dans les éléments mémoires. b) Agrandissement sur la population de dispositifs fonctionnels présentant, à l'état vierge, un haut niveau de résistance.

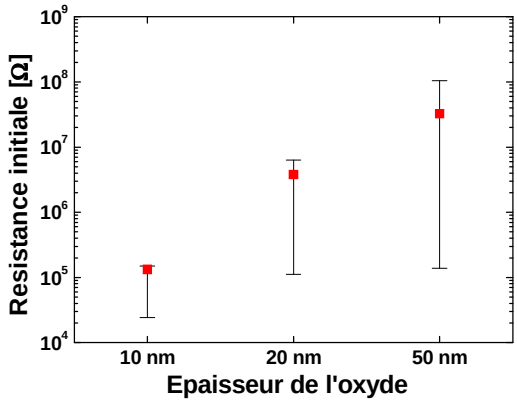
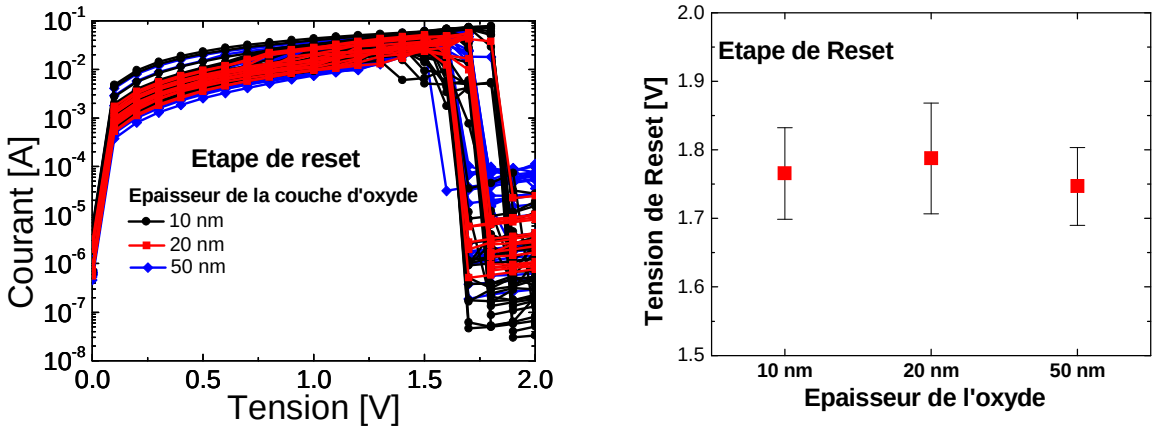


Figure 2. 13 : Valeur moyenne et barres d'erreur de la résistance dans l'état vierge. Les valeurs sont extraites des distributions de Weibull et représentées en fonction de l'épaisseur de la couche d'oxyde.

La Figure 2. 14a présente, pour la même série d'échantillons, les caractéristiques I(V) mesurées lors de l'opération de reset. On constate une très faible dépendance de la tension V_{reset} (*i.e.* transition R_{on} vers R_{off}), cette tendance étant confirmée sur les tensions de reset moyennes représentées sur la Figure 2. 14b. En revanche, on peut observer sur les caractéristiques I(V) de la Figure 2. 14a que le niveau de courant, après reset, est d'autant plus bas que l'épaisseur d'oxyde est faible : il est de l'ordre de 10^{-7} A pour une épaisseur d'oxyde de 10 nm et augmente jusqu'à 10^{-5} A pour une épaisseur de 50 nm.

Sur la base des analyses statistiques faites (i) sur la résistance dans l'état vierge et (ii) sur la tension de reset, il est possible d'estimer le pourcentage de dispositifs fonctionnels à l'issue soit de l'opération d'électroforming [Figure 2. 15a], soit à l'issue d'une séquence électroforming/reset [Figure 2. 15b]. À l'issue de l'opération d'électroforming, 57% des dispositifs intégrant un oxyde de 10 nm d'épaisseur sont fonctionnels, alors que cette proportion tombe à 35% pour les éléments mémoires avec un oxyde de 50 nm d'épaisseur. Si on relie la distribution des états de haute résistance

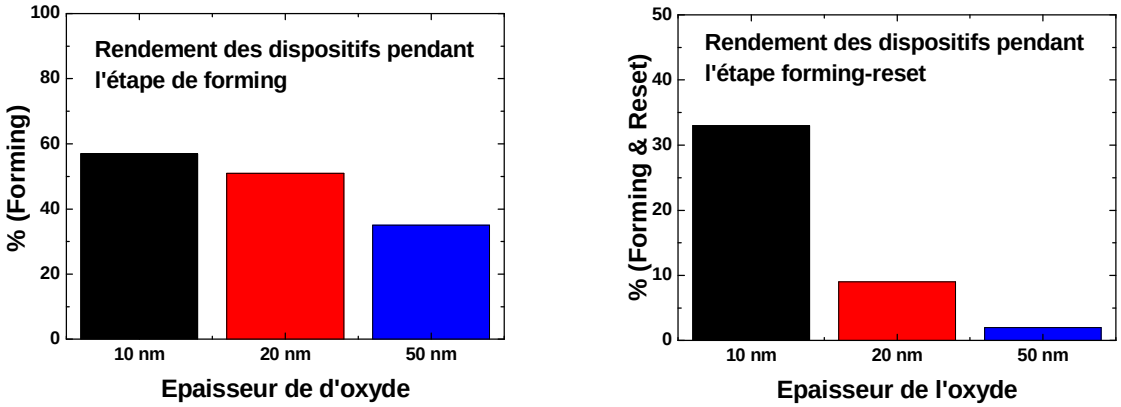
[*cf.* Figure 2. 12b] au pourcentage de dispositifs fonctionnels [Figure 2. 15a], on remarque que 98% des éléments mémoires intégrant un oxyde de 10 nm d'épaisseur, présentant une forte résistance, fonctionnent. Ce taux n'est plus que de 93% pour un oxyde de 50 nm d'épaisseur, avec, comme cela a déjà été mentionné, une variabilité beaucoup plus grande d'un dispositif à l'autre. Ces résultats tendent à montrer que la résistance initiale détermine l'efficacité de l'opération d'électroforming.



a) b)

Figure 2. 14 : a) Caractéristiques I(V) mesurées lors de l'opération d'effacement (ou reset) des dispositifs intégrant une couche d'oxyde d'épaisseur variable. b) Représentation de la valeur moyenne et barres d'erreur de la tension de reset en fonction de l'épaisseur de la couche d'oxyde.

Analysons maintenant le pourcentage de dispositifs fonctionnels suite à une séquence électroforming/reset [Figure 2. 15b]. Une fois encore, on constate des rendements de fonctionnement beaucoup plus élevés pour un oxyde de faible épaisseur. Celui-ci passe de 33% pour une épaisseur de 10 nm à seulement 2% pour une épaisseur de 50 nm. De plus, le rendement à l'issue d'une séquence électroforming/reset ne dépend plus réellement de la distribution des résistances initiales : 57% des dispositifs intégrant un oxyde de 10 nm d'épaisseur et ayant été formés, peuvent être effacés. Ce pourcentage passe à 6% pour un oxyde de 50 nm d'épaisseur.

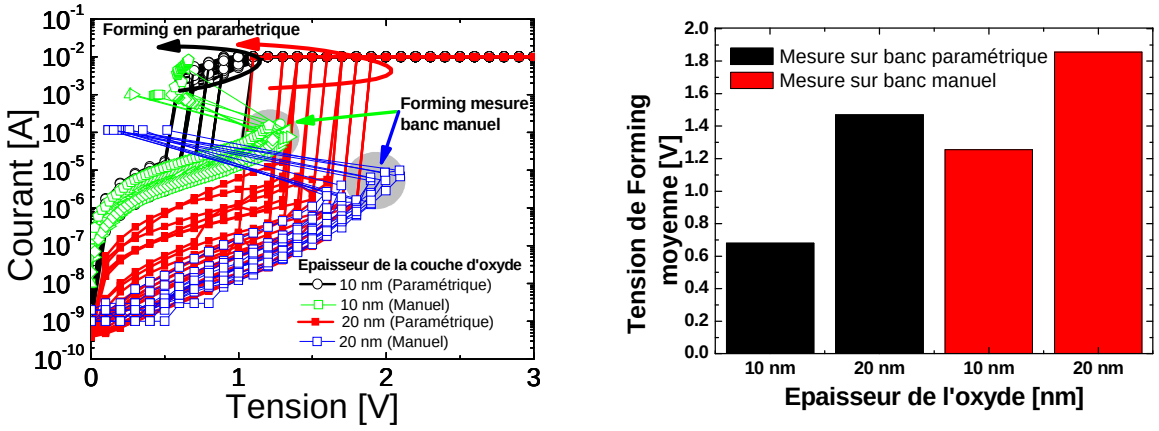


a) b)

Figure 2. 15 : Pourcentage de dispositifs fonctionnels selon de l'épaisseur de l'oxyde qu'ils intègrent : a) après l'opération d'électroforming ; b) après une séquence électroforming/reset.

2.1.1.2. RÉSERVES SUR L'INTERPRÉTATION DES RÉSULTATS

Il faut préciser que les résultats présentés précédemment ont été obtenus en test paramétrique automatique de manière à ce que tous les échantillons soient strictement analysés dans les mêmes conditions. Or, nous avons constaté, par ailleurs, un changement de comportement lorsque les dispositifs sont testés sur un banc de mesure manuel. Pour illustration, la Figure 2. 16a présente les caractéristiques I(V) mesurées sur des dispositifs dont l'oxyde a été obtenu à 400°C. On constate que les tensions d'électroforming sont différentes selon qu'elles sont mesurées en test paramétrique ou sur un banc de caractérisation manuel.



a) b)

Figure 2. 16 : a) Caractéristiques courant-tension mesurées soit en test paramétrique, soit sur un banc manuel. Les dispositifs intègrent un oxyde obtenu à 400°C, avec une épaisseur de 10 ou 20 nm. b) Comparaison des tensions d'électroforming selon le type de mesure (paramétrique ou manuel).

Comme le précise la Figure 2. 16b, quelle que soit l'épaisseur d'oxyde, les tensions d'électroforming sont plus fortes lorsqu'elles sont mesurées sur un banc manuel. Cela peut s'expliquer par des conditions expérimentales différentes lors de l'opération d'électroforming, en particulier la vitesse de la rampe en tension appliquée sur les dispositifs. Quand la vitesse de rampe augmente la tension nécessaire à l'opération d'électroforming augmente [Bocquet,11 ; Cagli,08]. Par ailleurs, en test paramétrique, la limitation en courant (ou compliance) est fixée à 10 mA, ceci ayant pour effet de diminuer considérablement la résistance après électroforming et augmenter subséquemment la tension de reset. En effet, il a été observé que la tension de reset est de l'ordre de 1,5 V lorsqu'elle est mesurée en test paramétrique au lieu de 0,6 V mesurée sur un banc manuel, avec une compliance inférieure à 10 mA et une résistance de protection 10 kΩ minimum.

2.1.1.3. SYNTHÈSE INTERMÉDIAIRE

Cette première partie a permis d'appréhender l'influence de l'épaisseur de l'oxyde de nickel sur le fonctionnement d'éléments mémoires OxRRAM. Les épaisseurs d'oxyde, de 10, 20 ou 50 nm, ont été ajustées en modifiant l'épaisseur de la couche de nickel initiale et la durée du recuit d'oxydation à 350°C. Les différentes analyses statistiques ont tout d'abord montré que la tension d'électroforming et sa dispersion augmentent avec l'épaisseur d'oxyde. Par ailleurs, le pourcentage de dispositifs fonctionnels augmente significativement pour une faible épaisseur d'oxyde. Ces résultats tendent donc à montrer qu'il est préférable de privilégier une faible épaisseur d'oxyde de nickel (typiquement comprise entre 10 et 20 nm) dans les éléments mémoires OxRRAM.

Une réserve doit être cependant émise : dans cette première partie, seules les opérations d'électroforming et de reset ont été évaluées et il n'a été fait nullement mention de l'opération de set. Or les dispositifs intégrant un oxyde de 10 nm d'épaisseur présentent des tensions de set et de reset très proches [Figure 2. 17], ceci ayant, par voie de conséquence, un effet néfaste sur les performances des dispositifs. Pour cette raison, il a été choisi, dans la suite des études, de privilégier une épaisseur d'oxyde sensiblement plus grande (de l'ordre de 20 nm) présentant des caractéristiques assez proches de celles d'un oxyde de 10 nm d'épaisseur et malgré un pourcentage de dispositifs fonctionnels plus faible.

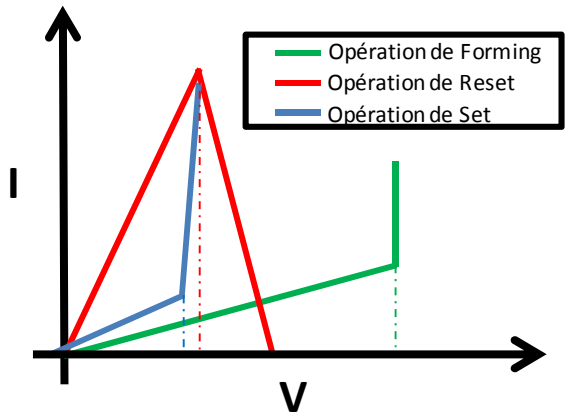


Figure 2. 17 : Représentation d'une caractéristique I(V) d'un dispositif intégrant une épaisseur d'oxyde trop faible et présentant, par voie de conséquence, des tensions de set et de reset trop proches.

2.1.2. INFLUENCE DES CONDITIONS D'OXYDATION THERMIQUE

Dans cette seconde partie, nous nous proposons d'étudier l'influence de diverses recettes d'oxydation thermique sur le fonctionnement d'éléments mémoires OxRRAM. La partie précédente a permis de nous orienter vers des dispositifs intégrant une épaisseur supérieure à 10 nm, pour bénéficier d'une bonne discrimination des tensions d'électroforming, d'écriture et d'effacement, mais bien inférieure à 50 nm afin d'éviter l'augmentation et la dispersion accrue des tensions d'électroforming. Dans ce contexte, une couche de nickel métallique de 12 nm d'épaisseur a été déposée préalablement au procédé d'oxydation thermique et différentes recettes ont été évaluées pour former un oxyde d'épaisseur de l'ordre de 20 nm. Ces recettes d'oxydation thermique sont résumées dans le Tableau 2. 3.

Oxydation thermique	
Température de recuit [°C]	Temps de recuit [s]
350	360
350	450
400	450
450	360

Tableau 2. 3 : Paramètres utilisés lors de l'oxydation thermique de la couche de nickel de 12 nm d'épaisseur.

2.1.2.1. ANALYSES STATISTIQUES

La Figure 2. 18 présente les distributions de Weibull de la résistance initiale de l'état vierge pour les quatre recettes d'oxydation rappelées dans le Tableau 2. 3. Comme dans le cas de la Figure 2. 12a, on constate une forme particulière de toutes ces distributions qui indique la présence de deux populations de dispositifs :

- Une population dont la résistance est comprise entre 10^2 et 10^4 Ω et qui représente les dispositifs non fonctionnels ;
- Une population dont la résistance est supérieure à 10^5 Ω et représentant les dispositifs fonctionnels.

La première conclusion à tirer est qu'aucune des conditions d'oxydation ne permet d'éliminer la population présentant une faible résistance.

Si on s'intéresse plus spécifiquement à la population de dispositifs dont la résistance est supérieure à 10^5 Ω, on constate que, pour chacune des recettes, les distributions de résistances sont significativement différentes. Lorsque le temps d'oxydation de la couche de nickel augmente, pour une température de recuit fixée (*e.g.* 350°C), les distributions se décalent vers des résistances plus élevées, tout en conservant une dispersion relativement importante. On passe ainsi de 10^5 à 10^6 Ω pour une augmentation du temps d'oxydation de 360 à 450 s et une température d'oxydation fixée à 350°C. Cette observation peut s'expliquer par une croissance d'oxyde partielle lorsque le temps d'oxydation est trop court avec, par voie de conséquence, la subsistance de clusters métalliques qui contribuent à abaisser la résistance de la couche [Courtade,08]. La comparaison avec la distribution de résistance mesurée sur les couches d'oxyde obtenues à 450°C pendant 360 s indique clairement qu'il est préférable d'augmenter le temps d'oxydation plutôt que la température. On constate d'ailleurs que la première population de dispositifs non fonctionnels obtenus dans ces conditions est également plus importante et cela pourrait s'expliquer par une cristallinité accrue de la couche d'oxyde au-dessus d'une certaine température d'oxydation [Kawai,10].

Pour confirmer cette tendance, on peut noter que les distributions de résistance se déplacent d'une décade lorsque le temps d'oxydation est de 450 s et que la température d'oxydation augmente de 350 à 400°C. A temps fixé, l'augmentation de la température permet, à la fois, d'accélérer la cinétique d'oxydation et d'augmenter la taille des cristallites de NiO [Courtade,08].

De cette étude, il ressort donc que les conditions d'oxydation permettant une distribution de résistances élevées correspondent à un temps d'oxydation long (typiquement 450 s) à une température modérée (400°C).

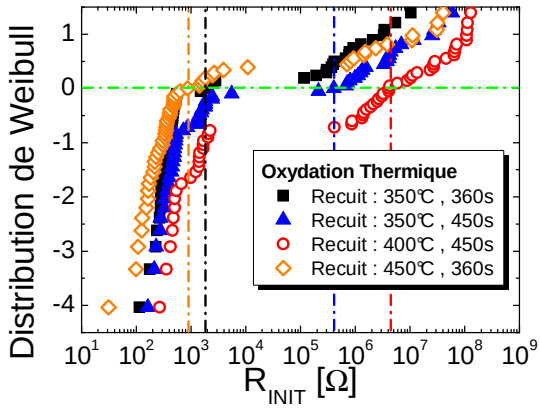
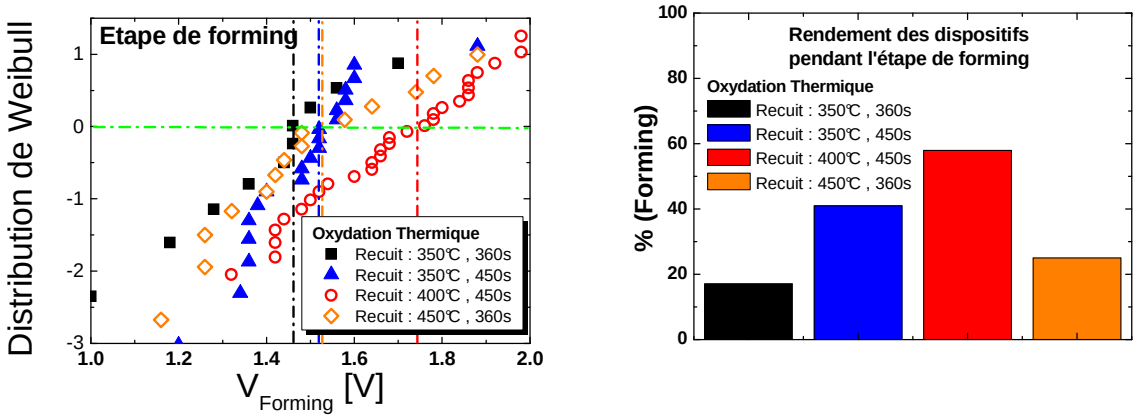


Figure 2. 18 : Distributions de Weibull de la résistance initiale (état vierge) mesurée sur des dispositifs dont la couche d'oxyde a été obtenue selon différentes recettes d'oxydation.

Afin de mieux cerner les effets des conditions de recuit, une analyse statistique de type Weibull a également été menée sur la tension d'électroforming sur les dispositifs obtenus par les différentes recettes [Figure 2. 19a]. Tout d'abord, on constate que, pour une température fixée à 350°C, la tension d'électroforming augmente significativement avec le temps d'oxydation : la tension extraite à $W = 0$ croît sensiblement de 1,45 V pour 360 s à 1,50 V pour 450 s.

Pour une durée d'oxydation fixée à 450 s, on observe que la tension d'électroforming à $W = 0$ passe de 1,50 V à 350°C à 1,75 V à 400°C, avec une variabilité accrue. Cette dernière observation est également compatible avec un accroissement de l'épaisseur de la couche d'oxyde. D'autre part, l'étude de la distribution des tensions d'électroforming pour la température d'oxydation la plus élevée (450°C) est en accord avec la tendance observée sur les distributions de résistance initiale présentées sur la Figure 2. 18. En effet, pour un temps équivalent de 360 s, l'augmentation de 100°C de la température d'oxydation n'a que peu d'effet sur le comportement électrique des dispositifs. Ces distributions de tension d'électroforming mettent également en évidence une dispersion sensiblement plus importante lorsque la température d'oxydation dépasse 350°C. Le coefficient β caractéristique de la dispersion est de l'ordre de 7 pour des températures de 350°C et tombe à environ 3,5 pour des températures de 400 et 450°C.

Pour terminer, analysons le pourcentage de dispositifs fonctionnels après l'étape d'électroforming pour les différentes recettes d'oxydation thermique adoptées [Figure 2. 19b]. On constate que la recette n'affecte pas seulement le niveau et la dispersion des tensions d'électroforming, mais également le rendement de dispositifs fonctionnels. Celui-ci apparait bien meilleur lorsque le temps d'oxydation est plus important, avec au minimum 40% de dispositifs fonctionnels lorsque le temps est de 450 s. La température d'oxydation participe également à l'amélioration du rendement, celui-ci augmentant d'environ 20% supplémentaires pour une élévation de 50°C. De la Figure 2. 19b, il ressort de cela que la recette d'oxydation permettant d'avoir près 60% de dispositifs fonctionnels est celle consistant à oxyder la couche de nickel à 400°C pendant 450 s.



a) b)

Figure 2. 19 : a) Distributions de Weibull de la tension d'électroforming mesurée sur des dispositifs dont l'oxyde a été obtenu selon différentes recettes d'oxydation (surface des éléments mémoires : 2,54 µm^2). b) Pourcentage de dispositifs fonctionnels après l'opération d'électroforming.

2.1.2.2. SYNTHÈSE INTERMÉDIAIRE

Dans cette partie, des éléments mémoires ont été fabriqués à partir de l'oxydation contrôlée d'une couche de nickel de 12 nm d'épaisseur. Diverses recettes ont été évaluées avec des températures allant de 350 à 450°C et des temps d'oxydation compris entre 360 et 450 s. Les analyses statistiques de type Weibull ont permis d'appréhender l'influence des différentes conditions d'oxydation et de mettre en évidence que le temps d'oxydation est favorable à une augmentation de la résistance initiale et à un meilleur rendement de fonctionnement des dispositifs. En ces termes, une oxydation à 400°C pendant 450 s apparaît optimale, même si elle entraîne une augmentation de près de 300 mV de la tension d'électroforming (et une variabilité plus grande) et une persistance d'une population de dispositifs non fonctionnels (environ 40%) présentant une résistance faible comprise entre 10^2 et 10^4 Ω.

En résumé, une oxydation à 400°C pendant 450 s a été préférée puisqu'elle permet de former un oxyde de nickel d'une épaisseur de 20 nm, ceci répondant bien aux recommandations faites dans la section précédente.

2.1.3. INFLUENCE DU PROCÉDÉ DE GRAVURE IONIQUE IBE

Cette troisième partie a pour objectif d'appréhender l'influence du procédé de gravure ionique IBE [*cf.* Figure 2. 7] sur le fonctionnement des dispositifs OxRRAM. Plus précisément, il s'agit d'étudier l'influence de l'angle de gravure, du temps de gravure et la puissance du faisceau d'ions. Conformément aux conclusions de la partie précédente, la recette intégrant un oxyde de nickel de 20 nm d'épaisseur a été sélectionnée (oxydation d'une couche de nickel de 12 nm d'épaisseur à 400°C pendant 450 s). Quatre recettes de gravure, résumées dans le Tableau 2. 4, ont été testées : elles impliquent de 1 à 3 étapes dans lesquelles l'angle de gravure, le temps de gravure et la puissance du faisceau d'ions sont modifiées.

	Etape no. 1			Etape no. 2			Etape no. 3		
Recette [no.]	Angle [°]	Temps [s]	Puissance [W]	Angle [°]	Temps [s]	Puissance [W]	Angle [°]	Temps [s]	Puissance [W]
1	80	1020	160	40	480	160	15	300	160
2	40	1500	160						
3	40	1380	160	40	300	80			
4	80	1350	160	80	300	80			

Tableau 2. 4 : Résumé des différentes recettes de gravure ionique IBE utilisées et dans lesquelles l'angle de gravure, le temps de gravure ainsi que la puissance du faisceau d'ions ont été modifiés.

2.1.3.1. ANALYSES STATISTIQUES

Une fois encore, les distributions statistiques de Weibull ont permis d'appréhender l'influence des différentes recettes sur le fonctionnement des éléments mémoires. La Figure 2. 20 présente, pour chacune des quatre recettes, la distribution de Weibull de la résistance dans l'état vierge : on constate d'emblée des différences de comportement extrêmement marquées selon les recettes. Pour la recette no. 4 en deux étapes, la résistance à $W = 0$ est inférieure à 100 kΩ et tous les dispositifs sont dans un état initial de faible résistance et, par conséquent, non fonctionnels. Ceci indique clairement que cette recette de gravure doit être abandonnée en raison probablement d'un angle de gravure trop grand. Si on s'intéresse maintenant à la recette no. 1 dans laquelle l'angle de gravure est limité à 40°, on observe une nette amélioration, mais avec de manière évidente, une très grande variabilité et deux populations de dispositifs. Environ 45% des dispositifs sont dans un état de faible résistance initiale, avec un comportement tout à fait similaire à celui observé pour les éléments mémoires obtenus à partir de la recette no. 4. Par ailleurs, on peut constater que lorsque la gravure est effectuée en une seule étape avec un angle de 40° (recette no. 2), la distribution de Weibull se décale significativement vers les plus hautes résistances, avec une population de plus de 70% de dispositifs fonctionnels et ayant une résistance supérieure à 1 MΩ. Si on considère enfin la recette no. 3 en deux étapes avec un angle de gravure limité à 40°, on observe une distribution de Weibull quasiment monodisperse avec plus de 90% de dispositifs fonctionnels et présentant une résistance supérieure à 1 MΩ. Comparativement à la recette no. 2, il apparaît que la réduction du temps de gravure sur la première étape et l'ajout d'une seconde étape à plus faible puissance sont favorables à l'obtention de meilleures caractéristiques électriques pour les éléments mémoires.

L'observation de résistances très faibles pour les recettes incluant un angle de gravure élevé peut s'expliquer par des re-dépôts de la matière gravée en cours de procédé. S'il s'agit des matériaux d'électrodes (*e.g.* Pt, Ti) qui se redéposent en bord de condensateur, l'oxyde peut être court-circuité, expliquant ainsi des dispositifs dans un état de résistance faible.

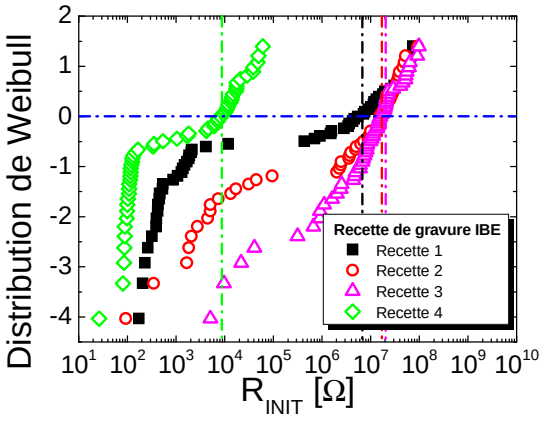
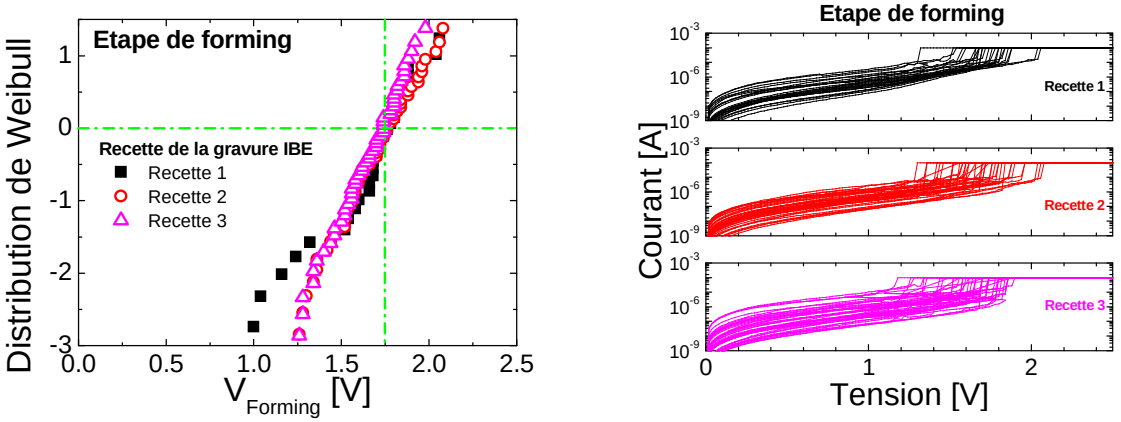


Figure 2. 20 : Distributions de Weibull de la résistance dans l'état vierge selon les quatre recettes de gravure ionique IBE utilisées.

La Figure 2. 21a présente les distributions de Weibull des tensions d'électroforming obtenues sur les dispositifs gravés selon les recettes no. 1, 2 ou 3 (on remarque bien sûr l'absence de la recette no. 4 pour laquelle aucun dispositif ne fonctionne). On constate que les trois distributions sont assez similaires, avec toutefois une dispersion sensiblement plus importante pour la recette no. 1 [Figure 2. 21b]. Il apparaît que la recette no. 3 en deux étapes offre, une fois encore, les meilleurs résultats avec 63% des dispositifs qui commutent sous une tension d'électroforming inférieure à 1,75 V.



a) b)

Figure 2. 21 : a) Distributions de Weibull des tensions d'électroforming mesurées selon la recette utilisée lors de la gravure ionique IBE. b) Caractéristiques I(V) mesurées lors de l'opération d'électroforming et permettant d'appréhender la dispersion des tensions d'électroforming selon la recette de gravure adoptée.

Sur la base des différentes caractéristiques I(V) mesurées durant l'opération d'électroforming, le pourcentage de dispositifs formés a été estimé pour chacune des quatre recettes. La Figure 2. 22 montre définitivement que la recette no. 4 doit être abandonnée. Le meilleur rendement est obtenu pour la recette no. 3 avec près de 90% de dispositifs fonctionnels. Il est à noter que les dispositifs caractérisés dans la partie précédente (§2.1.3) ont été gravés selon la recette no. 1 donnant des rendements de l'ordre de 60%. Si on établit la corrélation avec la distribution de Weibull de la Figure 2. 20, on constate que la quasi-totalité des éléments mémoires présentant une forte résistance dans l'état vierge est fonctionnelle.

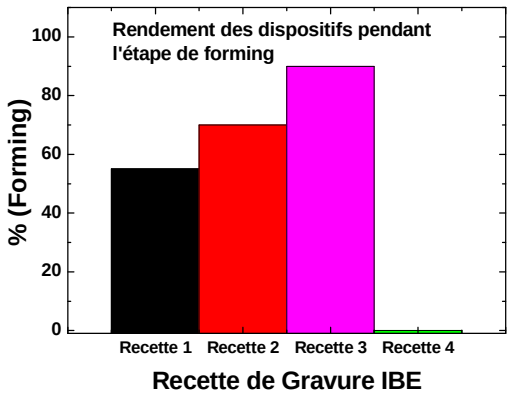


Figure 2. 22 : Pourcentage de dispositifs fonctionnels après l'opération d'électroforming selon la recette utilisée pour la gravure ionique IBE.

2.1.3.2. SYNTHÈSE INTERMÉDIAIRE

Dans cette partie, des dispositifs intégrant un oxyde de 20 nm d'épaisseur ont été soumis à différentes recettes de gravure ionique IBE. Cette étape de gravure est nécessaire à la définition des dimensions des éléments mémoires [cf. Figure 2. 3.3]. *Une analyse statistique de type Weibull a permis d'appréhender l'influence des différentes recettes sur le fonctionnement des dispositifs. Il apparaît qu'un angle de gravure trop grand (e.g. 80°) nuit à la fonctionnalité des dispositifs, probablement en raison d'un re-dépôt des matériaux d'électrode sur les flancs du condensateur. Une gravure avec un angle de gravure plus faible de 40° permet d'obtenir des caractéristiques électriques satisfaisantes. Un optimum a été trouvé avec une recette en deux étapes, dont la seconde consiste en une gravure à plus faible puissance. Cette recette (notée no. 3 dans la section précédente) permet d'obtenir plus de 90% de dispositifs fonctionnels après l'étape d'électroforming.*

Les résultats de cette étude comparative ont bien sûr été intégrés au flot de procédés et tous les éléments mémoires caractérisés dans la suite de ce manuscrit ont été gravés avec un angle de gravure de 40°.

2.1.4. INFLUENCE DE LA TEMPÉRATURE DE DÉPÔT DES ÉLECTRODES DE PLATINE

2.1.4.1. ANALYSES STATISTIQUES

Cette dernière partie traite de l'influence de la température de dépôt des électrodes de platine sur le fonctionnement des dispositifs. Pour cela, les électrodes de certains dispositifs ont été déposées à 450°C, en remplacement d'un dépôt à 20°C utilisé pour tous les dispositifs analysés dans les parties précédentes de ce chapitre. La Figure 2. 23 présente les distributions de Weibull de la résistance initiale pour les deux familles de dispositifs. Comme précédemment [*cf.* Figure 2. 12a et Figure 2. 18], on note deux populations de dispositifs, dont l'une correspond à de faibles résistances, typiquement inférieures à 10 kΩ. Toutefois, les proportions de cette population sont différentes selon la température de dépôt des électrodes : cette proportion est de l'ordre de 20%, respectivement 40%, pour les dispositifs dont les électrodes ont été déposées à 20°C, respectivement 450°C. Cette première observation tend donc à privilégier un dépôt

d'électrode à température ambiante comme cela a été le cas dans les dispositifs analysés dans les parties précédentes.

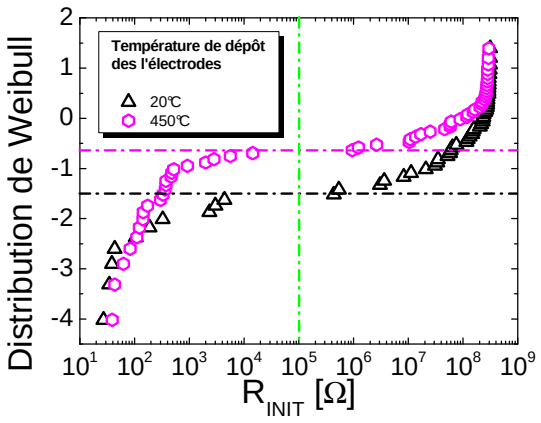


Figure 2. 23 : Distributions de Weibull de la résistance initiale (avant électroforming) mesurée sur des éléments mémoires dont les électrodes de platine ont été déposées soit à 20°C, soit à 450°C.

Une étude complémentaire a été menée sur la tension d'électroforming dont les distributions de Weibull sont représentées sur la Figure 2. 24. On ne constate pas de différence majeure entre les dispositifs dont les électrodes ont été déposées à 20 et 450°C. En revanche, on note un pourcentage de dispositifs fonctionnels significativement plus élevé lorsque la température de dépôt des électrodes est plus faible (80% environ contre 64% pour les électrodes déposées à 450°C).

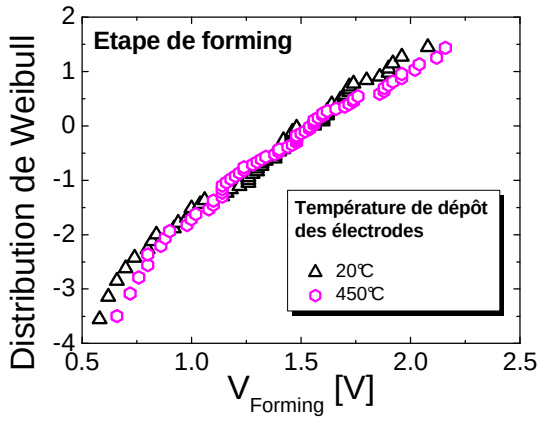


Figure 2. 24 : Distributions de Weibull de la tension d'électroforming mesurée sur des éléments mémoires dont les électrodes de platine ont été déposées soit à 20°C, soit à 450°C.

2.1.4.2. SYNTHÈSE INTERMÉDIAIRE

Cette dernière partie a permis de montrer que la température de dépôt de l'électrode de platine a une influence certaine sur le fonctionnement des éléments mémoires OxRRAM. Il ressort de cette étude qu'il est donc préférable de privilégier un dépôt d'électrode à température ambiante de manière à augmenter la proportion de dispositifs fonctionnels et présentant, de fait, une résistance initiale plus élevée.

2.2. CONCLUSIONS SUR LA VOIE D'OXYDATION THERMIQUE

Les études présentées dans ce chapitre ont permis d'appréhender l'influence de plusieurs paramètres technologiques sur la fonctionnalité des éléments mémoires OxRRAM intégrant un oxyde NiO obtenu par oxydation thermique d'une couche de nickel. L'ensemble des analyses statistiques a montré qu'il s'avère primordial de privilégier les paramètres permettant d'augmenter la résistance des dispositifs à l'état vierge, ces derniers étant, par voie de conséquence, davantage susceptibles d'être électroformés. Par ailleurs, il est nécessaire de trouver un compromis sur l'épaisseur de l'oxyde à commutation de résistance :

- *Une faible épaisseur (typiquement 10 nm) permet d'augmenter la proportion d'éléments mémoires fonctionnels et de réduire leur variabilité. Toutefois, la faible discrimination des tensions d'écriture et d'effacement nuit à la fiabilité des opérations mémoires ;*
- *Une épaisseur trop importante (typiquement 50 nm) lève le verrou sur la proximité des tensions de set et de reset mais dégrade fortement la fonctionnalité des dispositifs et augmente considérablement la variabilité d'un élément à l'autre.*

L'analyse des conditions de recuit a aussi permis de donner des informations clés sur la température et la durée nécessaires à l'oxydation thermique d'une couche de nickel de 12 nm d'épaisseur :

- *Un temps d'oxydation trop faible (360 s) ne permet pas d'oxyder complètement la couche et conduit à un pourcentage faible de dispositifs fonctionnels après l'opération d'électroforming ;*
- *Une température de l'ordre de 400°C permet d'obtenir des dispositifs présentant des tensions d'électroforming sensiblement plus importantes que celles mesurées lors d'une oxydation à 350°C, mais avec un rendement de fonctionnement plus élevé ;*
- *Une température d'oxydation de 450°C entraîne une augmentation de la population de dispositifs non fonctionnels présentant une résistance inférieure à 10^3 – 10^4 Ω.*

Outre l'oxydation de la couche de nickel, l'étude systématique d'un grand nombre de dispositifs a permis de trouver un optimum sur les paramètres définissant une autre étape technologique cruciale, celle de la gravure ionique IBE de l'élément mémoire :

- *Une gravure avec un angle de 80° ne permet pas d'obtenir des caractéristiques électriques satisfaisantes avec un pourcentage élevé de dispositifs non fonctionnels présentant une résistance initiale inférieure à 10^5 Ω (correspondant à la "frontière" du fonctionnement de l'opération d'électroforming). Le re-dépôt d'éléments métalliques lors de la gravure est invoqué pour expliquer l'augmentation significative de cette population d'éléments mémoires défectueux ;*
- *Un angle de gravure de 40°C est donc à privilégier pour réduire cette population indésirable et obtenir des caractéristiques électriques satisfaisantes.*

Pour résumer, l'optimum en termes de fonctionnement des éléments mémoires semble être atteint dans les conditions technologiques suivantes :

- *Une oxydation thermique à 400°C pendant 450 s d'une couche de nickel "parente" de 12 nm d'épaisseur permettant d'obtenir un oxyde NiO de 20 nm d'épaisseur ;*
- *Une gravure ionique de l'élément mémoire avec un angle d'attaque de 40° ;*
- *Un dépôt des électrodes de platine à 20°C.*

3. ÉTUDE DE DISPOSITIFS À BASE D'OXYDE DE NICKEL OBTENU PAR PULVÉRISATION CATHODIQUE RÉACTIVE

Le second objectif du LETI était de tirer bénéfice des équipements de pulvérisation cathodique réactive pour fabriquer les dispositifs mémoires. Comparativement à la voie d'oxydation décrite précédemment, cette méthode permet de déposer directement l'oxyde de nickel sans avoir recours à une étape de recuit. Cette voie d'obtention de l'oxyde s'apparente à un dépôt de type PVD ("Physical Vapor Deposition"). Réalisé dans une enceinte sous vide, le dépôt de la couche d'oxyde est obtenu de la manière suivante : une cible du matériau "parent" à déposer (*i.e.* nickel) située à une distance raisonnable de l'échantillon (en présence d'une atmosphère riche en argon) est pulvérisée sous l'effet d'un fort champ électromagnétique permettant ainsi de transporter la matière jusqu'au substrat. La présence d'oxygène dans le mélange gazeux dans l'enceinte permet une pulvérisation dite "réactive" entraînant le dépôt de la forme oxydée du métal constituant la cible. Cette voie d'élaboration permet d'obtenir, à basse température, un oxyde de nickel à partir d'une cible de nickel. Elle permet, en outre, le contrôle de la stœchiométrie de l'oxyde NiO_x en ajustant la pression partielle d'oxygène dans l'enceinte de dépôt.

L'objectif de cette partie est l'évaluation des caractéristiques de fonctionnement des dispositifs OxRRAM dont l'oxyde de nickel NiO a été obtenu par pulvérisation cathodique réactive. À l'instar de la méthodologie utilisée sur la voie d'oxydation thermique, plusieurs paramètres technologiques ont été ajustés de manière à trouver un optimum dans les conditions d'élaboration :

- Débit volumique d'oxygène variant de 6 à 10 cm^3/min correspondant à une proportion volumique en oxygène allant de 3 à 5%. Les conditions étaient calibrées de manière à obtenir une couche d'oxyde de 25 nm d'épaisseur. La vitesse de dépôt était de l'ordre de 0,2 à 0,5 nm/s et diminuait lorsque le débit volumique d'oxygène augmentait. De même, le temps de dépôt a été adapté afin d'obtenir la même épaisseur d'oxyde : 61 s pour un débit volumique de 6 cm^3/min, 110 s pour 8 cm^3/min et 121 s pour 10 cm^3/min ;
- Pression variant entre 2,5 et 5 µbar ;
- Température de dépôt de l'électrode de platine inférieure ;
- Dopage de la couche d'oxyde de nickel par du titane.

3.1. INFLUENCE DES DIVERS PARAMÈTRES TECHNOLOGIQUES

3.1.1. INFLUENCE DU DÉBIT VOLUMIQUE D'OXYGÈNE

3.1.1.1. ANALYSES STATISTIQUES

Dans cette première partie, nous nous proposons d'étudier l'influence du débit volumique d'oxygène sur le fonctionnement des éléments mémoires intégrant un oxyde de nickel obtenu par pulvérisation cathodique réactive. Pour cela, plusieurs dispositifs ont été fabriqués avec un oxyde NiO obtenu sous des débits volumiques d'oxygène de 6, 8 ou 10 cm^3/min dans l'enceinte. La Figure 2. 25 présente les distributions Weibull de la résistance initiale des dispositifs en fonction du débit d'oxygène utilisé. On constate, tout

d'abord, que ces distributions sont pratiquement identiques lorsque le débit est supérieur ou égal à 8 cm^3/min, avec une résistance à W = 0 extrêmement élevée de l'ordre de 3×10^{11} Ω. Pour un débit inférieur de 6 cm^3/min, on note une résistance sensiblement plus faible à W = 0, mais surtout une variabilité beaucoup plus accentuée avec une population importante de dispositifs dont la résistance initiale est inférieure à 10^{11} Ω pouvant expliquer une non uniformité de la stœchiométrie de l'oxyde où des dispositifs sont en limite de stoechiométrie entre le centre et le bord du wafer. Toutefois, il faut mentionner que, pour ces trois débits, 100% des dispositifs sont dans un état de résistance supérieur à 100 kΩ.

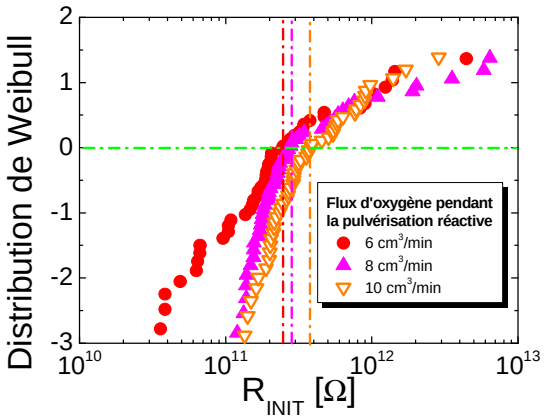
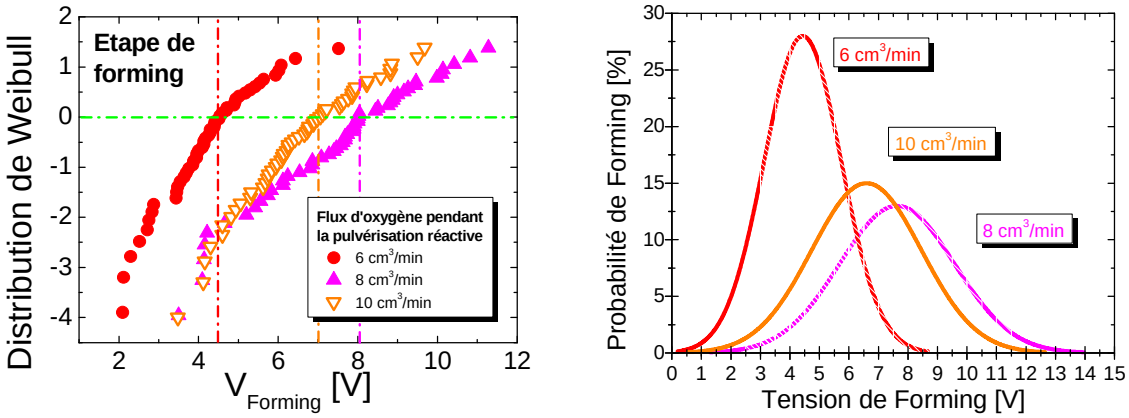


Figure 2. 25 : Distributions de Weibull de la résistance initiale mesurée sur des dispositifs obtenus par pulvérisation cathodique réactive sous divers débits volumiques d'oxygène (6, 8 et 10 cm^3/min).

La Figure 2. 26a présente les distributions de Weibull de la tension d'électroforming mesurée sur les dispositifs fabriqués sous divers débits volumiques d'oxygène. Ces distributions sont plus informatives que celles obtenues sur la résistance dans l'état vierge. En effet, on note une tendance très nette d'augmentation de la tension d'électroforming lorsque le débit volumique d'oxygène augmente de 6 et 8 cm^3/min. À W = 0, cette tension est quasiment multipliée par un facteur 2, passant 4,5 V à 6 cm^3/min à 8 V à 8 cm^3/min. Cependant, on constate une nette diminution de la tension d'électroforming (environ 7 V à W = 0) pour un débit de 10 cm^3/min. En s'appuyant sur les travaux récents de Kinoshita *et al.* [Kinoshita,12], ces résultats pourraient suggérer que l'épaisseur de l'oxyde n'est pas strictement identique dans les dispositifs obtenus sous ces différentes conditions d'élaboration. La distribution des tensions d'électroforming montre que les dispositifs fabriqués sous un débit volumique de 6 cm^3/min ont une largeur à mi-hauteur de 3 V contre 4,3 V pour un débit de 10 cm^3/min et 4,6 V pour 8 cm^3/min [Figure 2. 26b]. Ceci pourrait signifier que les dispositifs fabriqués sous un débit volumique de 6 cm^3/min (resp. 8 cm^3/min) présentent l'épaisseur d'oxyde la plus faible (resp. la plus grande) ou que le problème de non uniformité de la stœchiométrie de la couche d'oxyde (effet centre-bord) se répercute sur les résultats électriques du wafer.



a) b)

Figure 2. 26 : a) Distributions de Weibull et b) distributions gaussiennes de la tension d'électroforming mesurée sur des dispositifs obtenus par pulvérisation cathodique réactive sous divers débits d'oxygène (6, 8 et 10 cm^3/min).

Pour tenter d'expliquer ce comportement non monotone de la tension d'électroforming avec le débit volumique d'oxygène, nous avons effectué des analyses de composition par RBS ("Rutherford Backscattering Spectrometry") sur les différentes couches d'oxyde de nickel obtenues. Les résultats de ces analyses sont présentés sur la Figure 2. 27 sous la forme du rapport des concentrations de nickel et d'oxygène en fonction du pourcentage d'oxygène dans le mélange gazeux Ar/O_2. Lorsque le pourcentage d'oxygène dépasse 6%, le rapport Ni/O est constant et proche de 1, indiquant le respect de la stœchiométrie en oxygène de l'oxyde NiO. En revanche, le rapport Ni/O augmente autour de 2 pour un pourcentage d'oxygène de 2%, voire même autour de 10 en présence d'argon pur, ce dernier cas correspondant davantage à une couche métallique très partiellement oxydée par l'oxygène résiduel dans l'enceinte.

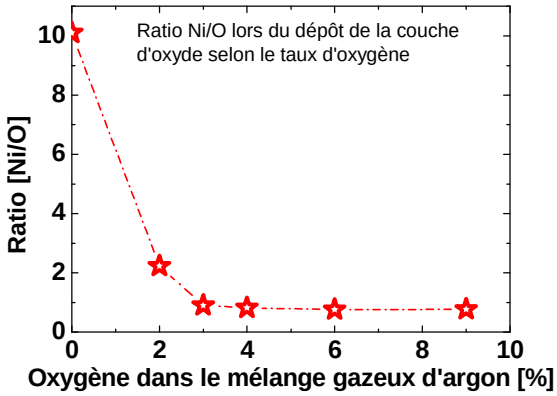


Figure 2. 27 : Rapport de concentrations élémentaires de nickel et d'oxygène selon le pourcentage d'oxygène présent dans l'enceinte pendant la pulvérisation cathodique réactive.

Ces analyses démontrent que la stœchiométrie de l'oxyde NiO_x est très sensible à la fraction d'oxygène présente dans l'enceinte de dépôt. Classiquement en introduisant de l'oxygène dans l'enceinte, on forme de plus en plus de liaisons NiO jusqu'au point de stoechiométrie. Au-delà de ce point, introduire plus d'oxygène ne va plus jouer sur la stoechiométrie du film mais peut continuer à engendrer des modifications de la couche d'oxyde, notamment en plaçant des atomes d'oxygène en interstitiel. Ainsi, on peut invoquer une variation de stœchiométrie de NiO_x au sein de la couche pour expliquer les

différences de comportement observées sur les distributions de Weibull. De même, les lacunes d'oxygène ayant un rôle prédominant dans le mécanisme de commutation, une variation du taux peut entraîner des effets notables sur les caractéristiques de fonctionnement de condensateurs mémoires Pt/NiO_x/Pt [Kinoshita,08 ; Hwang,10]. À l'instar de ce qui a été observé dans des systèmes intégrant l'oxyde de hafnium HfO_2, il est possible qu'un faible débit d'oxygène entraîne la formation d'une couche d'interface sous-stœchiométrique qui pourrait expliquer la plus faible tension nécessaire à l'opération d'électroforming par une augmentation de la densité de défauts (lacunes d'oxygène en l'occurrence) [Cagli,11 ; Goux,11].

Pour terminer, la Figure 2. 28 montre que le pourcentage de dispositifs fonctionnels est d'autant plus élevé que le débit volumique d'oxygène est important, avec plus de 90% d'éléments fonctionnels pour un débit de 10 cm^3/min, montrant que plus ce débit est important et moins de dispositifs peuvent être en limite de stœchiométrie. Les éléments mémoires étant testés en mode unipolaire exclusivement, ces résultats vont dans le sens d'une amélioration du fonctionnement des dispositifs intégrant des couches stœchiométriques dans lesquelles le rôle des lacunes d'oxygène est diminué au bénéfice d'un mécanisme filamentaire qui sera développé dans le Chapitre 3 [Russo,09 ; Bocquet,11].

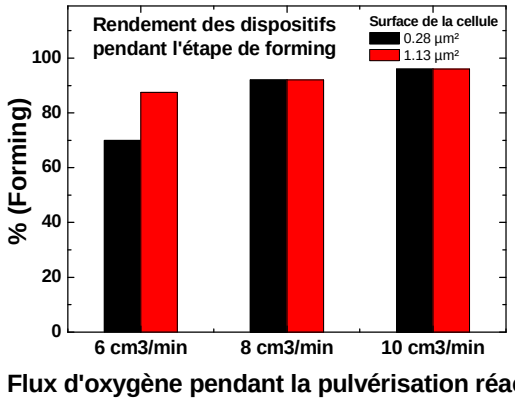


Figure 2. 28 : Pourcentage de dispositifs fonctionnels après l'opération d'électroforming en fonction du débit volumique d'oxygène utilisé lors du dépôt (deux surfaces d'éléments mémoires ont été étudiées).

3.1.1.2. SYNTHÈSE INTERMÉDIAIRE

Cette partie a présenté les résultats obtenus sur des dispositifs intégrant un oxyde de nickel déposé par pulvérisation cathodique réactive sous des débits volumiques d'oxygène allant de 6 à 10 cm^3/min. Les analyses statistiques de type Weibull de la résistance à l'état vierge et de la tension d'électroforming ont permis de montrer que l'augmentation du débit d'oxygène conduit à une amélioration de la fonctionnalité des dispositifs suite à une opération d'électroforming. Toutefois, il a été montré que la tension d'électroforming augmente drastiquement lorsque le débit d'oxygène est supérieur à 6 cm^3/min. En dépit d'un pourcentage de dispositifs fonctionnels plus faible et d'une distribution de résistance initiale plus large, il a été choisi de privilégier la tension d'électroforming la plus faible et de sélectionner, par voie de conséquence, le débit de 6 cm^3/min.

3.1.2. INFLUENCE DE LA PRESSION

3.1.2.1. ANALYSES STATISTIQUES

Dans cette partie, nous allons étudier l'influence de la pression dans l'enceinte sur le dépôt de l'oxyde et, par voie de conséquence, sur le fonctionnement des éléments mémoires. Lors de la pulvérisation cathodique réactive, la pression dans l'enceinte de dépôt a été ajustée à 2,5 ou 5 µbar pour un débit d'oxygène de 8 cm^3/min afin de mieux percevoir l'effet de la pression sur la tension d'électroforming (celle-ci étant plus élevée que pour du 6 cm^3/min). La Figure 2. 29 présente les distributions de Weibull de la résistance initiale pour les deux pressions utilisées. On constate que ces distributions sont assez proches et présentent une résistance à $W = 0$ de l'ordre de 3×10^{11} Ω. Toutefois, la variabilité apparaît sensiblement plus grande pour une pression plus élevée, avec une proportion non négligeable de dispositifs atteignant une résistance extrêmement élevée comprise entre 10^{12} et 10^{13} Ω.

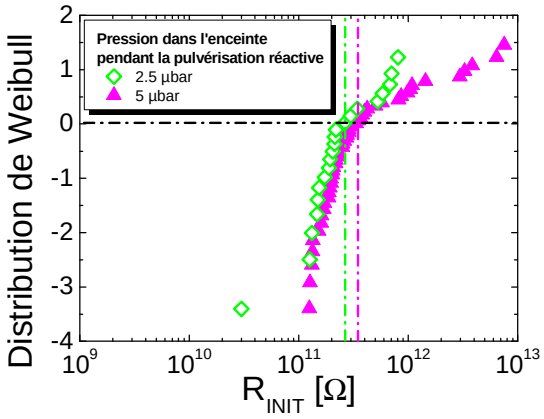


Figure 2. 29 : Distributions de Weibull de la résistance initiale mesurée sur des éléments mémoires dont l'oxyde a été obtenu par pulvérisation cathodique sous différentes pressions (2,5 µbar ou 5 µbar).

La Figure 2. 30 présente les distributions de Weibull de la tension d'électroforming en fonction de la pression dans l'enceinte. On note une augmentation de la tension d'électroforming avec l'augmentation de la pression, celle-ci passant, à W = 0, de 7,1 V sous 2,5 µbar à 8,4 V sous 5 µbar.

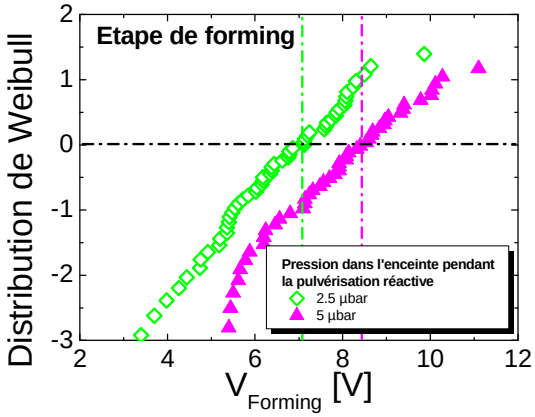


Figure 2. 30 : Distributions de Weibull de la tension d'électroforming mesurée sur des éléments mémoires dont l'oxyde a été obtenu par pulvérisation cathodique à 2,5 ou 5 µbar.

Enfin, il convient de préciser que, quelle que soit la pression, le pourcentage de dispositifs fonctionnels (suite à une opération d'électroforming) était de l'ordre de 90%.

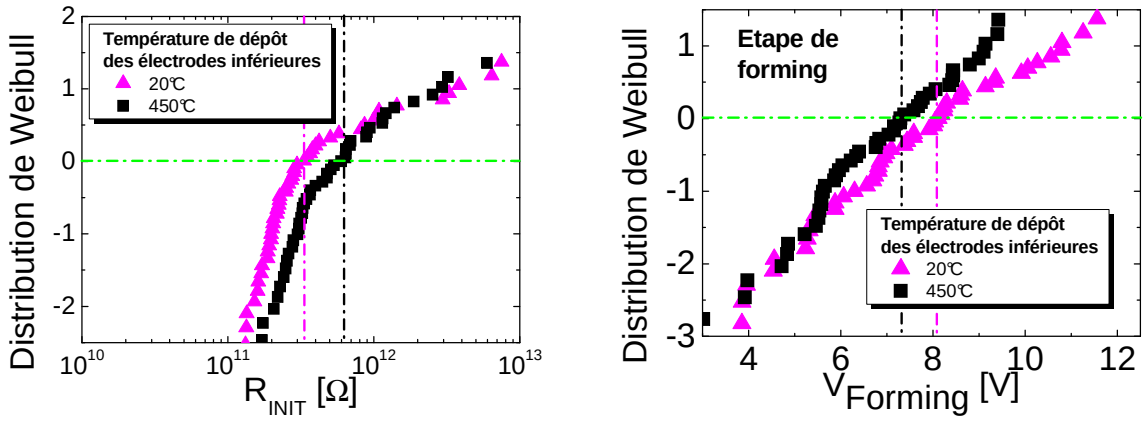
3.1.2.2. SYNTHÈSE INTERMÉDIAIRE

Ces analyses ont permis d'appréhender l'effet de la pression dans l'enceinte sur le fonctionnement des dispositifs. Les distributions de Weibull de la résistance initiale ont montré qu'augmenter la pression revient (i) à accentuer la dispersion de résistance de l'état vierge et (ii) à augmenter la tension d'électroforming. Une pression de 2,5 µbar permet d'obtenir des tensions d'électroforming plus faibles.

3.1.3. INFLUENCE DE LA TEMPÉRATURE DE DÉPÔT DE L'ÉLECTRODE INFÉRIEURE

Une étude de l'influence de la température de dépôt de l'électrode inférieure de platine sur le fonctionnement des dispositifs mémoires a été réalisée. À l'instar de l'étude menée sur la voie d'oxydation [*cf.* §2.1.4], les électrodes de certains dispositifs ont été déposées à 450°C, en remplacement d'un dépôt à 20°C utilisé pour tous les dispositifs analysés dans les parties précédentes de ce chapitre.

La Figure 2. 31a présente les distributions de Weibull de la résistance dans l'état vierge. À dispersion équivalente, on note une légère augmentation de la résistance à $W = 0$ pour la température de dépôt la plus élevée. En revanche, sur la Figure 2. 31b qui présente les distributions de Weibull de la tension d'électroforming des dispositifs, on note que la tension d'électroforming est légèrement inférieure pour un dépôt d'électrode à 450°C.



a) b)

Figure 2. 31 : Distributions de Weibull de la résistance initiale a) et de la tension d'électroforming b) mesurées sur des éléments mémoires intégrant un oxyde déposé par pulvérisation cathodique et des électrodes de platine déposées soit à 20°C, soit à 450°C.

3.1.3.2. SYNTHÈSE INTERMÉDIAIRE

Cette étude a permis d'étudier l'influence de la température du dépôt de l'électrode inférieure de platine sur les caractéristiques électriques des dispositifs mémoires, températures de dépôt étant de 20 ou 450°C. Les analyses ont montré que le dépôt de l'électrode inférieure à plus haute température tend à augmenter la résistance initiale et à diminuer faiblement la tension nécessaire à l'opération d'électroforming. Le meilleur profil

pour la réalisation de dispositif mémoire est donc un dépôt de l'électrode inférieure à 450°C afin d'obtenir des tensions d'électroforming plus faibles.

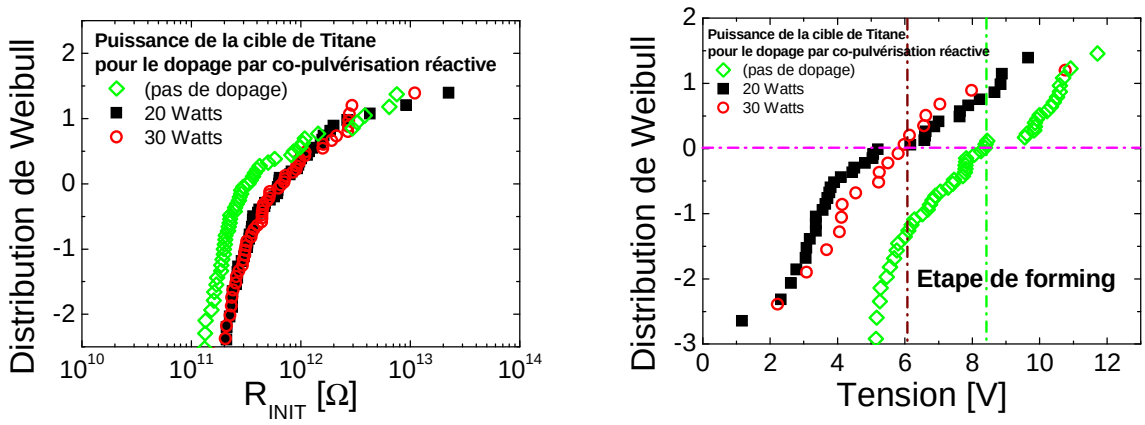
3.1.4. INFLUENCE DU DOPAGE DE LA COUCHE DE NIO PAR DU TITANE

3.1.4.1. ANALYSES STATISTIQUES

Dans cette ultime partie, nous allons nous intéresser à l'effet du dopage par du titane de la couche de NiO déposée par pulvérisation cathodique réactive. La puissance de pulvérisation de la cible de titane a été utilisée comme paramètre technologique pour modifier le dopage : plus la puissance est élevée et plus la quantité de titane pulvérisé en direction de la couche d'oxyde est importante, ceci se traduisant par un dopage accru. Deux puissances distinctes ont été utilisées : 20 et 30 W. Des distributions statistiques de Weibull ont été mesurées sur trois lots d'échantillons : deux dopés et un non-dopé utilisé comme référence.

La Figure 2. 32a présente la distribution de Weibull de la résistance dans l'état vierge pour les trois types d'éléments mémoires. On remarque que les niveaux de résistance ainsi que la dispersion sont assez similaires que la couche d'oxyde soit dopée ou non. À $W = 0$, la résistance initiale est de l'ordre de $3\times10^{11}\,\Omega$ en accord avec les distributions présentées dans les sections précédentes. La plage de variation de la résistance s'étend de 10^{11} à $10^{13}\,\Omega$. Ces premiers résultats tendent à montrer que le dopage de la couche d'oxyde ne modifie pas la distribution de résistance initiale des dispositifs mémoires.

La Figure 2. 32b présente les distributions de Weibull de la tension d'électroforming pour les trois séries d'échantillons. Contrairement à ce qui a été observé sur la résistance initiale, le dopage semble faire diminuer significativement la tension d'électroforming. À dispersion équivalente, le dopage correspondant à des puissances de 20 et 30 W fait diminuer la tension d'électroforming à environ 6 V, contre 8 V pour les dispositifs intégrant un oxyde non dopé. L'effet de diminution de la tension d'électroforming peut s'expliquer par la présence d'une proportion plus importante de métal dans la couche d'oxyde. Lee *et al.* ont montré qu'une couche d'oxyde NiO dopée par du titane présente, sur le spectre XPS ("X-ray Photoelectron Spectroscopy") Ni 2p, un pic à 852,8 eV associé à du nickel sous forme métallique, caractéristique qui n'est pas observée sur une couche non dopée [Lee,08]. La forte électronégativité du titane tendrait à privilégier la formation d'un oxyde de titane au détriment de l'oxyde de nickel et la subsistance de nickel sous forme métallique favorable à la création de filaments conducteurs. De manière similaire, Gao *et al.* ont montré que la tension d'électroforming diminue nettement lorsque'une couche de HfO_2 est dopée par de l'aluminium [Gao,09].



a) b)

Figure 2. 32 : Influence du dopage en titane de la couche de NiO sur les distributions de Weibull de la résistance initiale a) et de la tension d'électroforming b).

Analysons maintenant le pourcentage de dispositifs fonctionnant après une opération d'électroforming [Figure 2. 33]. On s'aperçoit que les dispositifs mémoires intégrant une couche d'oxyde dopée présentent un rendement de fonctionnement très nettement inférieur à celui des dispositifs non dopés. On passe ainsi de 90% de dispositifs fonctionnels sans dopage à seulement 10% lorsqu'il y a dopage de la couche de NiO.

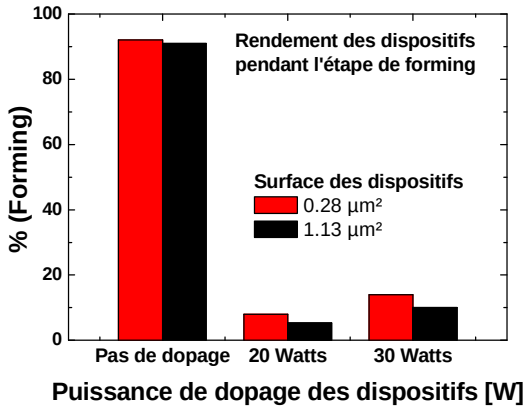


Figure 2. 33 : Influence du dopage sur le pourcentage de dispositifs fonctionnels à l'issue de l'opération d'électroforming (deux surfaces d'éléments mémoires ont été étudiées).

3.1.4.2. SYNTHÈSE INTERMÉDIAIRE

De cette étude succincte ressort un comportement décevant des dispositifs intégrant une couche de NiO dopée par du titane. Quelle que soit la puissance utilisée pour le dopage, on constate une chute importante du rendement de fonctionnement des dispositifs, en dépit d'une légère diminution de la tension d'électroforming. Cette option technologique exploratoire n'est pour le moment pas efficace comparée à des dispositifs intégrant une couche d'oxyde non dopée. Elle n'est cependant pas à abandonner mais à étudier d'avantage afin d'affiner les résultats.

3.2. CONCLUSIONS SUR LA VOIE DE PULVÉRISATION CATHODIQUE RÉACTIVE

Les études présentées dans cette troisième partie ont permis d'appréhender l'influence de plusieurs paramètres technologiques sur le fonctionnement des dispositifs OxRRAM intégrant une couche d'oxyde de nickel déposée par pulvérisation cathodique réactive.

Quelles que soient les conditions utilisées pour le dépôt de la couche d'oxyde de nickel, on constate d'emblée que la résistance dans l'état vierge est très élevée et comprise typiquement entre à 10^{11} et 10^{13} Ω. On note également que les distributions de la tension d'électroforming sont très larges, avec une plage de variation allant de 2 à 11 V selon les conditions de dépôt de l'oxyde. Il s'avère bien sûr essentiel de privilégier des dispositifs dont la tension d'électroforming est faible et présentant une variabilité étroite. Il s'agit donc là d'un critère déterminant qui a été utilisé pour appréhender l'influence de divers paramètres technologiques de dépôt. De manière synthétique, une diminution de la tension d'électroforming a été observée pour :

- *Un faible débit volumique d'oxygène ;*
- *Une faible pression dans l'enceinte de dépôt ;*
- *Un dopage de la couche d'oxyde de nickel par du titane ;*
- *Dans une moindre mesure, une augmentation de la température de dépôt de l'électrode inférieure en platine.*

Toutefois, ce seul critère de la tension d'électroforming n'est pas suffisant puisque la modification de certains paramètres technologiques a conduit à une diminution drastique du pourcentage de dispositifs fonctionnels. Ceci était le cas, en particulier, pour le dopage au titane qui n'a permis d'obtenir que 10% d'éléments mémoires fonctionnels après l'opération d'électroforming. Ainsi, les conditions optimales de dépôt de la couche d'oxyde de nickel par pulvérisation cathodique réactive sont les suivantes :

- *Un débit d'oxygène de 6 cm^3/min ;*
- *Une pression dans l'enceinte de dépôt de 2,5 µbar ;*
- *Un dépôt à 450°C de l'électrode inférieure en platine ;*
- *Aucun dopage de la couche d'oxyde de nickel.*

Il faut cependant noter que cette méthode de dépôt appliquée à la réalisation de mémoires OxRRAM n'est à l'heure actuelle pas assez mûre.

4. ÉTUDE COMPARATIVE DES DEUX VOIES D'OBTENTION DE L'OXYDE

4.1. ANALYSE COMPARÉE DES PERFORMANCES

Les parties 2 et 3 de ce chapitre ont présenté deux voies d'élaboration de la couche d'oxyde de nickel intégrée dans des dispositifs mémoires OxRRAM :

- La voie d'oxydation thermique d'une couche "parente" de nickel préalablement déposée par PVD ;
- La voie de pulvérisation cathodique réactive consistant à déposer du nickel métallique dans une atmosphère oxydante.

Pour chacune de ces deux méthodes d'obtention de l'oxyde, plusieurs paramètres technologiques ont été modifiés afin d'appréhender leur influence sur le fonctionnement des éléments mémoires [*cf.* Tableau 2. 1].

Un optimum en termes de fonctionnement des dispositifs mémoires a été trouvé pour les deux voies d'obtention de l'oxyde :

- Pour la voie d'oxydation thermique, il a été choisi d'oxyder, à 400°C pendant 450 s, une couche de nickel de 12 nm d'épaisseur de manière à obtenir une épaisseur d'environ 20 nm d'oxyde de nickel. Par ailleurs, la gravure ionique de l'élément mémoire doit être effectuée avec un angle d'attaque de 40° et l'électrode de platine inférieure est déposée à 20°C.
- Pour la pulvérisation cathodique réactive, le dépôt est effectué sous un débit d'oxygène de 6 cm^3/min et sous une pression de 5 µbar. Aucun dopage de la couche d'oxyde de nickel n'est réalisé et l'épaisseur de la couche d'oxyde est d'environ 25 nm.

La Figure 2. 34 présente les distributions de Weibull des résistances dans l'état vierge mesurées sur les deux types de dispositifs fabriqués dans les conditions technologiques optimales qui viennent d'être rappelées. On remarque immédiatement que la distribution correspondant aux dispositifs obtenus par la voie de la pulvérisation cathodique réactive présente des résistances très élevées et peu dispersées comprises entre 10^{11} et 10^{13} Ω. En revanche, la voie d'oxydation thermique conduit à des dispositifs moins résistifs (3 décades inférieures), avec une résistance très dispersée variant entre 10^2 et 10^9 Ω (à noter que la population, dont la résistance est comprise entre 10^2 et 10^4 Ω, correspond à des dispositifs non fonctionnels).

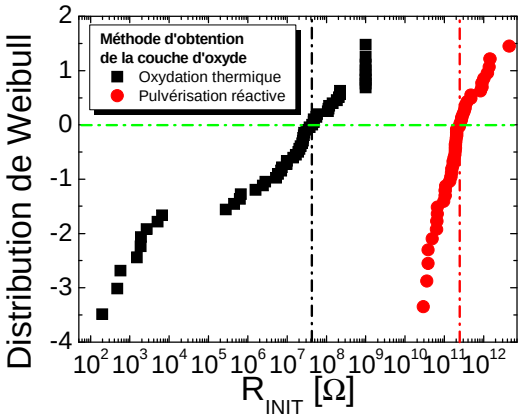


Figure 2. 34 : Distributions de Weibull de la résistance initiale (avant électroforming) selon la méthode d'obtention de la couche d'oxyde (oxydation thermique ou pulvérisation cathodique réactive).

En complément, la Figure 2. 35 présente les distributions de Weibull de la tension d'électroforming des dispositifs fabriqués selon les deux voies d'élaboration. On constate d'emblée que les éléments mémoires intégrant un oxyde obtenu par oxydation thermique présentent une distribution très étroite (coefficient β de l'ordre de 3,8) avec une tension d'électroforming de 1,7 V à W = 0. La tendance est très différente pour les dispositifs intégrant un oxyde déposé par pulvérisation cathodique : la dispersion est beaucoup plus large (coefficient β de l'ordre de 1) et la tension d'électroforming est nettement plus élevée à W = 0 (*i.e.* 4,5 V).

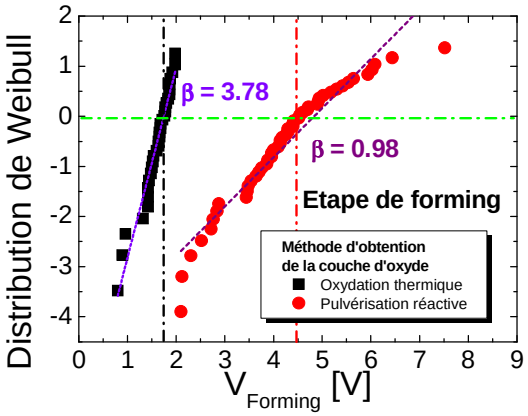


Figure 2. 35 : Distributions de Weibull de la tension d'électroforming selon la méthode d'obtention de la couche d'oxyde (oxydation thermique ou pulvérisation cathodique réactive).

Comme cela a déjà été mentionné, la tension d'électroforming est un critère de sélection déterminant, à la condition bien sûr que le pourcentage de dispositifs fonctionnels reste suffisamment élevé. Dans ces conditions, il apparaît que les dispositifs intégrant une couche de NiO obtenue par oxydation thermique sont plus prometteurs en raison de leur faible tension d'électroforming et de la variabilité étroite associée. Ce dernier point est particulièrement important puisqu'il permet de limiter le réajustement de la tension par l'électronique de commande une fois les éléments mémoires intégrés en matrice.

4.2. SYNTHÈSE DU CHAPITRE

Dans ce chapitre, nous avons montré que les condensateurs Pt/NiO/Pt représentent une brique technologique réaliste et pertinente pour le développement de mémoires résistives OxRRAM. Deux voies d'obtention de la couche d'oxyde ont été explorées de manière approfondie et, pour chacune d'elles, un protocole de caractérisation électrique a été scrupuleusement suivi de manière à appréhender l'influence de divers paramètres technologiques sur le fonctionnement des dispositifs. En termes de méthodologie, nous avons eu recours à l'analyse des distributions de Weibull de la résistance dans l'état vierge et de la tension d'électroforming. In fine, cette méthode a permis (i) de cerner les paramètres technologiques pertinents et (ii) de privilégier une voie d'obtention de l'oxyde de nickel.

S'agissant de la voie d'oxydation thermique, un optimum a été trouvé. L'oxydation d'une couche de nickel de 12 nm d'épaisseur à 400°C pendant 450 s permet d'obtenir un oxyde de nickel de 20 nm d'épaisseur et présentant des performances électriques satisfaisantes. Par ailleurs, une attention particulière doit être portée sur l'étape cruciale de gravure ionique de l'empilement mémoire. Il s'avère nécessaire de développer un procédé en deux étapes en veillant à limiter l'angle d'incidence des ions à 40°. Enfin et dans une moindre mesure, le dépôt de l'électrode inférieure de platine doit être effectué à 20°C.

Pour la voie de la pulvérisation cathodique réactive, le dépôt doit être effectué sous un débit d'oxygène faible de 6 cm^3/min et sous une pression de 2,5 µbar. Aucun dopage de la couche d'oxyde de nickel n'est souhaitable en raison de l'impact néfaste sur la fonctionnalité des dispositifs.

Les éléments mémoires obtenus selon ces deux voies d'élaboration optimisées ont ensuite été comparés, la tension nécessaire à l'opération d'électroforming étant un critère de sélection prépondérant. La voie de dépôt par pulvérisation cathodique conduit à des dispositifs présentant une tension d'électroforming élevée avec une distribution très large. Cette caractéristique est rédhibitoire dans une perspective d'intégration d'éléments mémoires dans des systèmes embarqués. En revanche, la voie d'oxydation thermique permet d'obtenir des éléments mémoires susceptibles d'être électroformés à des tensions plus faibles et nettement moins dispersées d'un dispositif à l'autre.

La voie d'oxydation thermique s'avère donc être la plus prometteuse pour la fabrication de dispositifs mémoires OxRRAM aux performances électriques satisfaisantes. En ce sens, cette conclusion rejoint celles issues de travaux antérieurs ayant démontré la potentialité d'intégration de l'oxyde de nickel dans des ouvertures de contacts très étroits [Courtade,08b ; Goux,09]. Toutefois, ayant été introduite plus récemment dans le flot de fabrication d'éléments mémoires OxRRAM au LETI, la méthode de dépôt par pulvérisation cathodique réactive n'a pas encore atteint le degrés de maturité de la voie d'oxydation thermique. En l'état actuel des procédés technologiques, la fabrication d'une couche d'oxyde par oxydation thermique semble préférable mais la voie de dépôt par pulvérisation cathodique réactive reste cependant une alternative très intéressante permettant en particulier de contrôler la stœchiométrie en oxygène de la couche active.

5. RÉFÉRENCES BIBLIOGRAPHIQUES

[Baek,04] I. G. Baek, M. S. Lee, S. Seo, M. J. Lee, D. H. Seo, D. S. Suh, *et al.*, "Highly scalable non-volatile resistive memory using simple binary oxide driven by asymmetric unipolar voltage pulses", *IEEE International Electron Devices Meeting Tech. Dig.,* pp. 587-590, 2004.

[Bocquet,11] M. Bocquet, D. Deleruyelle, C. Muller, J. M. Portal, "Self-consistent physical modeling of set/reset operations in unipolar resistive-switching memories", *Appl. Phys. Lett.*, vol. 98, pp. 263507(1-3), 2011.

[Cagli,08] C. Cagli, D. Ielmini, F. Nardi, and A. L. Lacaita, "Evidence for threshold switching in the set process of NiO-based RRAM and physical modeling for set, reset, retention and disturb prediction", *IEEE International Electron Devices Meeting Tech. Dig.*, pp. 301-304, 2008.

[Cagli,11] C. Cagli, J. Buckley, V. Jousseaume, T. Cabout, A. Salaun, H. Grampeix, J-F. Nodin, H. Feldis, A. Persico, J. Cluzel, P. Lorenzi, L. Massari, R. Rao, F. Irrera, F. Aussenac, C. Carabasse, M. Coue, P. Calka, E. Martinez, L. Perniola, P. Blaise, Z. Fang, Y. H. Yu, G. Ghibaudo, D. Deleruyelle, M. Bocquet, C. Muller, A. Padovani, O. Pirrotta, L. Vandelli, L. Larcher, G. Reimbold, B. de Salvo, "Experimental and Theoretical Study of Electrode Effects in HfO_2 based RRAM", *IEEE International Electron Devices Meeting Tech. Dig.*, pp. 28.7.1-28.7.4, 2011.

[Chen, 09] Y. S. Chen, H. Y. Lee, P. S. Chen, P. Y. Gu, C. W. Chen, W. P. Lin, *et al.*, "Highly Scalable Hafnium Oxide Memory with Improvements of Resistive Distribution and Read Disturb Immunity", *IEEE International Electron Devices Meeting Tech. Dig.,* pp. 95-98, 2009.

[Courtade,06] L. Courtade, C. Turquat, C. Muller, J. G. Lisoni, L. Goux, D. J. Wouters, "Microstructure and resistance switching in NiO binary oxide films obtained from Ni oxidation", *IEEE Proceedings of 7th Annual Non-Volatile Memory Technology Symposium,* pp. 91-96, 2006.

[Courtade,08a] L. Courtade, C. Turquat, C. Muller, J. G. Lisoni, L. Goux, D. J. Wouters, D. Goguenheim, P. Roussel, L. Ortega, "Oxidation kinetics of Ni metallic films: Formation of NiO-based resistive switching structures", *Thin Solid Films,* vol. 516, pp. 4083-4092, 2008.

[Courtade,08b] L. Courtade, Ch. Turquat, J. G. Lisoni, L. Goux, D. J. Wouters, D. Deleruyelle, Ch. Muller, "Integration of resistive switching NiO in small via structures from localized oxidation of nickel metallic layer", *IEEE Proceedings of European Solid State Device Research Conference*, pp. 218–221, 2008.

[Courtade,11] L. Courtade, J. G. Lisoni, L. Goux, C. Turquat, C. Muller, D. J. Wouters, "Method for manufacturing a memory element comprising a resistivity–switching NiO layer and devices obtained thereof", Brevet US7960775 B2, publié le 14 juin 2011.

[Gao,09] B. Gao, H. W. Zhang, S. Yu, B. Sun, L. F. Liu, X. Y. Liu, *et al*., "Oxide-based RRAM: uniformity improvement using a new material-oriented methodology", *IEEE Symposium on VLSI Technology Tech. Dig.,* pp. 30–31, 2009.

[Goux,09] L. Goux, J. G. Lisoni, X. P. Wang, M. Jurczak, D. J. Wouters, "Optimized Ni oxidation in 80-nm contact holes for integration of forming-free and low-power Ni/NiO/Ni memory cells", *IEEE Transactions on Electron Devices*, vol. 56, no. 10, pp. 2363-2368, 2009.

[Goux,10a] L. Goux, J. G. Lisoni, M. Jurczak, D. J. Wouters, L. Courtade, and Ch. Muller, "Coexistence of the bipolar and unipolar resistive-switching modes in NiO cells made by thermal oxidation of Ni layers", *J. Appl. Phys.*, vol. 107, pp. 024512(1-7), 2010.

[Goux,10b] L. Goux, W. Polspoel, J. G. Lisoni, Y.-Y. Chen, L. Pantisano, X.-P. Wang, W. Vandervorst, M. Jurczak, D. J. Wouters, "Bipolar switching characteristics and scalability in NiO layers made by thermal oxidation of Ni", *J. Electrochemical Soc.*, vol. 157, no. 8, pp. G187-G192, 2010.

[Goux,11] L. Goux, X.P. Wang, Y.Y. Chen, L. Pantisano, N. Jossart, B. Govoreanu, J. A. Kittl, M. Jurczak, L. Altimime, D. J. Wouters, "Roles and Effects of TiN and Pt Electrodes in Resistive-Switching HfO_2 Systems", *Electrochem. Solid-State Lett.*, vol. 14, no. 6, pp. H244-H246, 2011.

[Ho,07] C. Ho, E. K. Lai, M. D. Lee, C. L. Pan, Y. D. Yao, K. Y. Hsieh*, et al.*, "A highly reliable self-aligned graded oxide WO_x resistance memory: Conduction mechanisms and reliability", *IEEE Symposium on VLSI Technology Tech. Dig.,* pp. 228-229, 2007.

[Hu,03] H. Hu, S. J. Ding, H. F. Lim, C. X. Zhu, M. F. Li, S. J. Kim*, et al.*, "High performance ALD HfO_2-Al_2O_3 laminate MIM capacitors for RF and mixed signal IC applications", *IEEE International Electron Devices Meeting Tech. Dig.,* pp. 379-382, 2003.

[Hwang,10] Inrok Hwang, Myung-Jae Lee, Gyoung-Ho Buh, Jieun Bae, Jinsik Choi, Jin-Soo Kim, Sahwan Hong, Yeon Soo Kim, Ik-Su Byun, Seung-Woong Lee, Seung-Eon Ahn, Bo Soo Kang, Sung-Oong Kang, and Bae Ho Park, "Resistive switching transition induced by a voltage pulse in a Pt/NiO/Pt structure", *Appl. Phys. Lett.*, vol. 97, pp. 052106(1-3), 2010.

[Kawai,10] M. Kawai, K. Ito, N. Ichikawa, and Y. Shimakawa, "Thermally formed conducting filaments in a single-crystalline NiO thin film", *Appl. Phys. Lett.,* vol. 96, pp. 072106(1-3), 2010.

[Kim,08] D.-W. Kim, R. Jung, B. H. Park, X.-S. Li, C. Park, S. Shin*, et al.*, "Structural properties and resistance-switching behavior of thermally grown NiO thin films", *Japan. J. Appl. Phys.,* vol. 47, pp. 1635-1638, 2008.

[Kim,10] W.-G. Kim and S.-W. Rhee, "Effect of the top electrode material on the resistive switching of TiO_2 thin film", *Microelectronic Engineering,* vol. 87, pp. 98-103, 2010.

[Kinoshita,10] K. Kinoshita, K. Tsunoda, Y. Sato, H. Noshiro, S. Yagaki, M. Aoki, and Y. Sugiyama, "Reduction in the reset current in a resistive random access memory

consisting of NiO_x brought about by reducing a parasitic capacitance", *Appl. Phys. Lett.*, vol. 93, pp. 033506(1-3), 2008.

[Kinoshita,12] K. Kinoshita, H. Tanaka, M. Yoshihara, and S. Kishida, "Insight into distribution and switching of resistive random-access memory filaments based on analysis of variations in memory characteristics", *J. Appl. Phys.*, vol. 112, pp. 044503(1-4), 2012.

[Kozicki,06] M. N. Kozicki, C. Gopalan, M. Balakrishnan, M. Mitkova, "A low-power nonvolatile switching element based on copper-tungsten oxide solid electrolyte", *IEEE Transactions on Nanotechnology,* vol. 5, pp. 535-544, 2006.

[Lee,08] M. J. Lee, Y. Park, S. E. Ahn, B. S. Kang, C. B. Lee, K. H. Kim, *et al.*, "Comparative structural and electrical analysis of NiO and Ti doped NiO as materials for resistance random access memory", *J. Appl. Phys.*, vol. 103, pp. 013706(1-4), 2008.

[Lee,09] S. Lee, H. Kim, D.-J. Yun, S.-W. Rhee, K. Yong, "Resistive switching characteristics of ZnO thin film grown on stainless steel for flexible nonvolatile memory devices", *Appl. Phys. Lett.,* vol. 95, pp. 262113(1-3), 2009.

[Russo,09] U. Russo, D. Ielmini, C. Cagli, A. L. Lacaita, "Filament Conduction and Reset Mechanism in NiO-Based Resistive-Switching Memory (RRAM) Devices", *IEEE Trans. Electron Devices*, vol. 56, no. 2, pp. 186-192, 2009.

[Terai,09] M. Terai, Y. Sakotsubo, Y. Saito, S. Kotsuji, H. Hada, "Effect of Bottom Electrode of ReRAM with Ta_2O_5/TiO_2 Stack on RTN and Retention", *IEEE International Electron Devices Meeting Tech. Dig.,* pp. 725-728, 2009.

CHAPITRE III

MODELISATION DES MECANISMES PHYSIQUES DES MEMOIRES A BASE D'OXYDE DE NICKEL

1. CONTEXTE ACTUEL DE LA MODELISATION DES MEMOIRES RESISTIVE UNIPOLAIRE

Dans ce troisième chapitre, un travail de modélisation des dispositifs OxRRAM intégrant un oxyde NiO a été mené. Dans un premier temps, afin de positionner ce travail par rapport au contexte international actuel, un état de l'art succinct de la modélisation des mécanismes de commutation des mémoires de type OxRRAM ainsi qu'un référencement des mécanismes de conduction dans les diélectriques sont présentés. Dans un deuxième temps, des caractérisations électriques effectuées sur nos dispositifs à différentes températures sont présentées afin d'appréhender les mécanismes de conduction à faible champ électrique. Enfin, un modèle physique de commutation intervenant dans les oxydes de métaux de transition est présenté et confronté à des caractéristiques courant-tension mesurées sur les dispositifs mémoires Pt/NiO/Pt décrits dans le chapitre précédent.

Le chapitre s'achève sur l'étude de l'effet des paramètres physiques sur le comportement électrique et la variabilité des dispositifs mémoires OxRRAM.

1.1. ETAT DE L'ART DES MECANISMES DE COMMUTATION

1.1.1. MECANISMES DE COMMUTATION DANS L'OXYDE

La première observation du phénomène de commutation et de mémorisation dans les oxydes de métaux de transition a été faite par Gibbons et Beadle en 1964 [Gibbons,64,]. Les dispositifs étudiés étaient basés sur une couche d'oxyde de nickel de 2 à 30 µm d'épaisseur et comportaient des électrodes d'argent et de nickel. Par application d'une tension, la résistance du dispositif variait sur une gamme de valeurs comprises entre 10 et 20 MΩ en position "bloquée" (R_{off}) et entre 20 et 100 Ω en position de travail (R_{on}). A l'époque, les tensions nécessaires pour faire commuter un tel dispositif étaient de l'ordre de 200 V, principalement en raison de la forte épaisseur de la couche d'oxyde. A l'heure actuelle, les épaisseurs d'oxyde sont inférieures à 10 nm et permettent ainsi d'accéder à des tensions de commutation de l'ordre du Volt. Pour expliquer ce phénomène de basculement de résistance, Gibbons et Beadle ont proposé une hypothèse de formation de filaments conducteurs (notés *CF* dans la suite du manuscrit) : un filament de nickel se crée entre les deux électrodes du dispositif, formant un chemin de conduction expliquant l'état de basse résistance (R_{on}). Ce filament s'établirait le long des défauts structuraux dans l'oxyde pendant l'application de la tension. Pour retrouver l'état de résistance élevée (R_{off}), une rupture du *CF* se produit sous l'effet d'un auto-échauffement par effet Joule lié au passage d'un courant élevé. Une publication de Bruyere *et al.* en 1970 [Bruyere,70] confirme les observations de Gibbons et Beadle sur un dispositif à base d'oxyde de nickel NiO [Figure 3. 1]. Cet article rapporte également une évolution des états bas (R_{on}) et haut (R_{off}) en fonction de la température à laquelle est chauffé le dispositif : la résistance dans l état bas (R_{on}) augmente avec la température, donnant un comportement métallique cohérent avec l'hypothèse d'un *CF* formé par du nickel sous forme métallique. En revanche, la résistance dans l'état haut (R_{off}), diminue quand la température augmente suggérant un comportement de type semiconducteur.

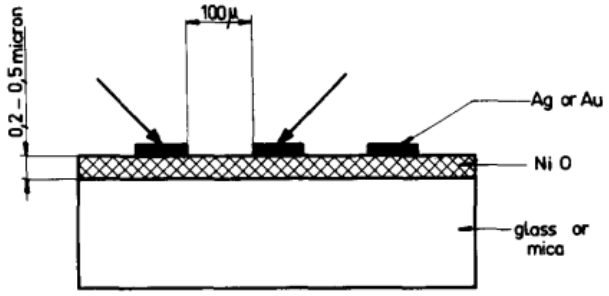


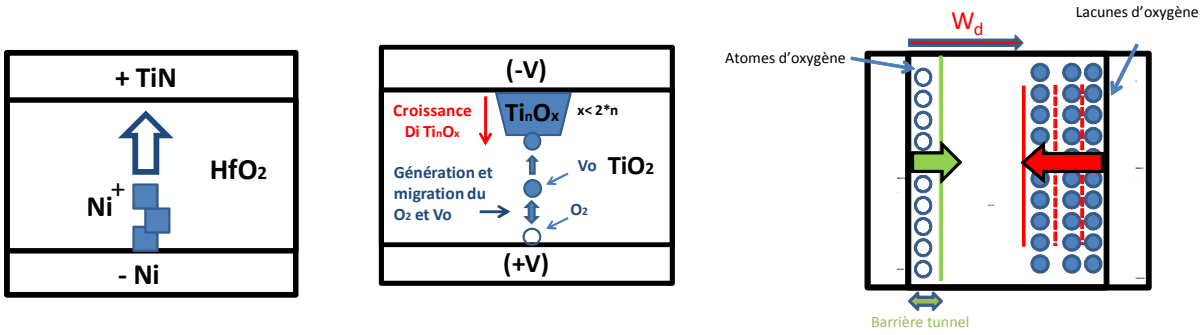
Figure 3. 1 : Elément mémoire OxRRAM à base d'oxyde de nickel NiO avec des électrodes en Ag et Au [Bruyere,70].

Plusieurs dizaines d'années après ces deux publications majeures sur le sujet, plusieurs groupes de recherche ont travaillé sur la compréhension des mécanismes de conduction et de commutation dans ces oxydes. La majorité de ces publications est également en faveur de cette hypothèse de création et de destruction d'un *CF*, pour les dispositifs présentant un comportement unipolaire [Inoue,08 ; Yang,09a ; Kinoshita,08 ; Chen,09], [*cf.* Chapitre 1].

1.1.2. COMMUTATION VERS L'ÉTAT DE FAIBLE RÉSISTANCE

Lors de l'opération de commutation vers un état de faible résistance, trois mécanismes physiques distincts sont proposés :

- (c1) Le *CF* est créé par migration, sous l'effet du champ électrique, d'espèces chimiques en provenance de l'une des électrodes formant ainsi un lien métallique au sein de la matrice d'oxyde. Ceci correspond à l'hypothèse suggérée par Chen *et al.* [Chen,11] dans une structure TiN/HfO_2/Ni [Figure 3. 2a].
- (c2) Le *CF* est encore créé sous l'effet du champ électrique, mais cette fois-ci, par la migration d'anions oxygène O^{2-} [Figure 3. 2b], formant une zone riche en lacunes d'oxygène au sein de la couche d'oxyde et entraînant ainsi une jonction entre les deux électrodes [Xu,08 ; Gao,08 ; Zhao,11].
- (c3) Ce mécanisme est similaire au précédent (c2) puisqu'il repose sur la migration de lacunes d'oxygène vers la cathode de la structure MIM ainsi que sur une oxydation à l'interface anode/oxyde [Figure 3. 2c]. Lorsque le potentiel augmente, les bandes de conduction à l'interface métal/oxyde sont modifiées du fait de la migration massive de lacunes d'oxygène, diminuant ainsi la largeur de la zone de déplétion "W_d" apparente à l'anode. Ceci modifie la résistance de contact à l'interface métal/oxyde et permet au courant de circuler plus aisément par effet tunnel. Ce mécanisme est proche d'un comportement de type Schottky [Sawa,08 ; Waser,09].



a) b) c)

Mécanisme c1 : création d'un *CF* par migration d'ions de Ni^{2+} sous l'effet du champ électrique.

Mécanisme c2 : création d'un *CF* par migration, sous l'effet du champ électrique, de lacunes d'oxygène.

Mécanisme c3 : création d'un *CF* par réduction de la largeur de la zone de déplétion W_d.

Figure 3. 2 : Schémas représentant les différents mécanismes de création d'un filament conducteur proposés dans la littérature pour les dispositifs OxRRAM.

La littérature scientifique est riche en modèles physiques sur la création de filaments conducteurs. Pan *et al.* [Pan,10 ; Pan,11] ont proposé un modèle basé sur le mécanisme (c1) reposant sur une simulation Monte-Carlo de la formation d'un *CF* par "métallisation" d'une couche d'oxyde par migration d'atomes en provenance des électrodes. La détermination d'une énergie d'activation permet de discriminer différentes configurations de déplacement et de calculer la mobilité des atomes dont le nombre croît avec l'amplitude de la tension appliquée aux bornes du dispositif. Afin de déterminer le champ électrique local nécessaire au calcul de la mobilité des ions, Pan *et al.* ont résolu, par différences finies, l'équation de Poisson 2D. Cette simulation conduit à la formation de filaments à travers l'oxyde qui dépend de la tension appliquée et du nombre d'itérations Monte-Carlo.

Vandelli *et al.* de l'Université de Modane en Italie [Vandelli,11] ont repris le mécanisme (c2) et simulé la caractéristique courant-tension liée à l'opération d'électroforming d'une structure intégrant un oxyde de hafnium HfO_2. Le modèle s'appuie sur la génération de défauts dans l'oxyde assimilée à une brisure assistée par champ électrique des liaisons Hf-O et résultant d'une modification de la stœchiométrie en oxygène [Figure 3. 3]. Cette brisure permet d'augmenter le courant traversant la structure et mène à la formation du filament. La génération de défauts est également réalisée par une simulation Monte-Carlo où la probabilité de brisure de la liaison Hf-O est déterminée selon les paramètres physiques de polarisation et de température à l'intérieur de la structure. La condition initiale correspond à la localisation de défauts au niveau des joints de grain de l'oxyde. Le courant est supposé reposer sur une conduction tunnel assistée par pièges TAT (Trap Assisted Tunneling) multi-phonon entre les défauts de la structure et le courant, résultant de la relaxation des électrons, permet par ailleurs de calculer la température en chaque point par l'équation de la chaleur. Les résultats permettent d'obtenir des tensions d'électroforming en bon accord avec celles déterminées expérimentalement.

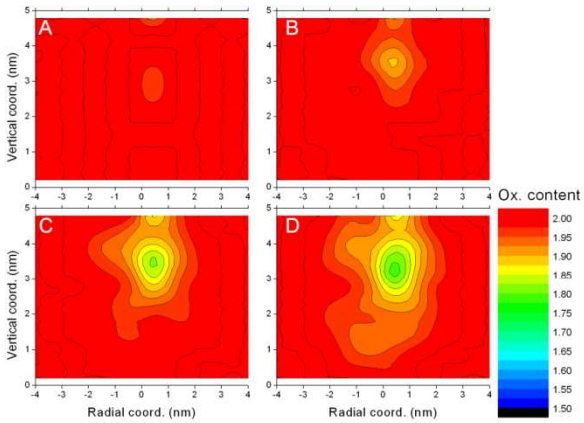


Figure 3. 3 : Variation de la stœchiométrique en oxygène d'une couche d'oxyde de hafnium à différentes étapes de migration des anions O^{2-} (A, B, C, D) pendant l'opération d'électroforming [Vandelli,11].

Des modèles atomistiques *ab initio* dans lesquels interviennent des calculs d'interaction entre atomes dans l'oxyde sont également développés et peuvent, en partie, permettre d'expliquer le mécanisme de commutation dans les dispositifs OxRRAM. Cependant, ces modèles sont limités à l'étude d'une structure élémentaire ne contenant qu'une centaine d'atomes du fait de temps de calcul très importants. Le corolaire est l'impossibilité de calculer des caractéristiques I(V) comparables à celles mesurées expérimentalement. Cependant, ce type de simulation permet d'appréhender l'influence de certains mécanismes sur la formation du *CF* : le déplacement des espèces chimiques, la formation de clusters de lacunes d'oxygène, ainsi que leurs réactions aux effets thermiques.

Lee *et al.* [Lee,10] ont proposé un modèle atomistique d'un oxyde de nickel NiO comportant 128 atomes organisés selon une maille de symétrie cubique de type NaCl. La matrice d'oxyde NiO est composée de cations Ni^{2+} liés à des anions O^{2-}. Lorsque le système possède suffisamment d'énergie pour permettre une réaction électrochimique, des atomes d'oxygène migrent vers une zone de la matrice proche de l'anode, brisant ainsi la liaison Ni-O et laissant derrière eux des lacunes chargées positivement notées Vo^{2+}. Les deux électrons issus de la réaction permettent une réduction des ions Ni^{2+} en atomes Ni^{0} [Figure 3. 4]. Dans ce modèle, la création du *CF* s'appuie sur le mécanisme (c2) : sous l'effet du champ électrique les lacunes d'oxygène Vo^{2+} forment des agglomérats dans l'oxyde et modifient subséquemment la conductivité de l'oxyde d'un comportement semiconducteur de type P vers un comportement de type N. Localement, l'énergie du niveau de Fermi augmente et la conduction est plus grande. La simulation permet d'estimer les énergies nécessaires à la formation d'espèces vacantes. L'état LRS est caractérisé par une chaine de lacunes d'oxygène, alors que l'état HRS correspond à une occupation, par des atomes d'oxygène, des zones précédemment laissées vacantes. La simulation permet de calculer la densité d'état électronique qui tend à montrer un comportement métallique dans l'état LRS et semi-conducteur dans l'état HRS.

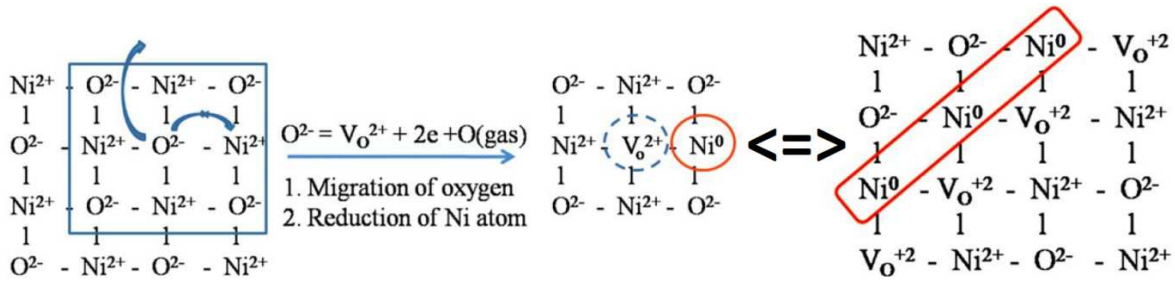


Figure 3. 4 : Création filamentaire par migration d'atome d'oxygène [Lee,10].

Des modèles s'appuyant sur le mécanisme (c3) ont également été développés. Le modèle phénoménologique de Strukov *et al.* [Strukov,08] repose sur le changement de résistivité d'un oxyde piloté par la migration d'oxygène. Ce modèle permet d'expliquer le comportement électrique du "Memristor", quatrième élément de base de l'électronique proposé théoriquement par Léon Chua en 1971 [Chua,71]. Strukov *et al.* considèrent l'empilement de deux couches d'oxyde : l'une est dopée et présente une résistivité faible ; l'autre est non dopée et présente une résistivité élevée. La largeur de cette dernière zone peut être modulée par la tension appliquée aux bornes du dispositif. D'un point de vue électrique, le memristor est analysé comme une double résistance variable possédant un comportement ohmique avec deux limites de résistance, haute et basse. L'équation 3. 1 permet de décrire une caractéristique courant-tension bipolaire présentant un phénomène d'hystérésis lié à la largeur de la zone dopée évoluant dans le temps et notée *w(t)* :

$$v(t) = \left(R_{on}\frac{w(t)}{D} + R_{off}\left(1 - \frac{w(t)}{D}\right)\right).i(t) \qquad (3.1)$$

$w(t)$: largeur de la zone dopée ; D : largeur totale du dispositif.

Ce modèle a ensuite été raffiné [Strukov,09] par une simulation 1D en considérant une concentration d'espèces mobiles évoluant en fonction du temps et de leur position dans l'oxyde. Une concentration fixe de dopants de type P uniformément distribué est considérée dans le modèle. Les dopants, qu'ils soient donneurs ou accepteurs, possèdent un facteur d'ionisation qui dépend de leur position dans l'oxyde. La concentration des porteurs est ensuite déterminée par la statistique de Fermi-Dirac et la migration des ions est obtenue par le modèle de dérive-diffusion. Les résultats de simulation montrent la formation d'une zone franche dans l'oxyde entre les régions fortement et faiblement dopées. Ce modèle a ensuite été repris et adapté aux lacunes d'oxygène dans un oxyde de titane TiO_2 [Yang, 09b] ou de tantale TaO_x par Hur *et al.* [Hur,10]. Le déplacement des lacunes d'oxygène crée une barrière Schottky à l'interface électrode-oxyde comme dans le mécanisme physique proposé par Sawa [Sawa, 08].

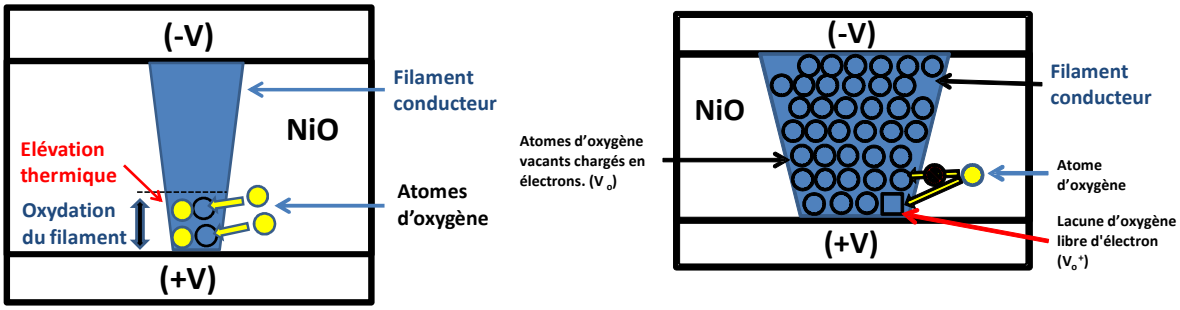
La migration des lacunes d'oxygène est actuellement le mécanisme privilégié par la communauté scientifique pour expliquer la formation de filaments conducteurs. Ce phénomène a été observé dans des dispositifs où l'électrode n'est pas soluble [Inoue,08] éliminant *de facto* donc le mécanisme (c1). De plus, la résistance R_{on} semble être indépendante de la surface du dispositif [Baek,04] renforçant ainsi l'hypothèse filamentaire et éliminant le mécanisme (c3) basé sur la modulation d'une résistance d'interface.

1.1.3. COMMUTATION VERS L'ETAT DE FORTE RESISTANCE

Pour l'opération d'effacement des dispositifs (ou reset), le basculement vers l'état de forte résistance est dû à la destruction d'un filament conducteur. Plusieurs mécanismes sont proposés dans la littérature pour expliquer cette destruction :

– (d1) Le filament conducteur est dissout par une oxydation locale assistée par une élévation de température [Figure 3. 5a],[Gao,11 ; Cagli,08 ; Russo,09 ; Waser,10].

– (d2) La dissolution du filament peut également être amplifiée par le champ électrique déplétant les charges électriques liées aux atomes d'oxygène vacant (V_o) [Gao,08], devenant ainsi chargé positivement (V_o^+) et contribuant à augmenter le taux de capture des atomes d'oxygène (O^-), réduisant le filament [Figure 3. 5b].



a) b)

Dissolution du filament conducteur par oxydation locale assistée thermiquement.

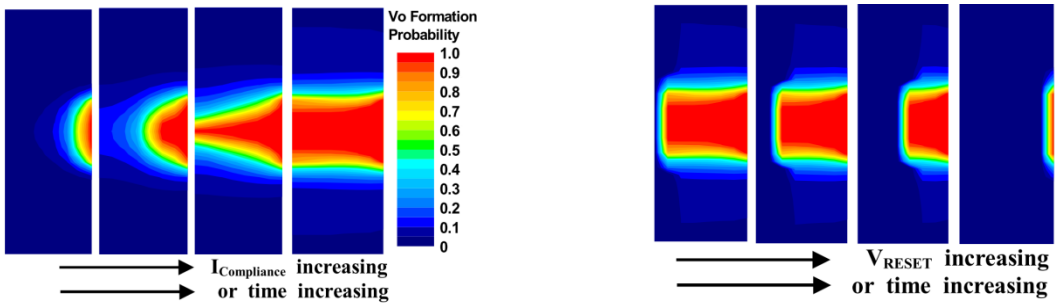
Dissolution du filament conducteur par oxydation locale assistée en champ électrique.

Figure 3. 5 : Schémas des principaux mécanismes physiques de destruction de chemins conducteurs dans les mémoires résistives unipolaires.

Le modèle physique de destruction du *CF* le plus abouti est certainement celui proposé par le groupe de Daniele Ielmini du Politecnico di Milano [Ielmini,11, Russo,09]. Ce modèle propose une dissolution thermique d'un *CF* dans un oxyde de nickel NiO selon le mécanisme (d1) [Figure 3. 5a]. Plusieurs paramètres physiques tels que la température à l'intérieur de l'oxyde ainsi que les conductivités thermiques et électriques du *CF* permettent de calculer la tension nécessaire à la destruction du filament conducteur supposé de forme cylindrique. Le modèle permet de déterminer la température de rupture du filament et l'évolution de son profil thermique lors de l'application d'une rampe en tension. *In fine,* il est possible de calculer la caractéristique I(V) associée à l'opération de reset qui se manifeste par une rupture du filament conducteur dont le diamètre diminue progressivement avec l'élévation de température. La rupture est localisée au milieu du filament à l'endroit où la température est la plus élevée. Le modèle prend également en compte la vitesse de la rampe en tension en sollicitation quasi-statique.

Le modèle de Gao *et al.* [Gao,11] de l'Université de Pékin propose également la destruction du filament par effet thermique selon le mécanisme (d1) [Figure 3. 5a] auquel est ajoutée une déplétion d'électrons assistée par le champ électrique tel qu'il est envisagé dans le mécanisme (d2) [Figure 3. 5b]. Ceci permet un écrantage plus faible des

lacunes d'oxygène et augmente le rayon de capture des ions oxygène. Gao *et al.* proposent un modèle complet incluant également la création du filament conducteur selon le mécanisme (c2) [Figure 3. 2b]. Dans ce modèle, la conduction est considérée métallique lorsque les lacunes d'oxygène sont proches les unes des autres et de type "hopping" (conduction par sauts) lorsqu'elles sont éloignées. Les résultats de ce modèle permettent d'obtenir des tensions de programmation selon le diamètre du filament et en bon accord avec les tensions déterminées expérimentalement. Par ailleurs, les résultats de simulation permettent d'appréhender l'évolution de la forme du filament lorsque la compliance en courant augmente ou que le temps de programmation augmente [Figure 3. 6a]. Durant l'opération d'effacement [Figure 3. 6b], le filament est détruit progressivement à partir de l'interface filament-électrode, présentant la surface de contact la plus faible.



a) b)

Figure 3. 6 : Probabilité de formation de lacunes d'oxygène lors de l'opération de set a) ou de reset b) [Gao,11].

1.2. MODES DE CONDUCTION DANS LES DIELECTRIQUES

Dans cette partie, préalable à la modélisation physique de nos dispositifs, les différents modes de conduction dans les diélectriques sont rappelés. Après les avoir exposés, nous chercherons celui qui décrit le mieux la conduction dans les éléments mémoires 1R étudiés dans ce travail de thèse. Les modes de conduction dans les oxydes peuvent être classés en deux grandes catégories : ceux limités par l'injection dans le diélectrique et ceux assistés par des défauts localisés dans le diélectrique.

1.2.1. CONDUCTION LIMITEE PAR L'INJECTION DANS LE DIELECTRIQUE

La Figure 3. 7 illustre les principaux modes de conduction indépendants des défauts au sein du diélectrique. La conduction est limitée par l'injection et dépend principalement du champ électrique appliqué, de la température et de l'épaisseur du diélectrique :

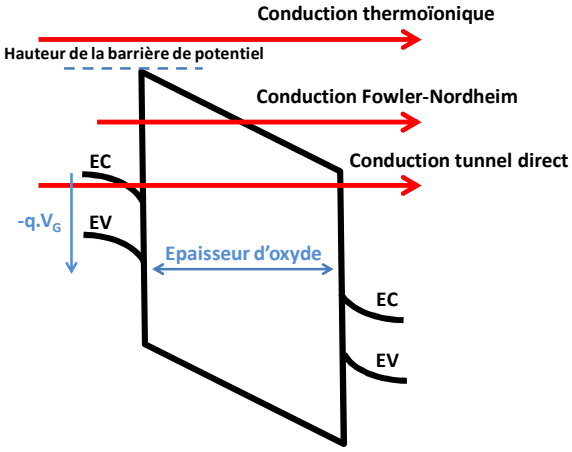


Figure 3. 7 : Modes de conduction limitée par l'injection dans le diélectrique.

- Conduction thermoïnique : les électrons injectés dans l'oxyde ont une énergie supérieure à la hauteur de la barrière de potentiel du diélectrique et la charge est transportée à travers la bande de conduction du diélectrique. Ce phénomène apparait à haute température.
- Conduction tunnel directe : les électrons traversent une barrière de potentiel trapézoïdale par effet tunnel. L'épaisseur de l'oxyde intervient directement puisqu'elle détermine la distance que doivent parcourir les électrons dans le diélectrique.
- Conduction Fowler-Nordheim : les électrons traversent une barrière de potentiel triangulaire. Il s'agit d'un mécanisme principalement contrôlé par le champ électrique dans le diélectrique.

Dans le cas de l'émission tunnel directe et Fowler-Nordheim le transport des charges n'a qu'une dépendance limitée avec la température : la probabilité de passage d'un électron à travers la barrière de potentiel, appelée aussi transparence tunnel, n'est pas influencée par la température même si la distribution énergétique des charges sur les électrodes métalliques présente une dépendance thermique [Pananakakis,95].

Sur la Figure 3. 8 on peut clairement identifier les conditions qui différencient une émission tunnel et d'un courant de type Fowler-Nordheim :

- Si $Vox > \Phi_b$, la barrière tunnel a un profil triangulaire correspondant à une largeur physique plus faible que l'épaisseur d'oxyde : le courant est de type Fowler-Nordheim ;
- Si $Vox < \Phi_b$, la barrière tunnel correspond à une largeur physique égale à l'épaisseur d'oxyde : il s'agit d'un courant de type tunnel direct.

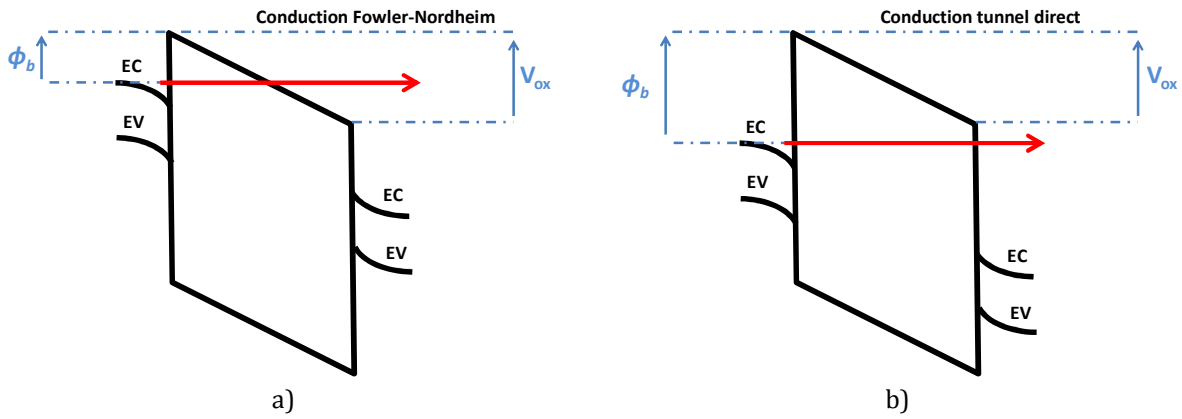


Figure 3. 8 : Mécanismes de conduction a) Fowler-Nordheim et b) tunnel direct.

1.2.2. MODES DE CONDUCTION ASSISTEE PAR PIEGES

La Figure 3. 9 représente les principaux modes de conduction assistée par les défauts présents dans le diélectrique. Ces défauts souvent appelés pièges sont capables de capturer ou d'émettre des électrons ou des trous, permettant ainsi l'établissement d'un courant. Ce transport est généralement favorisé lorsque le nombre de pièges augmente permettant ainsi de créer un chemin de conduction de piège à piège. Le déplacement des charges d'un piège à l'autre peut être assuré au moyen d'une conduction tunnel inter-piège, par activation thermique ou bien les deux à la fois. La dépendance en température de la densité de courant traversant l'oxyde permet généralement de différencier le type de mécanisme.

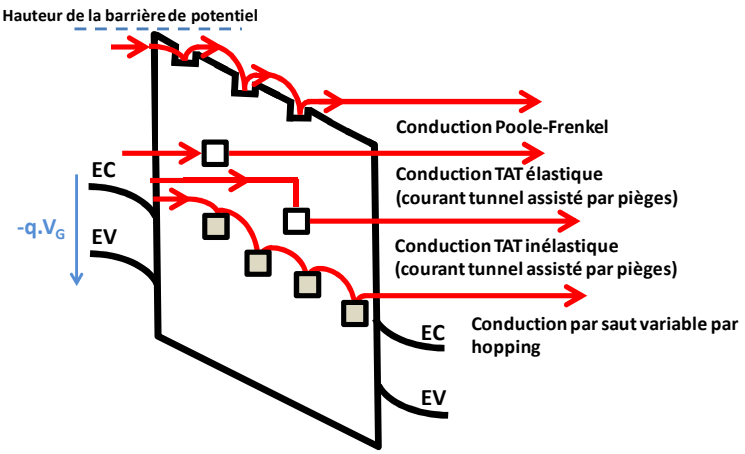


Figure 3. 9 : Modes de conduction limités par le volume et dépendant des défauts dans le diélectrique.

On distingue quatre modes de conduction assistée par pièges :

– Emission Poole-Frenkel (Poole) : les électrons passent de piège en piège par émission thermoïonique. Ce mécanisme est fortement activé par la température et le champ électrique. Le mécanisme Poole est basé sur le même phénomène à la différence que les défauts sont beaucoup plus proches les uns des autres, ceci contribuant à une diminution de la hauteur de la barrière de potentiel vue par les électrons piégés [De Salvo,00].

– Conduction élastique assistée par pièges (TAT) : les électrons traversent la couche d'oxyde en se déplaçant de défaut en défaut par effet tunnel, le caractère « élastique » signifiant qu'aucune perte d'énergie n'intervient dans le passage d'un piège à l'autre (aucune relaxation). Ce mode de conduction est très peu activé en température.

– Conduction inélastique assistée par piège (TAT) : ce mécanisme est similaire au précédent à la différence que le saut d'un défaut à l'autre par effet tunnel s'accompagne d'une perte d'énergie des électrons, à l'origine d'une relaxation et de l'émission d'un phonon. Ce phonon peut soit provoquer une élévation de température du diélectrique, soit, si le diélectrique est chauffé, assister la conduction tunnel. A température élevée, ou à énergie de piège peu profond, la charge piégée peut transiter par un mécanisme thermoïonique (Poole-Frenkel) au-dessus de la barrière. Ce mode de conduction est donc activé en température [Ielmini,00].

– Conduction par saut de type hopping : les électrons se déplacent de piège en piège dans le diélectrique en se relaxant après chaque saut (hopping). La distance des sauts est variable et dépend essentiellement de l'énergie nécessaire pour atteindre le prochain défaut. Cette conduction de piège en piège pourrait s'apparenter à une conduction TAT inélastique pour une densité de défaut très élevée. Ce mécanisme de conduction est prédominant à basse tension et/ou à basse température [Mott,56].

1.2.3. CALCUL DES COURANTS ET DES PROBABILITES TUNNEL DES MECANISMES DE CONDUCTION DANS LES DIELECTRIQUES

Cette partie a pour but de rappeler succinctement les expressions de la transparence, de la densité d'état et du courant tunnel. Par souci de clarté nous ne traiterons que les courants d'électrons, mais le formalisme proposé est le même pour les courants de trous.

La densité de courant résultant d'une conduction tunnel dans une structure MIM peut s'exprimer sous la forme d'un vecteur $\vec{J}$ exprimant la quantité de charges q traversant une barrière de potentiel par unité de temps [Tsu,73] :

$$\vec{J} = \int q.D(E_x).N(E_x)dE_x \qquad [\text{A.m}^{-2}] \qquad (3.\ 2)$$

Avec :

E_x [eV] énergie des électrons en fonction de leur position x
q [C] charge de l'électron soit -1,602.10^{-19} C
$D(E_x)$ transparence tunnel du diélectrique
$N(E_x)$ [eV^{-1}m^{-3}] nombre d'états électroniques disponibles par unité de volume et d'énergie transitant par effet tunnel à travers l'oxyde

$$N(E_x) = \frac{4.\pi.m_d}{h^3}\int_0^{\infty}\left(f_{E_1}(E_x) - f_{E_2}(E_x)\right)dE_x \qquad (3.\ 3)$$

$$N(E_x) = \frac{4.\pi.m_d}{h^3}\int_0^{\infty}\left(f_{E_1}(E_x) - f_{E_2}(E_x)\right)dE_x = \frac{4.\pi.m_d.k_B.T}{h^3}.\ln\left(\frac{1+e^{\left[\frac{E_f-E_x}{k_B.T}\right]}}{1+e^{\left[\frac{E_f-E_x-q\Delta V}{k_B.T}\right]}}\right) \qquad (3.\ 4)$$

Avec :

E_f *[J] niveau de Fermi dans l'électrode considérée*

$f_{E_1}[J]$ *distribution de Fermi-Dirac dans la cathode*

$f_{E_2}[J]$ *distribution de Fermi-Dirac dans l'anode*

k_B *[*$J.K^{-1}$*] constante de boltzmann* $1{,}381.10^{-23}\ J.K^{-1}$

h [J.s] constante de Planck soit $6{,}626.10^{-34}\ J.s$

m_d *[kg] masse effective de l'électron*

ΔV *[V] différence de potentiel appliquée entre les deux électrodes*

T [K] température

1.2.3.1. CALCUL DE LA TRANSPARENCE TUNNEL $D(E)$

La transparence tunnel d'un diélectrique correspond à la probabilité de passage d'un électron à travers une barrière. Cette valeur est comprise entre 0 et 1. Pour calculer la transparence tunnel, il faut tenir compte du fait que la fonction d'onde de l'électron incident se décompose en plusieurs fonctions d'onde lorsqu'elle entre en contact avec la barrière tunnel [Figure 3. 10]. En effet, la fonction d'onde ne perçoit plus le même potentiel avant et après avoir pénétré la barrière de potentiel, modifiant donc la probabilité de présence selon le domaine. L'exemple pris ci-dessous correspond à un diélectrique présentant une barrière tunnel rectangulaire de hauteur de potentiel V_0 et d'épaisseur *a*.

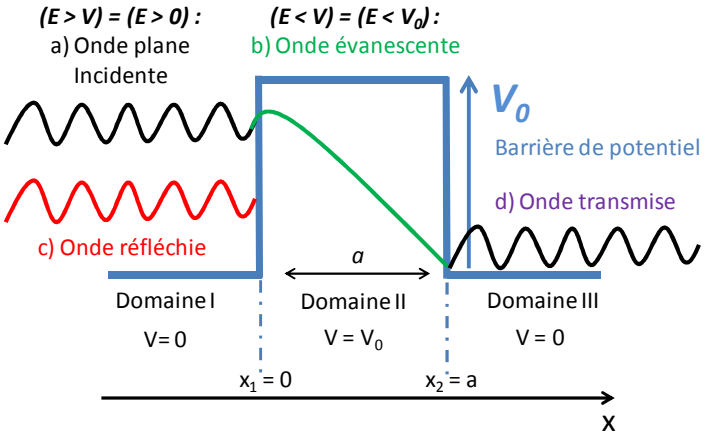


Figure 3. 10 : Fonction d'onde dans une barrière de potentiel rectangulaire : (a) une onde plane incidente pénètre dans la barrière, (b) une partie traverse la barrière et sa probabilité de présence est décrite par une onde évanescente, (c) une autre partie est réfléchie à l'interface des domaines I et II tandis qu'une dernière partie est transmise au travers de la barrière (d).

La solution de l'équation aux états stationnaires s'obtient en résolvant l'équation de Schrödinger (ici à une dimension):

$$\frac{\hbar^2}{2m}\frac{\partial^2\psi}{\partial x^2} + (E - V)\psi(x) = 0 \qquad (3.5)$$

Avec :

$\psi(x)$ *fonction d'onde électronique*

$\hbar$ *[J.s] constante de Planck réduite;* $\hbar = \frac{h}{2\pi} = 1{,}054.10^{-34}\ J.s$

m [kg] masse de l'électron ; $m = 9{,}109.10^{-31}\ kg$

E [eV] énergie de l'électron incident
V [eV] hauteur de la barrière de potentiel perçue par l'électron incident

Pour un électron traversant une barrière rectangulaire et dont l'énergie incidente est inférieure à la hauteur de la barrière, les fonctions d'onde associées par domaine sont :

- Domaine I : $\psi_1 = A_1 e^{+ik_1 x} + B_1 e^{-ik_1 x}$
- Domaine II : $\psi_2 = A_2 e^{+ik_2 x} + B_2 e^{-ik_2 x}$
- Domaine III : $\psi_3 = A_3 e^{+ik_3 x} + B_3 e^{-ik_3 x} = A_3 e^{+ik1x}$

Rappelons qu'une onde plane $\psi(x)$ est donné par une fonction sinusoïdale $\psi(x) = \psi_0.[cos(k.x) - i.sin(k.x)] = \psi_0 e^{ikx}$ avec ψ_0 l'amplitude de la fonction et k le vecteur d'onde. La transmission tunnel correspond au rapport entre le flux d'onde d'amplitude A_3 sortant de la barrière de potentiel et le flux d'onde d'amplitude A_1 étant émise vers la barrière de potentiel depuis une source :

$$D(E) = f_{sortant}/f_{emise}$$

$$D(E) = \frac{|A_3|^2}{|A_1|^2} = \frac{4.k_1^2.k_2^2}{4.k_1^2.k_2^2 + \left(k_1^2 - k_2^2\right)^2.sin^2\, k_2.a} \qquad (3.\,6)$$

$$D(E) = \frac{4E(V0-E)}{4E(V_0-E)+V_0^2.sinh^2(\sqrt{2m(V_0-E)}\times\frac{a}{\hbar})} \qquad (3.\,7)$$

La probabilité *D(E)* décroit de façon exponentielle avec l'augmentation de l'épaisseur de la barrière ainsi qu'avec la racine carrée de la hauteur de barrière $(V_0 - E)$.

Les solutions de l'équation de Schrödinger pour différents profils de barrière de potentiel permettent très rarement d'obtenir une valeur analytique contrairement à cet exemple. Le calcul impose en général des approximations telles que celles dite WKB (Wentzel-Kramers-Brillouin) ou multi-barrières :

- La méthode WKB [Wentzel,26] permet de calculer par approximation et de manière quasi-classique la transparence tunnel des barrières de potentiel en négligeant la réflexion des ondes aux interfaces du diélectrique. Cette approximation n'est valable que si on admet que les longueurs d'onde des fonctions d'onde des électrons sont faibles comparativement à la dynamique de variation de la barrière tunnel à traverser, ramenant les équations différentielles de Schrödinger à une seule variable. Cette méthode permet notamment de calculer la transmission pour une conduction de type Fowler-Nordheim. L'expression résultante de la transparence tunnel par méthode WKB est la suivante :

$$D(E) = \exp\left(-\frac{2}{\hbar}\int_0^a \sqrt{2m.\left(V_0 - \frac{\Delta V_{max}}{a}x - E\right)}\,\partial x\right) \qquad (3.\,8)$$

  Dans le cas d'une conduction Fowler-Nordheim c'est-à-dire lorsque $E > (V_0 - \Delta Vmax)$, un changement dans la limite d'intégration doit être effectué et a devient $a.(V_0 - E)/\Delta V_{max}$ afin de prendre en compte l'effet de réduction de la barrière.

– La méthode de calcul dite multi-barrières [Ando,87] permet de discrétiser une barrière de potentiel en une somme de "N" barrières de potentiel de faible épaisseur "na" (N × na = épaisseur totale de la barrière) de différentes amplitudes [Figure 3. 11]. La transparence de chaque barrière est donc calculée indépendamment les unes des autres puis un rassemblement de ces transparences est effectué grâce à une opération matricielle permettant de calculer la transparence totale de la barrière de potentiel. Afin d'améliorer la précision des calculs, la hauteur de barrière de chaque barrière "N" est moyénée par rapport à la barrière réelle. Avec cette méthode plus le nombre de barrières "N" est important et plus le résultat de la transparence est précis.

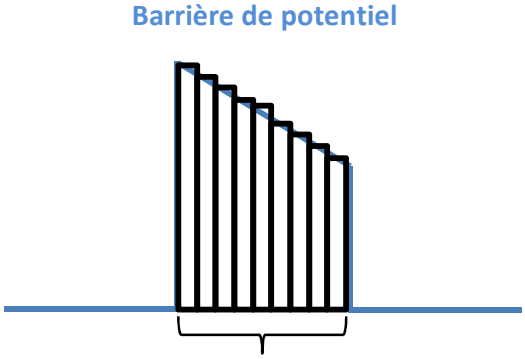


Figure 3. 11 : Discrétisation d'une barrière de potentiel quelconque en de multiples barrières rectangulaires d'amplitudes décroissantes mais d'épaisseur semblable "na".

1.2.3.2. EXPRESSION DE LA DENSITE DE COURANT POUR LES DIFFERENTS MECANISMES DE CONDUCTION

Il est maintenant possible d'exprimer, sous une forme analytique, les différents modes de conduction présentés précédemment [*cf.* §1.2]. Dans le cas d'une structure MIM, la densité de courant peut s'exprimer de différentes manières :

Courant tunnel et Fowler-Nordheim [Gehring,04]

Une émission de type Fowler-Nordheim est fonction du champ électrique dans l'oxyde, la courbure de bande due à l'application d'un potentiel est telle que les électrons ne perçoivent qu'une partie de l'épaisseur physique réelle [Figure 3. 8]. Cette condition s'applique donc lorsque le potentiel appliqué est supérieur à la hauteur de barrière : $Vox > \phi_b$ (cas d'une barrière triangulaire) :

$$J_{F-N} = \frac{q^2.m_{elec}}{8.\pi.m_{diel}.h.\phi_0} F^2.exp\left(-\frac{4\sqrt{(2.m_{diel}.(q.\phi_0)^3}}{3.q.\hbar.F}\right) \qquad (3.9)$$

Avec :

$F[V/m]$ *champ électrique dans l'oxyde*
$\phi_0[eV]$ *hauteur de la barrière de potentiel du diélectrique*
m_{elec}/m_{diel} $[kg]$ masse effective de l'électron dans l'électrode/diélectrique

Une méthode permettant d'identifier un courant de type Fowler-Nordheim consiste à représenter en logarithme Népérien la densité de courant divisé par le champ électrique au carré (J/F^2) en fonction de (1/F). Si la courbe obtenue est une droite, l'émission est admise comme étant de type Fowler-Nordheim.

Courant tunnel [Schuegraf,92]

Dans le cas d'un courant tunnel direct, l'expression 3.9 a été modifiée par Schuegraf en ajoutant deux paramètres permettant de prendre en compte l'émission lorsque la barrière de potentiel est trapézoïdale : Vox < ϕ_b.

$$J_{T-D} = \frac{q^2.m_{elec}}{8.\pi.m_{diel}.h.\phi_0.B_1} F^2.exp\left(-\frac{4\sqrt{(2.m_{diel}.(q.\phi_0)^3}}{3.q.\hbar.F} B_2\right) \qquad (3.10)$$

Les paramètres B_1 et B_2 permettent de prendre en compte la zone énergétique des électrons correspondant à la barrière d'épaisseur a. En effet, on considère deux zones, une où l'épaisseur perçue par les électrons est égale à l'épaisseur du diélectrique, l'autre où l'épaisseur perçue par les électrons décroit.

$$B_1 = \left(1 - \left(1 - \frac{q.F.a}{q.\phi_0}\right)^{1/2}\right)^2, B_2 = \left(1 - \left(1 - \frac{q.F.a}{q.\phi_0}\right)^{1/2}\right)^{3/2}$$

Pour ces deux types d'émission (équations 3.8 et 3. 9), l'abaissement de la barrière de potentiel et la diminution de l'épaisseur d'oxyde accroissent la densité du courant. Dans ces expressions, la transparence est obtenue à partir de l'approximation WKB.

Emission thermoïonique [Kim,05]

Cette émission correspond à un courant d'électrons en provenance du métal (électrode) injecté dans l'oxyde sous l'effet de la température en raison d'un travail de sortie du métal plus faible. Elle est modélisée en adaptant l'équation de Richardson [Crowell,65] appelée émission Schottky :

$$J_{th} = J_0.(e^{\frac{q.V}{k_B.T}} - 1) \qquad (3.11)$$

Avec :

$$J_0 = A^*.T^2.e^{\left(-\frac{q.\phi_0}{k_B.T}\right)},\ A^* = 4.\pi.m.\frac{q.{k_B}^2}{h^3}$$

k_B [J.K^{-1}] constante de Boltzmann 1,38.10^{-23} J.K^{-1}
T [K] température en Kelvin
A constante de Richardson*
Ce mécanisme de conduction est fortement dépendant de la tension appliquée ainsi que de la température.

Mécanisme Poole-Frenkel [De Salvo,00]

Ce mécanisme correspond tout simplement au saut d'un électron d'un piège à l'autre par la bande de conduction. L'équation reflétant ce mécanisme est :

$$J_{P-F} = A\ .\ \exp\left(-\frac{q.\phi_0 - \beta_{PF}\ .\ \sqrt{F}}{k_B T}\right)\ ,\ \beta_{PF} = \sqrt{\frac{q}{\pi.\varepsilon_0.\varepsilon_{ox}}} \qquad (3.\ 12)$$

Avec :

ε_0 permittivité diélectrique du vide ; 8,85.10^{-12} kg^{-1}.m^{-3}.A^2.s^4
ε_{ox} permittivité diélectrique relative de l'oxyde
F [V/m] champ électrique dans l'oxyde
$A = \sigma_0$. F (diélectrique cristallin) ou $A = \sigma_0$. F^{0,5} (diélectrique amorphe) correspond au facteur pré-exponentiel où σ_0 est la conductivité électrique à champ faible.

Le paramètre β_{PF} détermine l'effet d'une charge électrique sur la bande de conduction de l'oxyde en fonction de sa permittivité relative, réduisant donc la barrière apparente et faisant croitre la densité de courant lorsque β_{PF} augmente. L'augmentation de la température accroit également cette densité de courant.

Une méthode efficace permettant de déterminer si la conduction principale dans un oxyde est de type Poole-Frenkel revient à représenter $ln(J(V))$ en fonction de $\sqrt{F}$. Si le comportement est linéaire, il s'agit d'une conduction gouvernée par un mécanisme de Poole-Frenkel.

Mécanisme Poole [De Salvo,00]

La différence entre un mécanisme Poole-Frenkel [Figure 3. 12a] et un mécanisme Poole [Figure 3. 12b] réside dans les distances entre les pièges. Si les deux pièges sont proches et que leurs potentiels se recouvrent, le mécanisme devient de type Poole avec l'expression suivante de la densité de courant :

$$J_P = A.exp\left(-\frac{q.\phi_0 - \frac{1}{2}.q.a.F}{k_B T}\right) \qquad (3.\ 13)$$

Avec :

a [m] distance entre deux pièges
A facteur pré-exponentiel

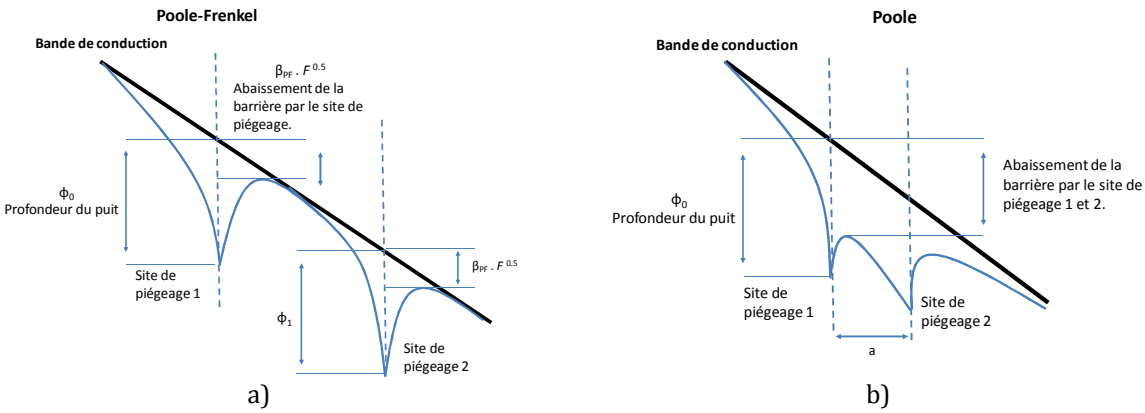


Figure 3. 12 : Effets de la profondeur des sites de piégeage sur la hauteur de barrière dans de la bande de conduction pour une conduction par effet a) Poole-Frenkel ou b) Poole.

Dans un mécanisme Poole, la densité de pièges dans le diélectrique est très importante ce qui implique que les zones pouvant piéger les électrons sont très proches les unes des autres, provoquant un recouvrement des zones de capture et réduisant de manière plus importante la hauteur de barrière nécessaire à un transfert de charge de piège à piège.

La méthode graphique pour identifier une conduction Poole est de représenter la densité de courant $J(V)$ en échelle logarithmique en fonction du champ électrique F. Si un comportement linéaire est observé, il s'agit d'un mécanisme de type Poole.

Mécanisme de hopping [Kim,05 ; Shi,98 ; Ielmini,08]

Ce mécanisme s'applique lorsque la densité d'états des niveaux situés au-dessus ou en dessous de l'énergie de Fermi est beaucoup plus grande et/ou possède une plus grande mobilité que ceux situés au niveau de Fermi. Il correspond à un courant de porteurs circulant par saut tunnel d'un site donneur vers un site accepteur, sites localisés dans la bande interdite de l'isolant et autour du niveau de Fermi du diélectrique. La densité de courant correspondant à ce mécanisme peut se mettre sous la forme:

$$J_H = 2.J_0 \,.\, \mathrm{e}^{\left(-\frac{q.\phi}{k_B T}\right)} \sinh\left(\frac{q.\Delta \mathrm{x}.F}{2.k_B T}\right) \qquad (3.14)$$

Δx [m]: distance moyenne entre 2 états localisés
ϕ [eV]: hauteur de barrière entre le niveau de Fermi moyen et un état localisé
J_0 : un facteur pré-exponentiel en partie relié aux interactions électrons-phonons et fonction de la température

À faible température, la distance de saut vers un site accepteur n'est plus forcément limitée au premier voisin si le coût énergétique est plus faible à une distance plus élevée; l'expression peut alors se mettre sous la forme.

$$J_{VH} = J_0 \,.\, \sinh\left(\frac{q.\Delta \mathrm{x}.F}{k_B T}\right) \qquad (3.15)$$

Il est possible d'identifier ce mécanisme en représentant $\ln(J_{VH})$ en fonction de $T^{1/4}$. Si un comportement linéaire est observé, le mécanisme de conduction peut être admis comme étant majoritairement de type hopping.

Mécanisme de type TAT [Gushterov,05]

Dans le cas d'un mécanisme TAT, Gushterov a donné l'expression de la densité de courant comme étant :

$$J_{TAT} = \frac{qv}{W^2}\frac{(P_a - P_r)}{2} \qquad (3.16)$$

v [s^{-1}] correspond à la fréquence de relaxation des électrons de la bande de conduction.

On remarque que cette densité de courant est inversement proportionnelle à la distance au carré du piège le plus proche W.

Les paramètres P_a et P_r sont des probabilités de transmission d'un électron par effet tunnel d'un piège à l'autre [Figure 3. 13] :

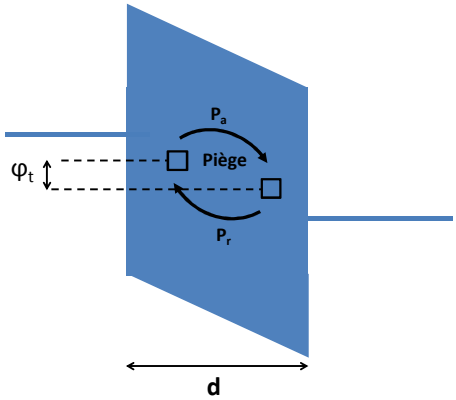


Figure 3. 13 : Passage d'un site à l'autre par conduction tunnel dans le sens du champ électrique P_a et dans le sens opposé P_r pour une conduction de type TAT inélastique.

P_a correspond à la probabilité qu'un électron se déplace par effet tunnel vers un piège dans la direction du champ électrique appliqué sur le diélectrique. P_r représente la probabilité qu'un électron se déplace dans la direction opposée au champ appliqué.

Ces probabilités sont définies par la méthode WKB :

$$P_a = exp\left[-\frac{2\sqrt{(2m.q)\varphi_t}.W}{\hbar}\right].exp\left[\frac{(2m.q).W^2.V}{\hbar.a.\sqrt{\varphi_t}}\right] \qquad (3.\ 17)$$

$$P_r = exp\left[-\frac{2\sqrt{(2m.q)\varphi_t}.W}{\hbar}\right].exp\left[-\frac{(2m.q).W^2.V}{\hbar.a.\sqrt{\varphi_t}}\right] \qquad (3.\ 18)$$

Elles sont directement liées à la hauteur de barrière entre pièges φ_t ainsi qu'à la distance et au champ électrique appliqué *(V/a), a* correspondant à l'épaisseur du diélectrique. En remplaçant ces probabilités dans l'expression de la densité de courant on obtient :

$$J_{TAT} = \frac{qv}{W^2} exp\left[-\frac{2\sqrt{(2m*q)\varphi_B}.W}{\hbar}\right].sinh\left[\frac{\sqrt{(2m*q)}.W^2.V}{\hbar.a.\sqrt{\varphi_B}}\right] \qquad (3.\ 19)$$

φ_B *[eV]* correspondant à la hauteur de barrière des pièges dans la structure.

Prenons le cas où le courant tunnel dans la direction opposée au champ électrique est très faible ($P_a > P_r$) , condition qui s'applique en régime d'accumulation. L'expression de la densité de courant peut alors s'écrire de cette façon :

$$J_{TAT} = \frac{qv}{W^2} P_a = \frac{qv}{W^2} exp\left[-\frac{2\sqrt{(2m*q)\varphi_B}.W}{\hbar}\right].exp\left[\frac{\sqrt{(2m*q)}.W^2.V}{\hbar.a.\sqrt{\varphi_B}}\right] \quad (3.\ 20)$$

1.2.3.3 EXTRACTION DES PARAMETRES DE CONDUCTION TAT INELASTIQUE

Afin d'identifier le mécanisme de conduction, il est essentiel de pouvoir extraire les paramètres du courant. Une méthode graphique a été proposée par Gushterov afin d'extraire la hauteur de barrière des pièges φ_B et la distance entre deux pièges W. Il faut

pour cela prendre le logarithme du courant J_{TAT}. Le logarithme de la densité de courant devient donc :

$$\ln(J_{TAT}) = \ln(qv) - 2\ln(W) - \frac{2\sqrt{(2m*q)\varphi_B}.W}{\hbar} + \frac{\sqrt{(2m*q)}.W^2.V}{\hbar.a.\sqrt{\varphi_B}} \quad (3.21)$$

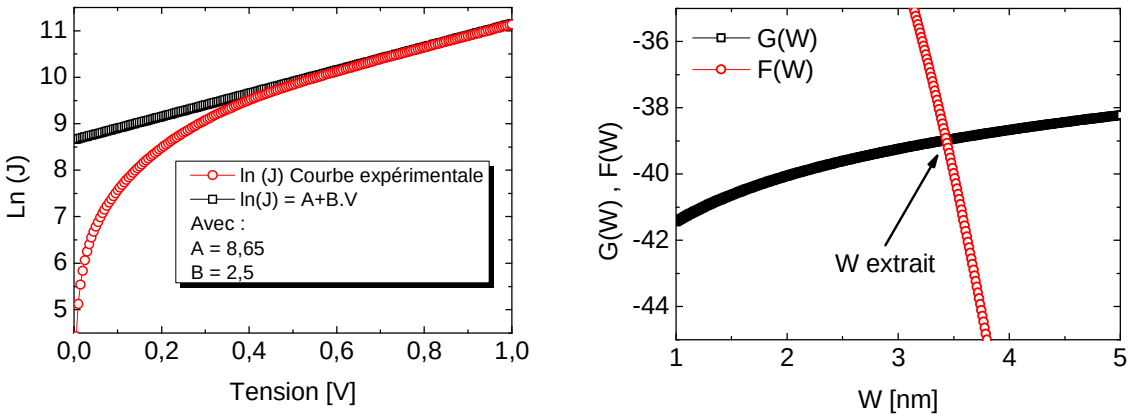
L'équation (3.21) peut être analysée comme une équation de type $\ln(J_{TAT}) = A + B.V$.

Avec :

$$A = \ln(qv) - 2\ln(W) - \frac{2\sqrt{(2m*q)\varphi_B}.W}{\hbar} \quad (3.22)$$

$$B = \frac{\sqrt{(2m*q)}.W^2}{\hbar.a.\sqrt{\varphi_B}} \quad (3.23)$$

Par cette équation, les paramètres A et B sont extraits de l'ajustement des caractéristiques J(V) mesurées sur les dispositifs OxRRAM avant l'opération d'électroforming, dans l'hypothèse où $(P_a > P_r)$ [Figure 3. 14a].



a) b)

Figure 3. 14 : a) Représentation de la droite ln(J(V)) = A + B.V sur la partie linéaire d'une caractéristique électrique ln[J(V)] d'un dispositif OxRRAM à base d'oxyde de nickel. b) Extraction graphique de W par représentation des fonctions F(W) et G(W).

En remplaçant φ_B de l'équation (3. 23) dans l'équation (3. 22) on obtient :

$$A = \ln(qv) - 2\ln(W) - \frac{2(2m.q).W^3}{\hbar^2.a.B} \quad (3.24)$$

Par cette équation il est possible de rechercher la valeur de W graphiquement en représentant :

$$F(W) = \ln(qv) - A - \frac{2(2m.q).W^3}{\hbar^2.a.B} \quad (3.25)$$

et

$$G(W) = 2\ln(W) \quad (3.26)$$

Les fonctions F(W) et G(W) se croisent en une valeur de W correspondant à la distance inter-piège extraite pour l'oxyde [Figure 3. 14b].

A partir de l'équation (3. 23) et avec la valeur de W ainsi obtenue, il est possible de calculer la hauteur de barrière φ_B :

$$\varphi_B = \frac{(2m*q)W^4}{(\hbar.a.B)^2} \qquad (3.\ 27)$$

Lorsque la hauteur de barrière des pièges ainsi que leur distance moyenne augmentent, la densité de courant diminue. On constate qu'une modification de 10% de l'un des paramètres affecte de presque une décade le niveau de courant. Une dispersion de W affecte davantage la densité que le paramètre φ_B [Figure 3. 15]. Dans la pratique φ_B diminue légèrement lorsque la température augmente alors que W est un paramètre propre à l'oxyde. Seule la dégradation de l'oxyde qui s'accompagne par l'apparition de nouveaux pièges peut expliquer une modification de W.

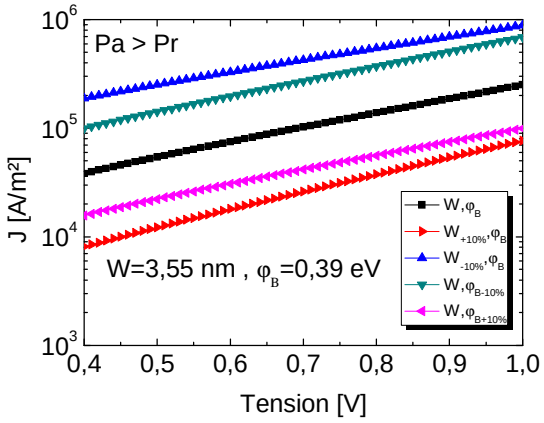


Figure 3. 15 : Effet d'une variation de 10% des paramètres W et ϕ_B sur la densité de courant J.

1.3. SYNTHESE INTERMEDIAIRE

Cette partie introductive a présenté une analyse bibliographique des mécanismes de commutation intervenant dans les dispositifs OxRRAM. On en retiendra :

- *Une conduction filamentaire (CF) pour les états de faible résistance ;*
- *L'hypothèse la plus admise pour la création de ces CF est la migration de lacunes d'oxygène entre les deux électrodes conduisant à la commutation du dispositif ;*
- *Pour l'effacement du dispositif, la destruction des filaments conducteurs est expliquée par dissolution par effet Joule lié à la forte densité de courant traversant les CF.*

Dans la seconde partie, différents mécanismes de conduction apparaissant dans les oxydes ont été décrits avec leurs expressions analytiques. Ceci représente une étape préliminaire à l'étude présentée dans la partie suivante qui consiste à identifier le ou les mécanismes de conduction mis en jeu dans les dispositifs lorsqu'ils sont dans l'état de résistance vierge R_{init}. Ces mécanismes peuvent notamment être classés en deux catégories : ceux uniquement limités par l'injection des porteurs en provenance des électrodes ; ceux fortement

dépendants des défauts présents dans le diélectrique. Un rappel a été fait sur la conduction tunnel et sur les méthodes permettant de calculer la transparence de la fenêtre tunnel.

Les hypothèses sur les mécanismes de commutation de résistance dans les dispositifs OxRRAM ayant été rappelées, nous allons porter une attention particulière aux éléments mémoires intégrant un oxyde de nickel obtenu par voie d'oxydation thermique et fonctionnant selon un mode unipolaire (cf. Chapitre 2).

2. CONDUCTION DANS LES ELEMENTS MEMOIRES A BASE DE D'OXYDE DE NICKEL AVANT ELECTROFORMING

L'identification des mécanismes de conduction dans l'oxyde NiO à l'état vierge (*i.e.* avant l'opération d'électroforming de l'élément mémoire) a nécessité une étude de l'évolution des caractéristiques électriques en fonction de la température. L'objectif est d'extraire les paramètres physiques caractéristiques du mode de conduction dominant dans l'état HRS. Ces paramètres seront ensuite injectés dans un modèle complet de commutation unipolaire.

2.1. IDENTIFICATION DU MODE DE CONDUCTION A FAIBLE CHAMP

De façon générale, les caractéristiques électriques des dispositifs OxRRAM mesurées lors de l'opération d'électroforming peuvent être décrites à l'aide de 3 régions [Figure 3. 16].

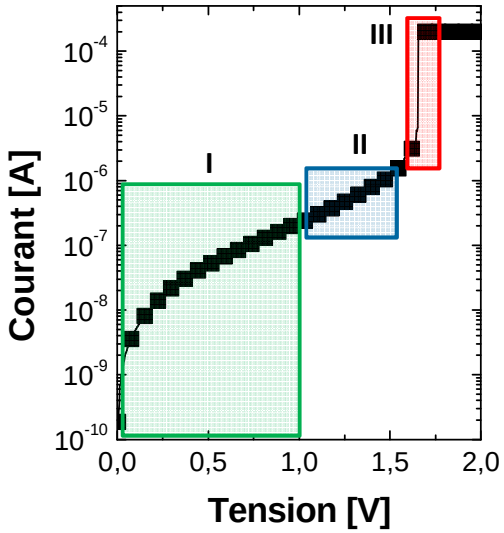


Figure 3. 16 : Caractéristique I(V) d'un dispositif OxRRAM mesurée lors de l'opération d'électroforming. On y distingue trois régions principales : I) domaine de réversibilité ; II) région dans laquelle des modifications mineures apparaissent après plusieurs mesures successives ; III) région dans laquelle une modification irréversible est observée.

- Région I : domaine de réversibilité. Pour fixer les idées, la tension doit rester inférieure à 1 V dans les éléments mémoires intégrant un oxyde de 20 nm d'épaisseur.
- Région II : typiquement comprise entre 1 et 1,4 V, cette région présente des modifcations progressives lors de mesures I(V) répétées. Ces modifications très faibles (moins d'un dixième de décade pour une rampe de 1 V/s, après une dizaine de cycles) se répercutent également sur la région I. Cet effet peut s'expliquer par la génération de défauts dans la couche de NiO et à l'origine d'un courant de fuite. Cet effet s'apparente à un phénomène de "SILC" (Stress Induced Leakage Current) [Ielmini,04].

– Région III : il s'agit là de l'opération d'électroforming proprement dite, correspondant à une commutation irréversible vers l'état de faible résistance LRS. Cette région correspond à la création de filaments conducteurs au sein de l'oxyde.

Afin d'analyser le mécanisme de conduction prédominant dans l'état vierge, il est nécessaire de travailler à une tension bien inférieure à la tension de commutation. La région I est donc la plus adaptée pour étudier la conduction du dispositif : elle permet de s'affranchir des de la commutation et de la dégradation de l'oxyde.

L'étude des modes de conduction a été effectuée sur des empilements intégrant un oxyde NiO de 20 nm d'épaisseur et de surface de 1,13 μm^2. Les meilleurs dispositifs résultant de l'analyse du Chapitre 2 ont été sélectionnés, à savoir ceux dont l'oxyde a été obtenu par voie d'oxydation thermique d'une couche de nickel à 400°C pendant 450 s et gravés par IBE avec un angle de 40° par rapport au plan de l'échantillon [Figure 3. 17 ; *cf.* Chapitre 2]. L'étude des dispositifs a été menée sur la gamme de température 5 – 425 K.

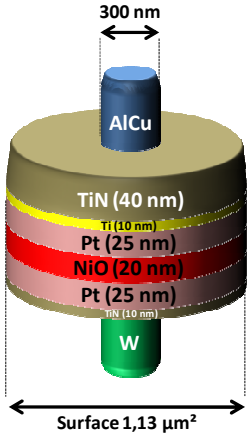


Figure 3. 17 : Rappel de l'empilement des éléments mémoire caractérisés.

La Figure 3. 18a présente les caractéristiques I(V) mesurées de 300 à 425 K sur un même dispositif : on constate une très faible activation thermique du courant dans le dispositif. Afin de vérifier que la cellule n'a pas subi de dégradation lors de l'élévation de la température et/ou de la mesure des différentes caractéristiques I(V), une mesure à la fin du cycle a été effectuée et comparée à la première mesure à 300 K [Figure 3. 18b]. La superposition des deux caractéristiques permet de vérifier l'absence de fuites dues au mécanisme de SILC.

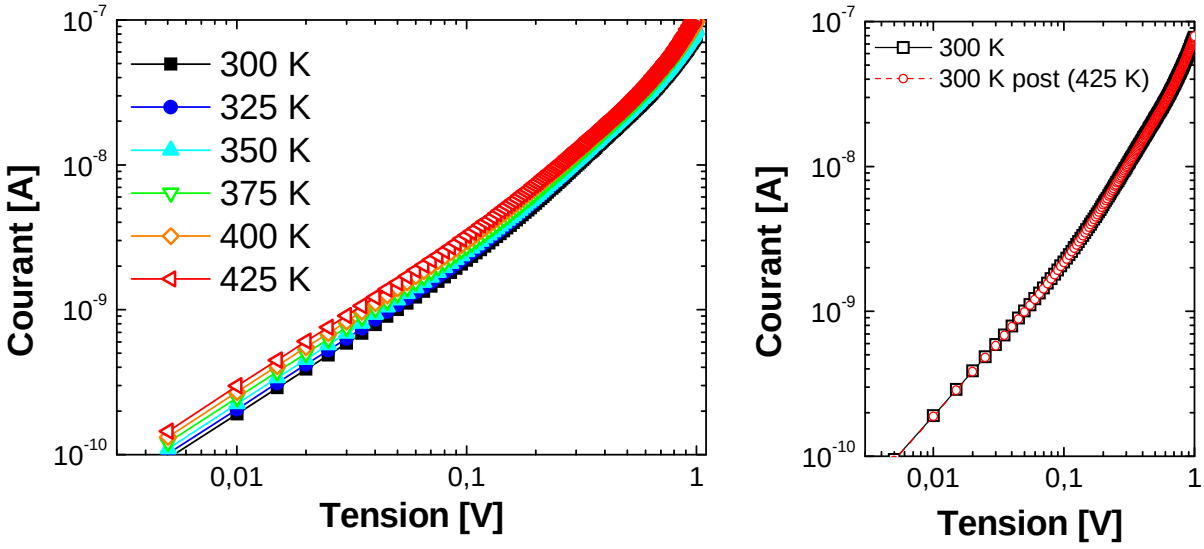
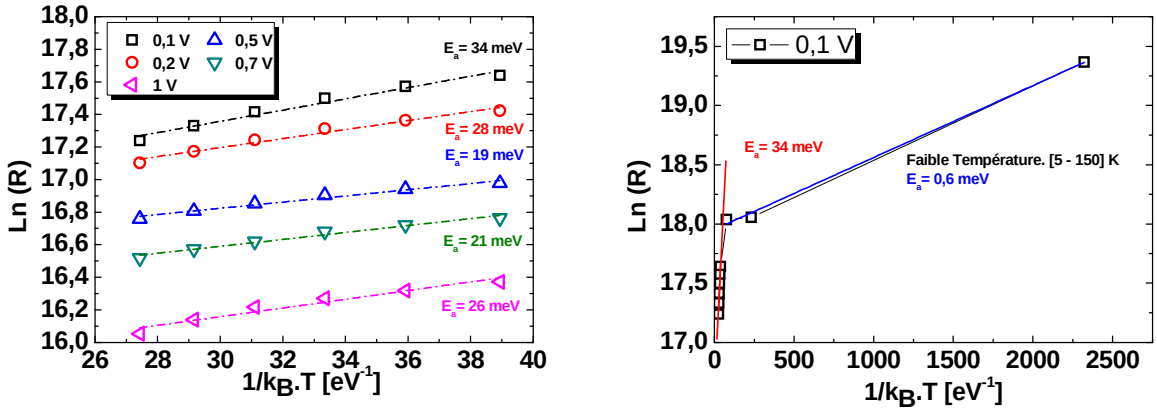


Figure 3. 18 : Caractéristiques I(V) mesurées sur un même dispositif dans l'état vierge à faible champ : a) mesures de 300 à 425 K. b) Comparaison des caractéristiques mesurées à 300 K avant et après le protocole de mesure.

L'énergie d'activation est obtenue à partir d'une loi d'Arrhenius décrite dans l'équation 3.28 [Braune,24 ; Arrhenius,1889]. La Figure 3. 19 représente l'activation en température de la résistance du dispositif dans l'état vierge pour des gammes de température comprises entre 300 et 425 K d'une part [Figure 3. 19a], et entre 5 et 100 K [Figure 3. 19b] d'autre part. Cette énergie est extraite des résistances calculées à différentes tensions. On notera la très faible énergie d'activation thermique E_a égale, au maximum, à 34 meV à 0,1 V.

$$\frac{\partial \ln(R)}{\partial T} = \frac{E_a}{k_B.T^2} <=> \ln(R) = \frac{-E_a}{k_B.T} \qquad (3.28)$$

Cette énergie d'activation semble encore diminuer autour de 0,6 meV lorsque la température devient inférieure à 150 K [Figure 3. 19b]. Cette analyse montre toutefois que l'oxyde, dans son état vierge, présente un comportement de type semiconducteur avec une très faible énergie d'activation, en accord avec ce qui a déjà été observé par Goux *et al.* [Goux,09].



a) b)

Figure 3. 19 : Résistance mesurée à différentes tensions sur un dispositif OxRRAM à l'état vierge, pour des températures allant de 300 à 425 K a) et de 5 à 150 K b).

D'après ces résultats, il est possible d'éliminer certains mécanismes de conduction de l'oxyde dans l'état vierge. La très faible énergie d'activation élimine d'emblée les mécanismes de conduction de type Pool-Frenkel, Poole et thermoïnique [*cf.* §1.2]. Les mécanismes de type tunnel et Folwer-Nordheim sont aussi à éliminer car l'épaisseur de l'oxyde de 20 nm ne permet pas d'obtenir une densité de courant aussi élevée, la tension appliquée n'étant pas suffisante pour courber autant la barrière de potentiel de la structure Pt/NiO/Pt [Martinez,10 ; Figure 3. 20]. Ainsi, le comportement observé s'apparente davantage à une conduction de type TAT décrite précédemment [Gushterov,05].

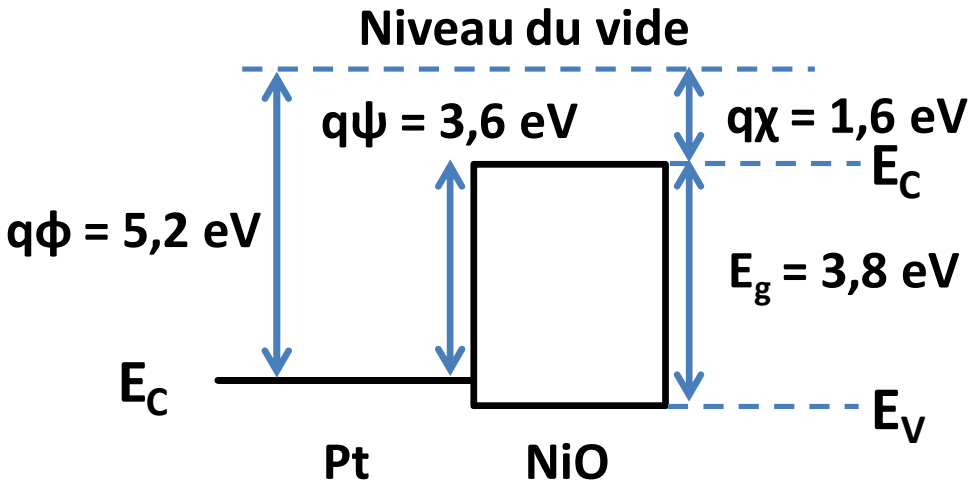


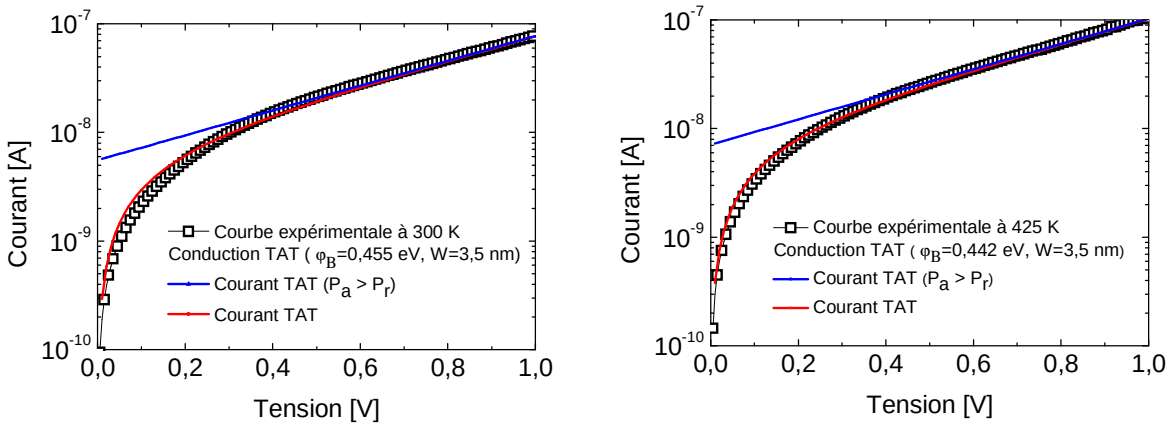
Figure 3. 20 : Diagramme de bandes de la jonction Pt/NiO.

2.2. EXTRACTION DES PARAMETRES DE CONDUCTION

Comparons maintenant les densités de courant mesurées sur les dispositifs dans la région I [*cf.* Figure 3. 16] avec celle calculée sur la base d'une conduction TAT (3.19) décrite dans la partie précédente. Afin d'extraire graphiquement le paramètre W, on utilise l'approximation de la conduction TAT en régime d'accumulation permettant de travailler dans la gamme de tension 0,5 – 1 V. En effet, l'expression de la conduction TAT n'est pas valide pour les tensions proches 0 V[1]. La hauteur de barrière est ensuite ajustée grâce au paramètre W de manière à obtenir la meilleure corrélation avec la densité de courant expérimentale. Les paramètres de la conduction TAT ainsi obtenus sont : W = 3,5 nm et φ_B = 0,455 eV pour un dispositif mesuré à 300 K [Figure 3. 21a] et φ_B = 0,442 eV à 425 K [Figure 3. 21b]. Ces paramètres permettent d'obtenir un ajustement satisfaisant des caractéristiques expérimentales, sur la gamme de tension considérée. Ceci indique le modèle TAT décrit très bien la conduction dans l'oxyde NiO,

[1] En effet, l'expression utilisée ne donne pas un courant nul pour un champ nul, la probabilité de passage dans le sens opposé à la polarisation est négligée.

avant l'opération d'électroforming. En outre, on observe que la hauteur de barrière diminue très faiblement avec la température.



a) b)

Figure 3. 21 : Ajustement des caractéristiques électriques I(V) par un modèle de conduction TAT à 300 K a) et à 425 K b).

Ainsi, l'ajustement des caractéristiques I(V) par un modèle de conduction TAT a permis d'estimer la distance inter-piège W ainsi que la hauteur de barrière des pièges de l'oxyde de nickel dans l'état vierge, à 300 et 425 K. Bien que le mécanisme de conduction soit grandement simplifié et qu'il ne prenne pas en compte l'effet multi-pièges ainsi que l'augmentation de la température du diélectrique sous l'effet de la relaxation des électrons [Vandelli,11], il montre un bon accord avec les caractéristiques électriques relevées.

2.3. SYNTHESE INTERMEDIAIRE

Dans cette partie, nous avons analysé la conduction, dans l'état vierge, d'un oxyde de nickel de 20 nm d'épaisseur. Pour cela une étude en température a été effectuée entre 5 et 425 K. Il ressort que l'énergie d'activation thermique extraite d'une loi d'Arrhenius est très faible ($\approx 35\ meV$)*, indiquant, d'une part, que le comportement de l'oxyde est plutôt semiconducteur et que les mécanismes de type Poole, Poole-Frenkel et thermoïonique ne rendent pas compte de la conduction dans cet oxyde. Par ailleurs, les mécanismes Folwer-Nordheim et tunnel direct sont exclus en raison de la forte épaisseur de l'oxyde et des faibles polarisations appliquées à la structure. Le mode de conduction le plus adapté semble être une conduction de type TAT. La distance inter-piège extraite est de 3,5 nm et la hauteur de la barrière de potentiel des pièges est d'environ 0,45 eV à température ambiante. On notera que cette étude a été réalisée dans une zone de tension où l'oxyde est supposé ne pas être dégradé par le champ électrique appliqué.*

3. MODELISATION DES MECANISMES DE COMMUTATION DANS LES ELEMENTS MEMOIRES UNIPOLAIRES

Dans cette partie, nous nous proposons de modéliser les mécanismes de commutation intervenant dans les dispositifs OxRRAM intégrant un oxyde NiO. Précédemment, différentes hypothèses sur les mécanismes de commutation ont été proposées. Dans cette partie, nous considérons que le mécanisme de commutation de l'état initial vers l'état LRS est lié à la création d'espèces métalliques, lors d'une réaction d'oxydoréduction, sous l'effet du champ électrique et permettant la formation d'un filament conducteur [Xu,08]. Cette hypothèse est en accord avec le comportement conducteur de type métallique dans l'état LRS [Goux,09]. Par ailleurs, la destruction de ce filament est supposée intervenir par dissolution thermique, le filament sous l'effet d'une densité de courant importante étant détruit. Ceci explique alors la commutation de la cellule de l'état LRS vers l'état HRS [Figure 3. 22 ; Cagli,08].

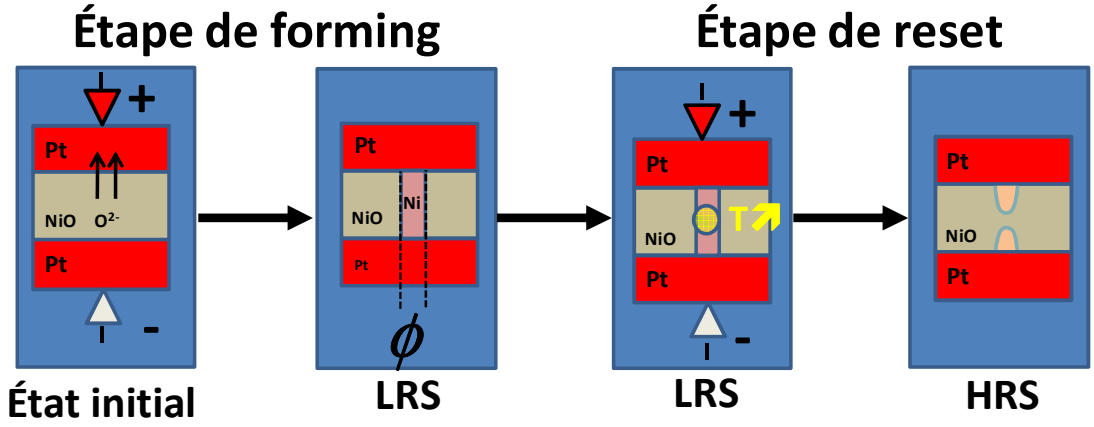


Figure 3. 22 : Schéma précisant les hypothèses faites pour les opérations d'électroforming et de reset des dispositifs OxRRAM Pt/NiO/Pt.

Contrairement à ce qui est reporté dans la littérature [Xu,08 ; Zhao,11], le modèle développé ne prend pas en considération la migration de lacunes d'oxygène pour la création du filament conducteur mais s'appuie sur une réaction de réduction électrochimique locale de l'oxyde sous l'effet du champ électrique. Plus précisément :

- La création du filament conducteur s'appuie sur une réaction d'oxydoréduction de l'oxyde : NiO => Ni^{2+} + O^{2-}, décrite par l'équation Bulter-Volmer [Bocquet,11 ; Bockris,00] ;
- La destruction du filament conducteur a été modélisée de la même manière que le groupe de Ielmini au Politecnico di Milano [Russo,09 ; *cf.* §1.1].

Dans un premier temps, nous allons détailler les différentes hypothèses permettant la mise en équation du modèle.

Tout d'abord, nous supposons que le système présente une géométrie à symétrie cylindrique [Figure 3. 23] permettant des simplifications :

- Une seule variable spatiale x, correspondant à l'axe perpendiculaire au plan des électrodes ;
- Une variable temporelle t ;
- Un paramètre géométrique r_{CF} correspondant au rayon du filament métallique. Ce rayon est borné par r_{max}, qui délimite la zone de travail du système. En dehors de celle-ci aucune commutation n'est considérée.

On notera que le modèle ne prend en compte qu'un seul *CF* entre les deux électrodes et que deux grandeurs physiques contrôlent le mécanisme de création/destruction du *CF* : le champ électrique et la température.

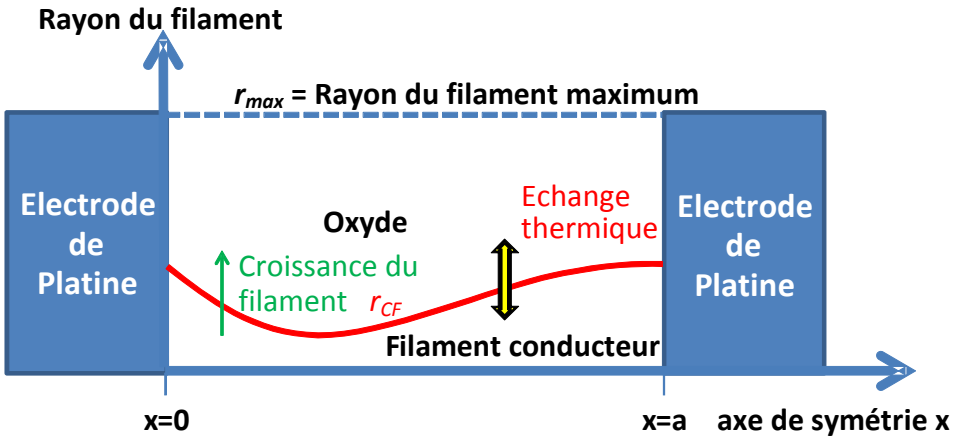


Figure 3. 23 : Description du système utilisé pour le modèle de commutation.

La conservation du courant a été adoptée pour calculer le champ électrique en tout point de la structure :

$$dI/dx = 0 \qquad (3.29)$$

La température est déterminée en résolvant l'équation de la chaleur (3.30), en considérant un échauffement par effet Joule et un échange thermique entre l'oxyde et le *CF*. Enfin, nous avons supposé les électrodes thermostatées à la température ambiante.

$$\frac{\partial T}{\partial t} = \frac{Kth}{\rho.c} . \frac{\partial^2 T(x)}{\partial x^2} \qquad (3.30)$$

Avec :

Kth [$W.m^{-1}.K^{-1}$] conductivité thermique de l'oxyde
ρ [$kg.m^{-3}$] masse volumique de l'oxyde
c [$J.kg^{-1}.K^{-1}$] chaleur spécifique de l'oxyde
$T(x)$ [K] température à la coordonnée x

$$Kth\,.\frac{\partial^2 T(x)}{\partial x^2} = \rho.c.\frac{\partial T}{\partial t} \qquad (3.31)$$

3.1.1. CREATION/DESTRUCTION DU FILAMENT CONDUCTEUR

D'après l'équation de Bulter-Volmer [Bockris,00] décrivant un mécanisme d'oxydoréduction, contrôlant ici la croissance du filament, les vitesses réactionnelles peuvent s'écrire :

$$V_{red} = k_r.e^{\left(-\frac{E_{red}+n(1-\alpha)Fc(V-V_{eq})}{R.T_{ox}}\right)} \qquad (3.32)$$

$$V_{ox} = k_o.e^{\left(-\frac{E_{ox}-n\alpha.Fc(V-V_{eq})}{R.T_{f(x)}}\right)} \qquad (3.33)$$

Avec :

k_r/k_o *constante temporelle de la réaction électrochimique de réduction/oxydation.*
α coefficient de transfert, compris entre 0 et 1, souvent voisin de 0,5. Il représente le fait que le potentiel électrique où se trouve le complexe actif au moment de la réaction est compris entre le potentiel de la solution et le potentiel du métal dans le cadre électrochimique classique.
n nombre d'électrons participant à la réaction (n=2 dans le cas d'une réduction de l'oxyde NiO).
$R\ [J.K^{-1}.mol^{-1}]$ *constante des gaz parfaits* $R = k_B.N_A$
$Fc\ [C.mol^{-1}]$ *constante de Faraday* $Fc = q.N_A$
$N_A\ [mol^{-1}]$ *nombre d'Avogadro* $N_A = 6{,}022.10^{23}$
E_{red}/E_{ox} *[eV] énergie d'activation de la réaction de réduction/oxydation*
$(V - V_{eq})\ [V]$ *potentiel électrochimique (« overpotential ») où V représente le potentiel local et* V_{eq} *le potentiel à l'équilibre thermodynamique*
$T_f[K]$ *température dans le filament*
$T_{ox}\ [K]$ *température dans l'oxyde*

On notera que les vitesses de réaction sont fortement dépendantes du champ électrique et de la température. La réaction d'oxydation, étant l'opposé de la réaction de réduction, intervient lors du renversement de la polarité et ne concerne pas le dispositif lorsqu'il a un comportement unipolaire.

La destruction du *CF* est uniquement contrôlée par la dissolution thermique proposée par Russo *et al.* [Russo,09]. La vitesse de dissolution s'exprime par :

$$V_{diss} = k_{diss}.e^{\left(-\frac{E_a}{k_B.T_{f(x)}}\right)} \qquad (3.34)$$

Avec :

$E_a\ [eV]$ *énergie d'activation de la dissolution thermique*
k_{diss} *constante temporelle de dissolution thermique*

L'ensemble des deux mécanismes de création (set) et de destruction (reset) du *CF* peut donc être décrit à l'aide d'une seule équation maitresse :

$$\frac{\partial C_f}{\partial t} = C_O . V_{red} - C_f . V_{diss} \qquad (3.35)$$

Avec :

V_{red} *vitesse de réduction de l'oxyde*
V_{diss} *vitesse de dissolution du filament*
C_f *concentration des espèces métalliques composant le CF*
C_O *concentration des espèces isolantes dans la couche active* [2]

Nous avons choisi de relier le rayon du filament aux concentrations normalisées en supposant qu'une concentration $C_f = 1$ correspond à $r_{CF} = r_{max}$:

$$r_{CF} = r_{max} . C_f = r_{max} . (1 - C_o) \qquad (3.36)$$

L'équation de création/destruction (set/reset) devient donc :

$$\frac{\partial r_{CF}}{\partial t} = (r_{max} - r_{CF}) . V_{red} - r_{CF} . V_{diss} \qquad (3.37)$$

3.1.2. CACUL DU CHAMP ELECTRIQUE

En s'appuyant sur la conservation du courant (3. 29) et sur une conduction ohmique dans le *CF* et dans l'oxyde [Figure 3. 24] qui l'entoure (*i.e.* pouvant être décrite à l'aide d'une conductivité électrique σ), il est possible d'obtenir une expression analytique très simple du champ électrique en tout point :

$$I = \int_{CF} \sigma_{CF} . F(x) dS + \int_{oxyde} \sigma_{Ox} . F(x) dS = cst \qquad (3.38)$$

$$F(x) = I . R(x) \qquad (3.39)$$

S [m^2] représente la section occupée par l'espèce (NiO ou Ni)
$F(x)$[$V.m^{-1}$] champ électrique dans la structure
$\sigma_{CF}(x)$ [$S.m^{-1}$] conductivité électrique du filament
$\sigma_{Ox}(x)$ [$S.m^{-1}$] conductivité électrique de l'oxyde
$R(x)$ [$\Omega.m^{-1}$] résistance linéique telle que :

$$R(x) = \frac{1}{[(\pi.(r_{CF}(x))^2.\sigma_{CF}) + (\pi.(r_{max} - r_{CF}(x))^2.\sigma_{Ox})]} \qquad (3.40)$$

[2] C_O et C_f sont des concentrations normalisées

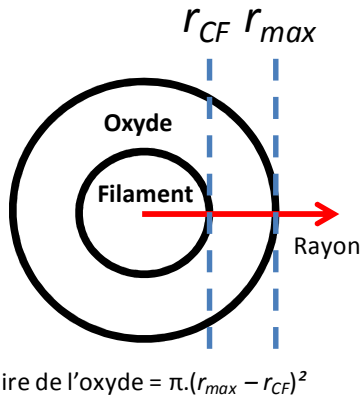


Figure 3. 24 : Représentation de la section du filament et de l'oxyde en un point d'abscisse x.

Le champ électrique peut donc s'écrire :

$$F(x) = \frac{I}{[(\pi.(r_{CF}(x))^2.\sigma_{CF})+(\pi.(r_{max}-r_{CF}(x))^2.\sigma_{ox})]} \qquad (3.41)$$

Avec :

$$I = \frac{V_{cell}}{\int_0^a R(x)dx}$$

V_{cell} étant la tension appliquée sur le dispositif.

3.1.3. CALCUL DE LA TEMPERATURE

L'équation 3.42 détaille l'équation de la chaleur qui permet le calcul de la température en tout point de la structure [Bocquet,11 ; Chang,08]. Nous considérons un échauffement par effet Joule ainsi qu'un échange thermique entre le filament et l'oxyde. De plus, les électrodes sont supposées être thermostatées à la température ambiante ($T_f = T_{Ambiant}$ pour x = 0 et x = a).

$$\rho.c.\frac{\partial T}{\partial t} = Kth.\frac{\partial^2 T(x)}{\partial x^2} + P \qquad (3.42)$$

P [W.m^{-3}] représente ici un apport d'énergie dans le dispositif et correspond à :

$$P = \sigma_{CF}.F^2 - h\frac{(T-T0)}{a}$$

où le terme $\sigma_{CF}.F^2$ désigne la puissance dissipée par effet Joule

et h désigne le coefficient d'échange thermique entre le filament et l'oxyde environnant.

Des études préalables ont mis en évidence l'équilibre très rapide de la température, aussi nous avons fait le choix de nous placer dans un régime stationnaire donc $dT(x,t)/dt = 0$:

$$Kth.\frac{\partial^2 T(x)}{\partial x^2} + \sigma_{CF}.F^2 - h\frac{(T-T0)}{a} = 0 \qquad (3.43)$$

$$\sigma_{CF}(x).F(x)^2 = -Kth.\frac{\partial^2 T_{CF}(x)}{\partial x^2} + h.\frac{(T_{CF}(x)-T_{Ox})}{a} \quad (3.44)$$

$$\frac{\sigma_{CF}(x).F(x)^2+(h.T_{Ox}/a)}{Kth} = -\frac{\partial^2 T_{CF}(x)}{\partial x^2} + \frac{h.T_{CF}(x)}{Kth.a} \quad (3.45)$$

Avec

Kth_{CF} [W.m^{-1}.K^{-1}] conductivité thermique du filament
h coefficient d'échange thermique
$T_{CF}(x)$ [K] température du filament
$T_{Ox}(x)$ [K] température de l'oxyde
a [m] épaisseur de l'oxyde

L'équation 3. 45 peut être mis sous la forme :

$$f = \alpha.T - \frac{\partial^2 T}{\partial x^2} \quad (3.46)$$

Avec :

$$f = \frac{\sigma_{CF}.F(x)^2 + (h.T_{Ox}/a)}{Kth} \; ; \; \alpha = \frac{h.T_{CF}(x)}{Kth.a}$$

La méthode des différences finies permet de résoudre l'équation 3.46 :

$$f_x = \frac{-T_{x+1}+T_x(2+\alpha.dx^2)-T_{x-1}}{dx^2} \quad (3.47)$$

avec les conditions aux limites suivantes :

$$f_1 + \frac{T_0}{dx^2} = \frac{-T_2+T_1(2+\alpha.dx^2)}{dx^2} \quad (3.48)$$

$$f_n + \frac{T_{n+1}}{dx^2} = \frac{-T_{n-1}+T_n(2+\alpha.dx^2)}{dx^2} \quad (3.49)$$

Avec $T_0 = T_n = T_{amb}$

3.2. MODELE COMPLET DU COMPORTEMENT UNIPOLAIRE

Cette partie est consacrée à l'implémentation des briques de base définies précédemment et permettant d'aboutir à un modèle physique complet de création et de destruction de filaments dans un dispositif OxRRAM présentant un comportement unipolaire. La Figure 3. 25 représente les étapes séquentielles effectuées pour simuler les caractéristiques électriques des dispositifs.

3.2.1. IMPLEMENTATION DU MODELE

Le modèle OxRRAM permet de simuler les caractéristiques électriques des opérations d'électroforming et de reset des dispositifs en utilisant différents paramètres physiques. Il permet aussi de calculer la forme du filament.

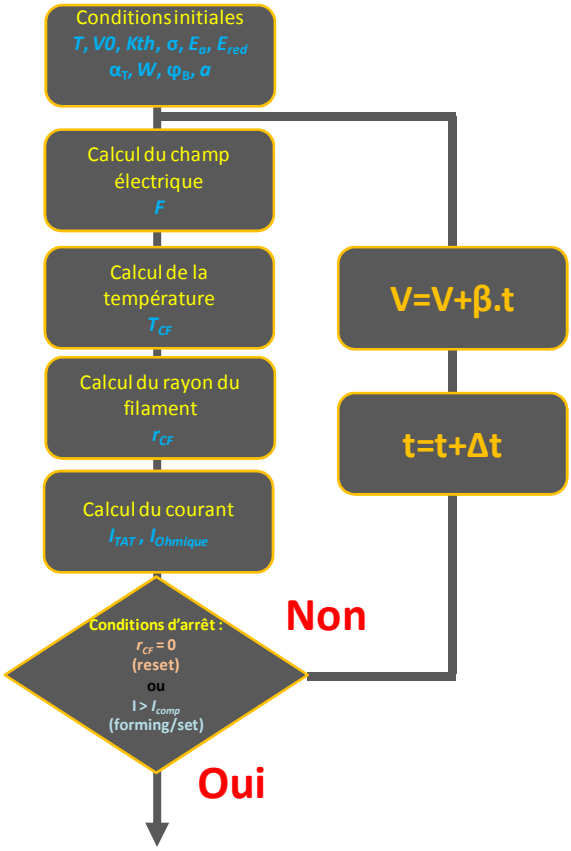


Figure 3. 25 : Etapes séquentielles de modélisation des dispositifs OxRRAM unipolaires.

Le modèle prend également en compte le comportement métallique du filament conducteur dont la conductivité varie en fonction de la température :

$$1/\rho_{CF}(x) = \sigma_{CF}(x) = \frac{\sigma_0}{1+\alpha_T.(T_f(x)-T_{amb})} \qquad (3.\ 50)$$

σ_0 [S.m^{-1}] conductivité du filament à température ambiante
α_T [K^{-1}] coefficient de température

Le Tableau 3. 1 résume tous les paramètres physiques utilisés dans le modèle et permettant d'ajuster les caractéristiques électriques I(V) présentées sur la Figure 3. 26.

Conditions Initiales du modèle (paramètres)
Géométrie
a ; épaisseur de la couche d'oxyde ; 20 nm
a_{el} ; épaisseur des électrodes ; 25 nm
S ; surface du dispositif ; 1,13 10^{-6} m²
r_{max} ; rayon maximal du filament ; 600 nm
Electrique
$\sigma 0_{CF}$; conductivité du *CF* à température ambiante ; 1,42.10^{5} S.m^{-1}
σ_{el} ; conductivité des électrodes de platine ; 9,25.10^{6} S.m^{-1}
σ_{Ox} ; conductivité de l'oxyde ; 3,70.10^{-5} S.m^{-1}
$I_{compliance}$; courant de limitation pendant la caractéristique I(V) ; 6 mA
V0 ; différence de potetiel appliquée sur les électrodes à t=0 ; 0V
φB ; hauteur de barrière ; 0,455 eV
W ; distance moyenne entre les pièges ; 3,5 nm
β ; rampe en tension appliquée sur le dispositif ; β = 10V.s^{-1}
Δtmin ; pas temporel minimum; [s] Δtmin= 2,5.10^{-6} s
Chimique
E_{red} ; energie d'activation de la réduction de l'oxyde ; 3,13 eV
n ; nombre d'électrons participant à la réduction de l'oxyde ; NiO => 2
k_r ; constante temporelle de la réaction chimique de réduction ; 10^{15}
k_{diss} ; constante temporelle de la dissolution thermique ; 4.10^{6}
Thermique
Kth_{CF} ; conductivité thermique du *CF* (Nickel) ; 30 W.K^{-1}.m^{-1}
Kth_{el} ; conductivité thermique des électrodes de Platine ; 71,7 W.K^{-1}.m^{-1}
Tamb ; température ambiante : 300 K
α_T ; coefficient de température du *CF* ; 3.10^{-4} [1/K]
h ; coefficient d'échange thermique entre l'oxyde et le filament ; 10^{4} W.m^{-2} K^{-1}
Ea ; énergie d'activation de la dissolution du *CF* ; 1 eV

Tableau 3. 1 : Paramètres physiques utilisés pour l'ajustement des caractéristiques courant-tension correspondant aux opérations d'électroforming et de reset présentées sur la Figure 3. 26.

Un bon accord est obtenu entre les caractéristiques électriques expérimentales et simulées correspondant aux opérations d'électroforming et de reset. On note, toutefois, que la caractéristique de commutation simulée est très brutale lorsque le dispositif bascule de l'état vierge à l'état LRS et plus graduelle pour une commutation de R_{on} à R_{off}. Cet effet peut s'expliquer par la formation de plusieurs filaments lors de l'opération d'électroforming [*cf.* Chapitre 4] qui sont détruits à différentes tensions lors de l'étape de reset, situation non prise en compte dans le modèle. On constate également qu'après l'opération de reset, la caractéristique simulée rejoint la caractéristique expérimentale mesurée avant électroforming. En ce sens, le modèle semble décrire une forme « d'effacement total » de la structure, en opposition à la caractéristique expérimentale qui présente un niveau de courant supérieur, que l'on peut attribuer à une dégradation

irréversible de l'oxyde de type "SILC". Cette contribution n'est pas non plus prise en compte dans le modèle.

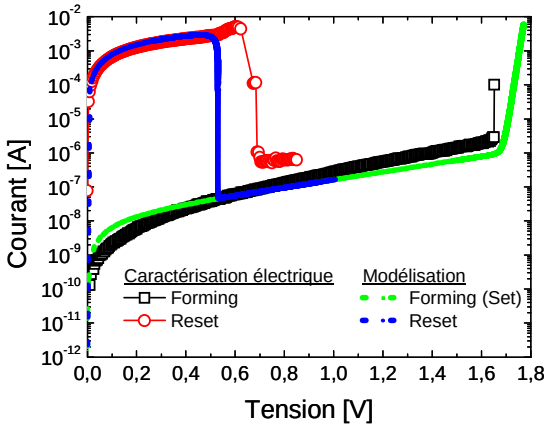


Figure 3. 26 : Comparaison des caractérisations courant-tension expérimentales et mesurées lors des opérations d'électroforming et de reset.

La vitesse de la rampe de tension appliquée est prise en compte dans le modèle. On constate son influence sur les caractéristiques simulées présentées sur la Figure 3. 27. En effet, la pente de la caractéristique I(V) à la commutation et les tensions de programmation sont directement influencées : une rampe rapide (typiquement 10^6 V/s) tend à augmenter les tensions d'électroforming et de reset [*cf.* Chapitre 4].

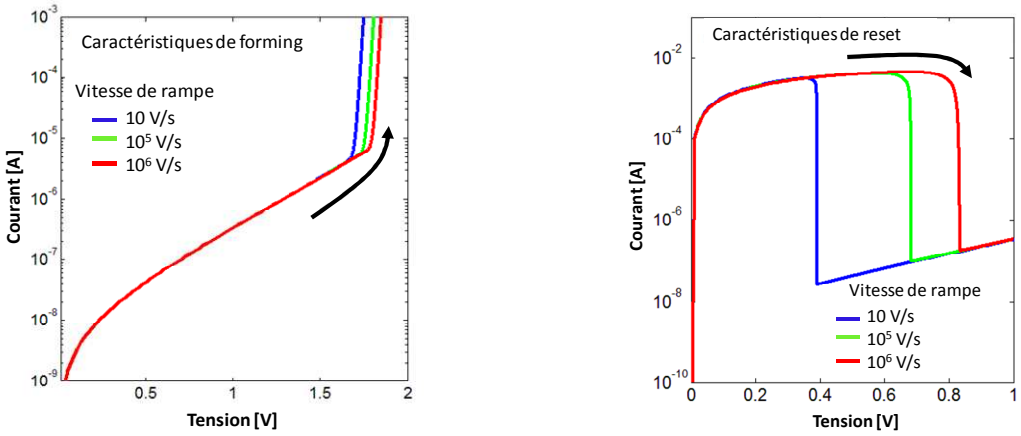


Figure 3. 27 : Evolution des caractéristiques I(V) simulées pour différentes vitesses de rampe en tension appliquée lors de l'opération d'électroforming a) ou de reset b).

Dans ce modèle la condition d'arrêt de l'opération d'électroforming intervient lorsque le courant dépasse un seuil compris entre 1 et 10 mA. En effet, lorsque le filament se forme entre les deux électrodes, la conduction devient majoritairement ohmique dans le dispositif créant ainsi un saut de courant. Comme le montre la Figure 3. 28, le courant de compliance limite la taille du filament et évite ainsi un état LRS de trop faible résistance.

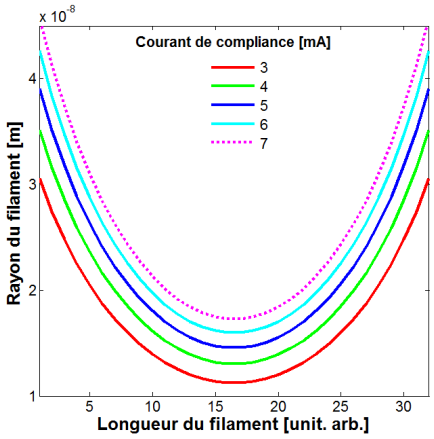


Figure 3. 28 : Résultats issus de la simulation : évolution du rayon et de la longueur du filament selon la compliance en courant adoptée.

Expérimentalement, la limitation en courant n'est pas parfaitement contrôlable pour des dispositifs de type 1R du fait de capacités parasites [Tirano,11]. Ce point sera abondamment discuté dans le Chapitre 4. Seuls les éléments mémoires 1T/1R peuvent permettre un contrôle précis du courant circulant dans l'empilement [Nardi,11]. On peut donc s'attendre, par simulation, à une sous-estimation du rayon du filament à compliance fixée. Cela peut être compensé par l'augmentation du courant maximum d'électroforming qui permet de retrouver des courants de reset proches de ceux mesurés expérimentalement [Figure 3. 26].

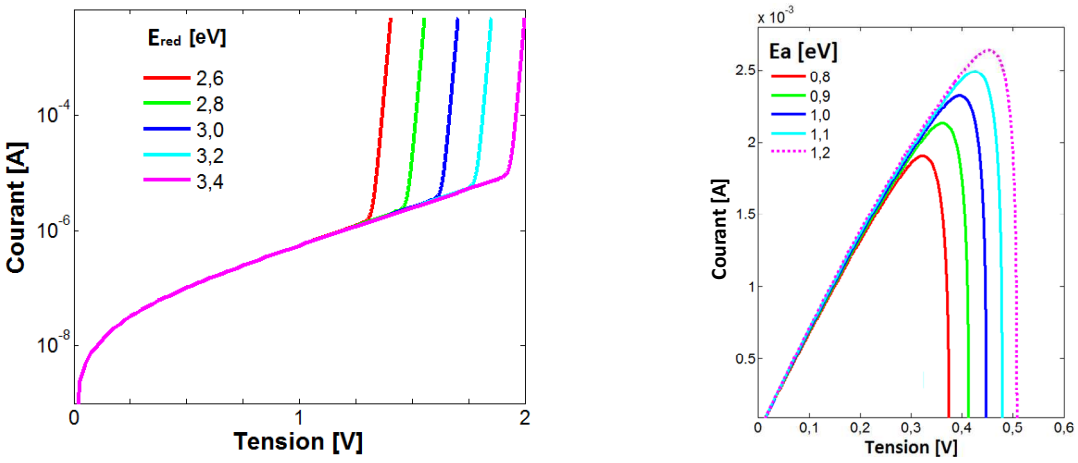
La condition d'arrêt de l'opération de reset peut être définie soit par une limite en tension, soit par une condition sur la taille du filament [*cf.* Chapitre 4].

3.2.2. IMPACT DES PARAMETRES DU MODELE SUR LES RESULTATS DE SIMULATION

Cette partie vise à appréhender l'influence des principaux paramètres physiques du modèle sur les caractéristiques I(V) simulées lors des opérations d'électroforming et de reset.

3.2.2.1. ENERGIE LIEE AUX REACTIONS ELECTROCHIMIQUES

Comme cela a été expliqué dans les parties précédentes, la réduction de l'oxyde conduit à la formation du filament lors de l'opération d'électroforming. Ce phénomène est directement lié à la vitesse de réduction décrite dans l'équation 3. 33. E_{red} représente l'énergie de la réaction : lorsque E_{red} augmente, l'énergie à apporter au système doit augmenter, cela se reflétant par une tension d'électroforming plus grande [Figure 3. 29a]. Ceci augmente, par conséquent, le temps de programmation si la rampe en tension est maintenue identique. Ce paramètre est directement lié à la nature et la qualité de l'oxyde utilisé : il doit être ni trop grand pour éviter une tension de programmation trop élevée, ni trop faible pour éviter un recouvrement entre les tensions d'électroforming et de reset.



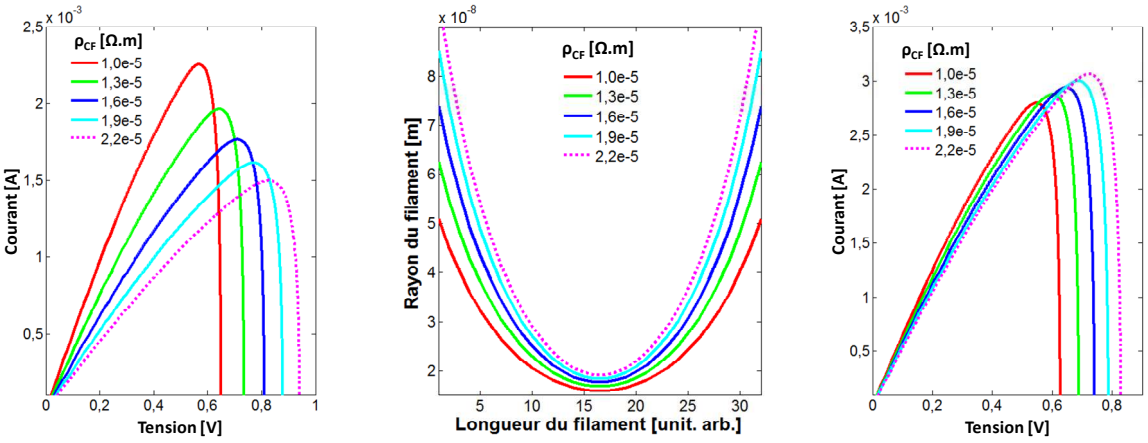
a) b)

Figure 3. 29 : a) Caractéristiques I(V) simulées lors de l'opération d'électroforming selon la valeur de l'énergie d'activation de réduction de l'oxyde E_{red}. b) Caractéristiques I(V) simulées lors de l'opération de reset selon la valeur de l'énergie de dissolution E_a.

L'énergie d'activation thermique E_a correspond à l'énergie caractéristique de la réaction de dissolution thermique. Plus E_a est élevée, plus l'énergie apportée par effet Joule doit être importante pour permettre la dissolution du filament [Figure 3. 29b].

3.2.2.2. PARAMETRES ELECTRIQUE ET THERMIQUE DU FILAMENT

La résistivité électrique du filament ρ_{CF} $(1/\sigma_{CF})$ exprimée en Ω.m a une influence importante sur l'opération de reset : lorsque la résistivité augmente, le filament oppose une résistance plus grande à la circulation du courant (à tension fixée). Ceci a pour effet d'abaisser le niveau de courant nécessaire à l'effacement mais aussi à augmenter la tension V_{reset} [Figure 3. 30a].



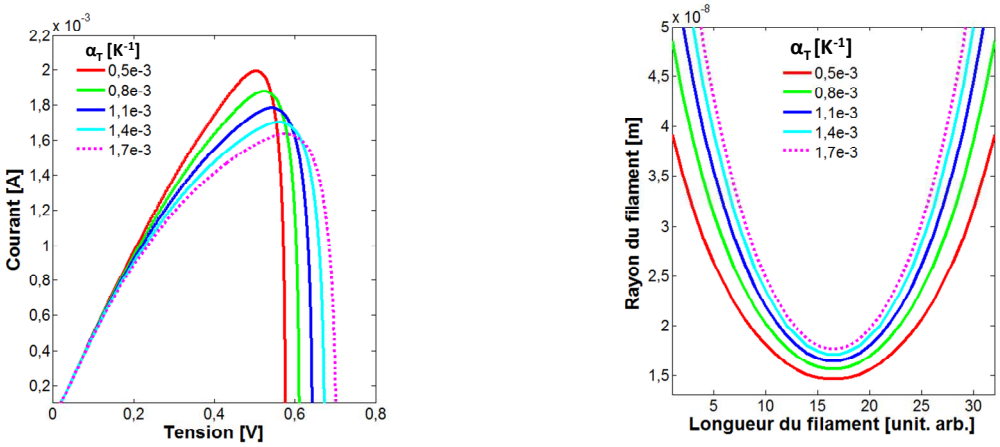
a) b) c)

Figure 3. 30 : Influence de la résistivité électrique du *CF* sur : a) la caractéristique I(V) correspondant à l'opération de reset d'un filament identique; b) sur les dimensions du *CF* pendant l'étape d'électroforming; c) sur la caractéristique I(V) associée à l'opération de reset d'un filament représenté en b).

On notera que le filament conducteur est créé après l'opération d'électroforming, aussi la résistivité du filament est définie par cette étape préalable. Cette résistivité associée à

un courant de compliance (de 1 mA) pendant l'étape d'électroforming déterminera la taille du filament [Figure 3. 30b] ainsi que sa caractéristique de reset associée [Figure 3. 30c].

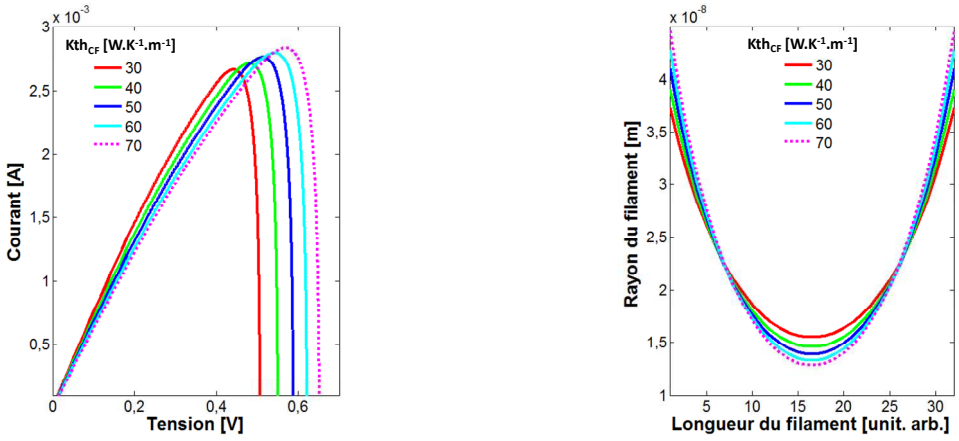
Le coefficient de température α_T modifie également la caractéristique d'effacement, une valeur plus élevée à température de *CF* égale augmentera la résistance du dispositif conduisant à un accroissement de la tension de V_{reset} [Figure 3. 31].



a) b)

Figure 3. 31 : Influence du coefficient de température du *CF* sur : a) la caractéristique I(V) correspondant à l'opération de reset ; b) du rayon de filament.

La conductivité thermique Kth_{CF} du filament a également un rôle dans la commutation des dispositifs : elle modifie la répartition de la température à l'intérieur du filament. Dans le cas où la conductivité thermique est faible, le profil thermique dans le filament n'est pas homogène (une faible partie du filament concentrera une grande partie de l'énergie d'origine thermique) et la température croit localement (milieu du *CF*), permettant une dissolution plus aisée du filament [Figure 3. 32a]. La conductivité thermique modifie également la géométrie du *CF*, en effet lors de l'étape d'électroforming une compliance en courant est fixée, elle détermine la valeur maximale admissible dans la cellule. Seulement, en fonction de la valeur de la conductivité thermique du *CF*, la résistance du filament sera modifiée et deviendra moins importante lorsque la conductivité thermique est plus élevée. Il en résultera un rayon de filament plus faible à la limitation en courant [Figure 3. 32b].



a) b)

Figure 3. 32 : a) Influence de la conductivité thermique Kth_{CF} du filament sur : a) la caractéristique I(V) correspondant à l'opération de reset ; b) du rayon du filament.

3.2.2.3. COURANT D'ELECTROFORMING ET COURANT DE RESET

Il est important de souligner que la résistance de l'oxyde dans l'état LRS est uniquement déterminée par le courant maximal traversant le dispositif durant l'opération d'électroforming et non par la surface du dispositif. En outre, l'état LRS, contrairement au niveau de courant HRS (R_{init}, R_{off}), dépend faiblement de la technique de synthèse de la couche d'oxyde [*cf.* Chapitre 2]. Comme le montre la Figure 3. 33, la résistance de l'empilement dans l'état LRS influence fortement le courant nécessaire à l'opération de reset. En ajustant correctement la résistance de l'état LRS par une limitation du courant d'électroforming, il est possible de réduire considérablement le courant de reset au-dessous de 1 µA [Nardi,11].

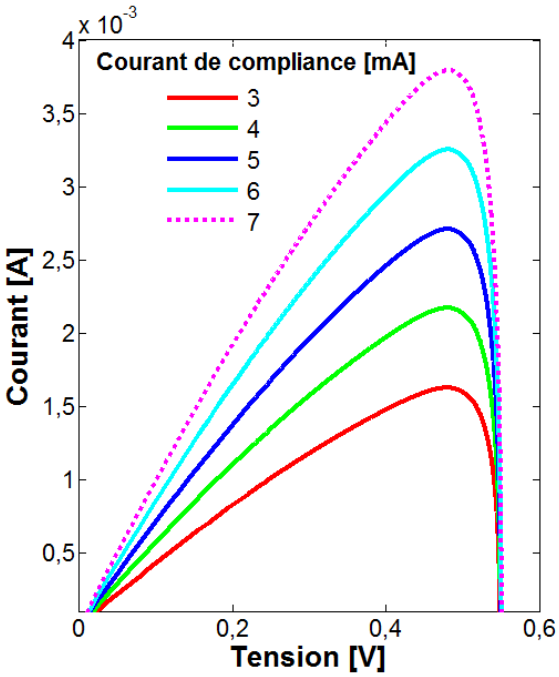
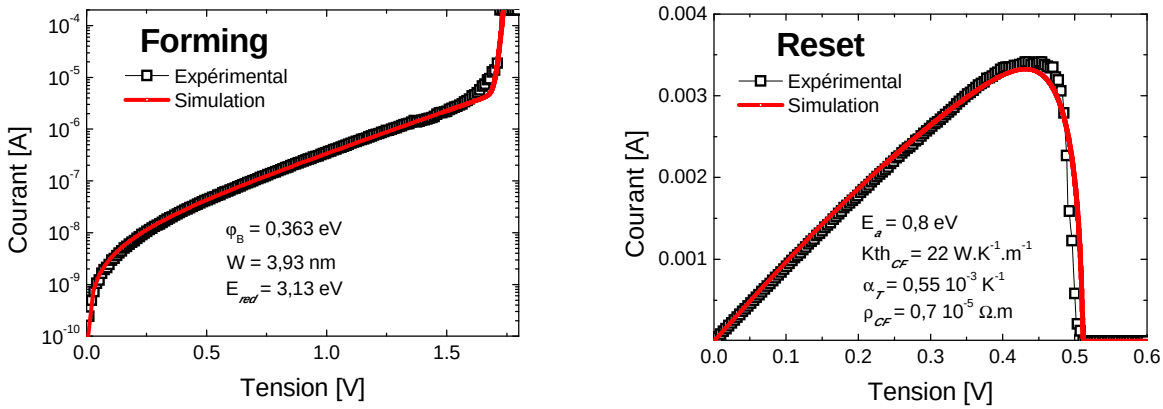


Figure 3. 33 : Evolution du courant de reset en fonction du courant de compliance adopté.

La calibration du modèle décrit précédemment a permis de simuler des caractéristiques courant-tension correspondant aux opérations d'électroforming et de reset dans des structures MIM intégrant un oxyde de nickel NiO de 20 nm d'épaisseur [Figure 3. 34].



a) b)

Figure 3. 34 : Calibration des caractéristiques courant-tension simulées sur les caractéristiques expérimentales mesurées soit pendant l'opération d'électroforming a), soit pendant l'opération de reset b).

Néanmoins, bien que fabriqué dans les mêmes conditions, chaque dispositif est unique et ne possède pas forcément la même résistance initiale. Aussi les tensions d'électroforming/set et de reset peuvent différer d'une cellule à l'autre, *i.e.* variabilité de cellule à cellule [*cf.* Chapitre 2, 4]. Cette dispersion des caractéristiques est observée sur :

– les niveaux de courant dans l'état vierge ;
– les tensions d'électroforming ;
– les courants d'effacement ;
– les tensions d'effacement.

Nous avons déjà vu dans le Chapitre 2 que la résistance initiale d'un dispositif influence profondément la tension d'électroforming. Cette résistance initiale dépend essentiellement de la qualité de la couche d'oxyde et des pièges permettant une conduction de type TAT (équation 3. 20). Il a également été vu que des dispositifs présentant des résistances initiales comparables pouvaient avoir une tension d'électroforming différente. Dans les modèles évoqués dans le paragraphe 1.1, le mécanisme de réduction serait directement relié à la tension d'électroforming. Aussi une certaine énergie est requise pour obtenir une réduction de l'oxyde. Ce paramètre physique dépend également de la nature l'oxyde et de sa qualité.

Concernant l'opération de reset, la dispersion des dimensions du *CF* ainsi que sa composition chimique modifient la distribution de température à l'intérieur de la cellule. Pour une dissolution thermique du *CF* [Nardi,11], la dispersion inter-dispositifs de l'opération de reset peut être expliquée par une variation de rayon du *CF*.

La Figure 3. 35 présente les caractéristiques I(V) de plusieurs dispositifs programmés [Figure 3. 35a] et effacés [Figure 3. 35b] dans les mêmes conditions : on observe très clairement la dispersion des paramètres électriques. Afin de comprendre l'origine de cette dispersion, des variations ont été reproduites en modifiant les valeurs des différents paramètres du modèle [*cf.* Chapitre 2]. Cette approche permet d'identifier et d'appréhender l'influence du ou des paramètres physiques sur la variabilité des caractéristiques électriques [Figure 3. 35].

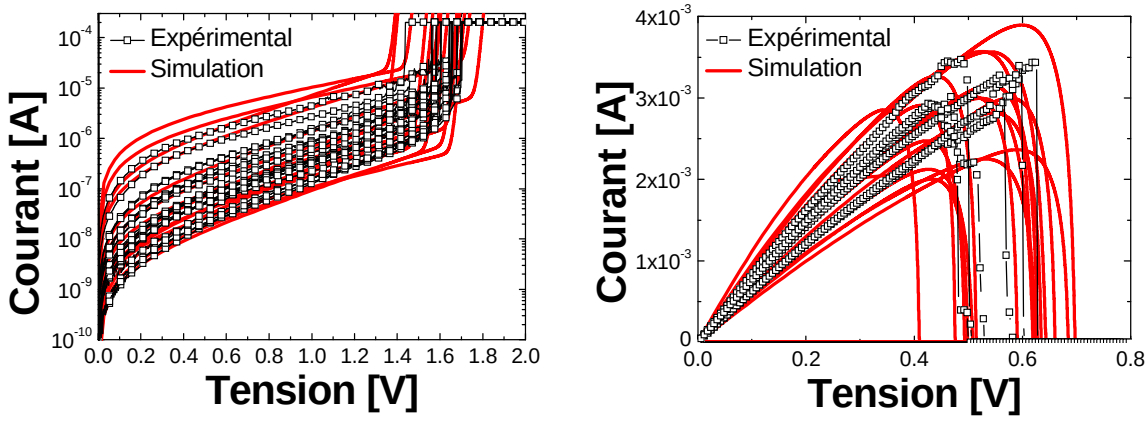


Figure 3. 35 : Réseau de caractéristiques électriques I(V) mesurées lors des opérations d'électroforming a) et de reset b). Les valeurs des divers paramètres physiques du modèle ont été modifiées de manière à reproduire la dispersion observée sur les caractéristiques expérimentales.

Le Tableau 3. 2 regroupe la valeur moyenne et l'écart type des différents paramètres physiques permettant de rendre compte de la variabilité observée expérimentalement [Figure 3. 35]. On remarque que sur les 24 paramètres du modèle, seulement 8 paramètres affectent réellement les caractéristiques électriques.

	Paramètres	Valeur moyenne (μ)	Ecart type (σ)	Impact des paramètres physique sur les caractérisations électriques (μ-σ ; μ+σ)
Forming	φ_B (eV)	0,390	0,045	(+σ) ÷ 3,065 courant HRS
				(-σ) x 3,065 courant HRS
	W (nm)	3,55	0,35	(+σ) ÷ 3,370 courant HRS
				(-σ) x 3,370 courant HRS
	E_{red} (eV)	3,05	0,30	± 15% $V_{forming}$
Reset	Kth_{CF} (W/K.m)	30	5	± 5% V_{reset}
	E_a (eV)	1,10	0,11	± 6% V_{reset}
	I_{comp} (mA)	5	1	± 20% I_{reset} et courant LRS
	α_T (1/K)	0,5e-3	0,1e-3	± 7% courant LRS
	ρ_{CF} (Ω.m)	0,7e-5	0,2e-3	± 10% V_{reset} ± 5,71% R_{LRS}

Tableau 3. 2 : Valeur moyenne et écart type des paramètres physiques du modèle nécessaires à la prise en compte de la variabilité des caractéristiques électriques présentées sur la Figure 3. 35.

La variation de deux décades du courant avant électroforming peut être expliquée par la modification de la profondeur des pièges dans l'oxyde et la distance inter-pièges, correspondant respectivement aux paramètres φ_B et W du modèle de conduction TAT. On notera que ces paramètres n'affectent que le courant pré-électroforming.

Les mesures effectuées sur plus de 20 dispositifs montrent que la tension d'électroforming varie d'environ ±15% autour de la valeur moyenne. Dans le modèle, cette variabilité peut être prise en compte en considérant une variation de ±0,3 eV de l'énergie d'activation de la réduction E_{red} = 3,05 eV [équation 3.32]. En résumé, les trois paramètres physiques W, φ_B, et E_{red} suffisent à rendre compte de la variabilité expérimentale observée lors de l'opération d'électroforming. Ces paramètres sont directement liés à la nature et la qualité de l'oxyde.

L'opération de reset a été plus délicate à étudier en raison du nombre de dispositifs analysés beaucoup plus faible. Le courant de compliance est clairement un paramètre électrique clé de l'opération de reset [Nardi, 11 ; *cf.* Chapitre 4], puisqu'il détermine le rayon maximal du *CF*. Cependant la dispersion des tensions et courant de reset n'est pas seulement affectée par ce courant de limitation (fixé à 0,2 mA), mais dépend également des paramètres électriques et thermiques du *CF* ainsi que de l'énergie nécessaire à la dissolution du filament :

- Une variation de la résistivité du *CF* ($1/\sigma_{CF}$) entre $0{,}5\times10^{-5}$ et $0{,}9\times10^{-5}$ Ω.m et de la conductivité thermique Kth_{CF} entre 25 et 35 W/K.m permet de rendre compte d'une variabilité de 5 à 10% de la tension de reset autour de sa valeur moyenne ;
- Une variation de l'énergie d'activation de la dissolution E_a entre 1,0 et 1,2 eV permet de rendre compte d'une variabilité de 6% de la tension de reset autour de sa valeur moyenne.

La variation des paramètres $1/\sigma_{CF}$, Kth_{CF} et E_a peut être expliquée par une modification de la nature chimique et de la stœchiométrique du *CF*.

La principale voie d'amélioration technologique permettant de diminuer la dispersion serait de veiller à une très faible variation des propriétés microstructurales (épaisseur, stœchiométrie, densité de défauts, orientation cristalline…) de la couche d'oxyde d'un dispositif à l'autre. Cela permettrait certainement une meilleure maîtrise des tensions d'électroforming, de même le contrôle du courant travsersant le dispositif pendant la phase d'électroforming/set par un transistor (1T/1R) permettrait par voie de conséquence, un meilleur contrôle de la taille du *CF* et de l'étape de reset.

Le modèle développé permet, en outre, de compléter l'étude présentée dans le Chapitre 2 sur l'évolution des caractéristiques de programmation et d'effacement en fonction des différents paramètres de l'élément mémoire. Il est par exemple très important de pouvoir réduire les tensions d'électroforming et de set afin de diminuer les courants de reset, pour cela une épaisseur d'oxyde faible est à choisir. Cependant afin de limiter les croisements des points de commutation des caractéristiques, une épaisseur minimale est recommandée. De même afin de pouvoir programmer les dispositifs de manière rapide il est fortement conseillé d'utiliser une méthode de pilotage par impulsion, elle aura également pour conséquence d'augmenter la tension nécessaire à la commutation du dispositif. Le Tableau 3.3 regroupe quelques comportements obtenus sur les

caractéristiques électriques en fonction des paramètres initiaux choisie lors de la fabrication et du pilotage d'un dispositif mémoire.

Paramètres	Effet sur les caractéristiques électriques
Epaisseur et Surface de l'oxyde	Modification de la résistance initiale et des tensions de commutation $V_{forming}$ / V_{set}
Vitesse de rampe en tension (Forming/Reset)	Modification du temps de commutation et des tensions de commutation $V_{forming}/V_{set}/V_{reset}$
Courant de compliance	Modification du courant de commutation I_{reset}
Choix de l'oxyde (paramètres thermiques et électriques du *CF)*	Modification des points de commutation pendant l'étape d'electroforming ($V_{forming}$, V_{set}) et reset (I_{reset} , V_{reset})

Tableau 3.3 : Tableau représentant les effets des caractéristiques électriques selon les paramètres initiaux durant la fabrication et selon le protocole de mesure établie pour des dispositifs OxRRAM.

Le modèle a permis d'appréhender l'effet de la température sur le fonctionnement des dispositifs. En effet, selon le modèle, une température plus élevée permet d'augmenter la vitesse de réduction de l'oxyde et favoriser la formation du *CF*. Ceci est en accord avec les résultats expérimentaux présentés sur la Figure 3. 36. En effet, les distributions de Weibull montrent que la tension d'électroforming est d'autant plus faible que la température à laquelle est porté le dispositif est élevée. La tension d'électroforming diminue de 1,7 à 1,3 V pour une augmentation de 200 K. On constate, toutefois, que la programmation de dispositif à plus haute température (500 K) tend à accroître la dispersion des tensions d'électroforming.

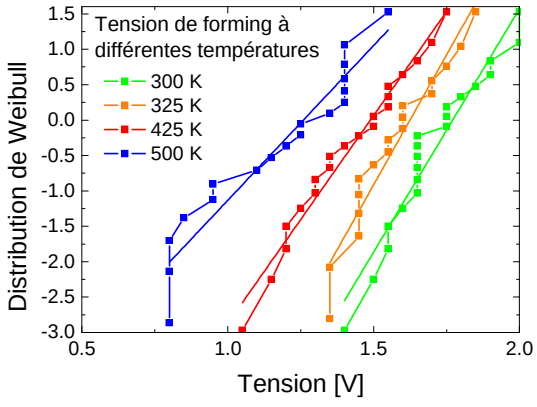


Figure 3. 36 : Distributions de Weibull de la tension d'électroforming selon la température à laquelle sont portés les dispositifs.

La Figure 3. 37 démontre un bon accord, pour les tensions d'électroforming et de reset, entre les valeurs expérimentales et les valeurs déduites des caractéristiques simulées.

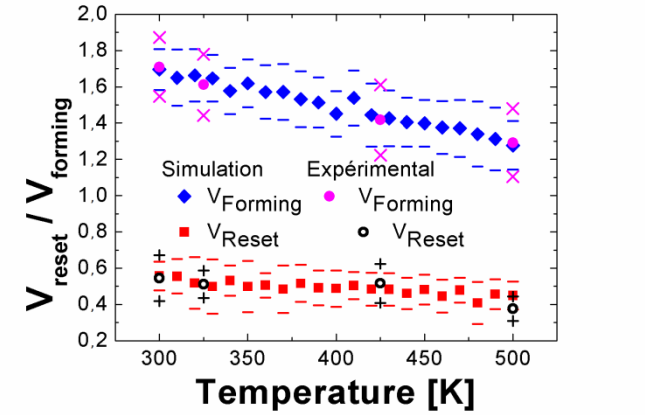


Figure 3. 37 : Comparaison, en fonction de la température, des tensions d'électroforming et de reset mesurées et déduites de caractéristiques électriques simulées.

Cette tendance à la diminution des tensions est tout de même moins marquée pour l'opération de reset. Cela peut s'expliquer par une faible influence de la température extérieure au regard de la température du *CF* liée à l'échauffement par effet Joule.

3.4. SYNTHESE INTERMEDIAIRE

Les équations intervenant dans le processus de création et de destruction du filament ont été présentées. Les opérations de set/reset sont contrôlées par des mécanismes d'oxydoréduction et de dissolution thermique. Les méthodes pour calculer le champ et la température dans une structure cylindrique 1D ont été décrites. Ce jeu d'équations permet de calculer le rayon d'un CF en fonction de la température et du potentiel appliqué aux bornes d'une structure OxRRAM, modifiant le courant traversant le dispositif et subséquemment ses caractéristiques électriques. Le modèle développé a permis d'appréhender l'influence de certains paramètres physiques sur les caractéristiques électriques correspondant aux opérations d'électroforming et de reset. Cette évaluation a montré que le courant de compliance utilisé lors de l'opération d'électroforming a une grande influence sur la taille du filament et, par voie de conséquence, sur la caractéristique I(V) mesurée lors de l'effacement du dispositif. De même, des énergies d'activation de réduction et dissolution du CF plus élevées tendent à augmenter, respectivement, les tensions d'électroforming et de reset. Les paramètres thermiques du filament Kth_{CF} *et* α_T *et électrique* ρ_{CF} *modifient également les caractéristiques I(V) correspondant au reset en augmentant la tension d'effacement lorsque ces trois paramètres augmentent.*

Une analyse de la dispersion des caractéristiques électriques, appuyée par le modèle, a permis d'appréhender la plage de variation de certains paramètres physiques permettant de rendre compte de la variabilité expérimentale. Cette étude a permis de proposer des pistes sur l'origine physique de ces variations, qui sont principalement liées à la couche d'oxyde elle-même.

Le modèle physique permet également d'émuler le fonctionnement du dispositif en fonction de la température à laquelle il est porté. Il rend compte de la diminution des tensions d'électroforming et de reset observée expérimentalement.

4. SYNTHESE DU CHAPITRE

Dans ce chapitre, nous avons réalisé un modèle physique comportemental de mémoire OxRRAM appliqué sur des dispositifs à base de NiO comportant des électrodes de Pt. Pour sélectionner les mécanismes à implémenter, une analyse bibliographique des mécanismes de commutation intervenant dans de tels dispositifs a été réalisée. Il en ressort que l'hypothèse la plus admise est que le dispositif commute par création d'un CF par migration de lacunes d'oxygène entre deux électrodes qui sera dans le modèle perçu comme une réduction de la couche d'oxyde. L'effacement est obtenu par la dissolution de ce même filament par effet Joule dû à une forte densité de courant le traversant.

Dans un but d'identification et d'implémentation du mécanisme de conduction dans nos dispositifs à base de NiO, les différents mécanismes de conduction pouvant apparaitre dans les oxydes ont été décrits avec leurs expressions analytiques. Ces mécanismes de conduction pouvant être présents dans l'oxyde du dispositif lorsqu'il se trouve dans un état initial "vierge" peuvent être classés en deux catégories : ceux étant uniquement limités par l'injection des porteurs en provenance des électrodes ; ceux dépendant des défauts présents dans l'oxyde.

Dans la seconde partie du chapitre, une étude expérimentale sur nos dispositifs intégrant un oxyde de nickel obtenue par voie d'oxydation thermique et ayant un comportement unipolaire a été menée sur une zone de tension exempte de tout effet SILC afin d'identifier le mécanisme de conduction en état vierge. Pour cela une étude en température allant de 5 à 425 K a été réalisée. De cette étude il ressort que l'énergie d'activation thermique extraite par une loi d'Arrhenius est très faible ($\approx 35\ meV$)*, excluant donc les mécanismes tels que Poole, Poole-Frenkel et thermoïonique. De même, les mécanismes de conductions tels que le tunnel direct et le Folwer-Nordheim ne peuvent être à l'origine de cette conduction, à cause de l'épaisseur de la couche d'oxyde (20 nm). Le mécanisme retenu pour la conduction du dispositif en état vierge semble être du TAT, avec une distance moyenne entre les pièges de l'ordre de 3,5 nm et une hauteur de barrière d'environs 0,45 eV à 300 K.*

Afin de modéliser le comportement électrique des dispositifs, les équations intervenant dans la création et la destruction du filament ont ensuite été présentées. Les opérations de créations/destructions (Set/Reset) ont été définies comme un mécanisme d'oxydoréduction/dissolution thermique du CF. Pour cela une structure cylindrique 1D a été adoptée et les méthodes de résolution par différences finies du champ électrique et de la température ont été décrites. Ces équations permettent de calculer le rayon du CF en fonction de la température dans le filament ainsi qu'en fonction du potentiel appliqué aux bornes du dispositif, permettant ainsi de simuler une modification géométrique du filament affectant le courant le traversant. Ce modèle permet d'appréhender l'influence de nombreux paramètres physiques se répercutant sur les caractéristiques électriques de la mémoire correspondant aux phases d'electroforming/set et reset. Le modèle montre ainsi que :

- *le courant de compliance, qui permet de contrôler le courant maximal admissible dans la mémoire pendant la phase d'électroforming/set, influence grandement la taille du filament et, de ce fait, le courant pendant la phase de reset.*

- *lorsque les énergies d'activation, de réduction et de dissolution du CF augmentent, les tensions nécessaires à l'électroforming/set et reset augmentent.*

- *la tension d'effacement et aussi affectée par les paramètres thermiques et électriques du filament (Kth_{CF} , α_T et ρ_{CF}), V_{reset} augmente lorsque ces paramètres augmentent.*

Afin d'exploiter ce modèle, une analyse de la dispersion des caractéristiques électriques a été réalisée en confrontant le modèle à des caractéristiques expérimentales afin d'appréhender la plage de variation de certains paramètres physique et ainsi donner un ordre d'idée sur cette variation expérimentale. Les résultats indiquent qu'elles sont principalement liées à la couche d'oxyde.

Enfin, une dernière étude a permis de comparer le fonctionnement de dispositifs mémoires en fonction de la température de façon expérimentale et à travers le modèle. Il montre notamment que dans ces deux cas il y a diminution des tensions d'electroforming/set et reset lorsque la température augmente, confortant donc notre choix du mécanisme de conduction dans l'oxyde ainsi que des mécanismes de commutation intervenant dans ces mémoires.

5. REFERENCES BIBLIOGRAPHIQUES

[Ando,87] Y. Ando and T. Itoh, "Calculation of transmission tunneling current across arbitrary potentiel barriers", *J. Appl. Phys.*, vol. 61, pp. 1497-1502, 1987.

[Arrhenius,89] S. Arrhenius, "Über die Reaktionngeschwindigkeit bei des Inversion von Rohrzucker durch Säuren, Zeit", *Phys. Chem.*, vol. 4, pp. 226-248, 1889.

[Bockris,00] J. Bockris, A. Reddy, and M. Aldeco, "Modern Electrochemistry 2A—Fundamentals of Electronics", 2nd ed. Norwell, MA: Kluwer, 2000.

[Bocquet,11] M. Bocquet, D. Deleruyelle, C. Muller, and J.-M. Portal, "Self-consistent physical modeling of set/reset operations in unipolar resistive-switching memories", *Appl. Phys. Lett.*, vol. 98, pp. 263507(1-3), 2011.

[Braune,24] H. Braune, "Über Diffusion in Mischkristallen", *Phys. Chem.*, pp. 110-147, 1924.

[Bruyere,70] J. C. Bruyere and Chakrave.Bk, " Switching and negative resistance in thin films of nickel oxide", *Appl. Phys. Lett.,* vol. 16, pp. 40, 1970.

[Cagli,08] C. Cagli, D. Ielmini, F. Nardi, and A. L. Lacaita, "Evidence for threshold switching in the set process of NiO-based RRAM and physical modeling for set, reset, retention and disturb prediction", *IEEE International Electron Devices Meeting Tech. Dig.*, pp. 301-304, 2008.

[Chang,08] S. H. Chang, S. C. Chae, S. B. Lee, C. Liu, T. W. Noh, J. S. Lee*, et al.*, "Effects of heat dissipation on unipolar resistance switching in Pt/NiO/Pt capacitors", *Appl. Phys. Lett.,* vol. 92, pp. 183507(1-3), 2008.

[Chen, 09] Y. S. Chen, H. Y. Lee, P. S. Chen, P. Y. Gu, C. W. Chen, W. P. Lin*, et al.*, "Highly Scalable Hafnium Oxide Memory with Improvements of Resistive Distribution and Read Disturb Immunity", *IEEE International Electron Devices Meeting Tech. Dig.,* pp. 95-98, 2009.

[Chen,11] Y.-Y. Chen, G. Pourtois, X.-P. Wang, C. Adelmann, L. Goux, *et al*. "Switching by Ni filaments in a HfO_2 matrix: a new pathway to improved unipolar switching RRAM", *IEEE International Memory Workshop,* pp. 1-4, 2011.

[Chua,71] L.-O. Chua, "Memristor – Missing circuit element", *IEEE Transactions on Circuit Theory,* vol. 18, pp. 507-519, 1971.

[Crowell,65] C.-R. Crowell, "The Richardson constant for thermionic emission in Schottky barrier diodes", Solid-State Electronics, vol. 8, pp. 395-399, 1965.

[De Salvo,00] B. De Salvo, G. Ghibaudo, G. Pananakakis, B. Guillaumot, and G. Reimbold, "A general bulk-limited transport analysis of a 10 nm-thick oxide stress-induced leakage current", *Solid-State Electronics,* vol. 44, pp. 895-903, 2000.

[Gao,08] B. Gao, S. Yu, N. Xu, L. F. Liu, B. Sun, X. Y. Liu, *et al.*, "Oxide-Based RRAM Switching Mechanism: A New Ion-Transport-Recombination Model", *IEEE International Electron Devices Meeting Tech. Dig.,* pp. 563-566, 2008.

[Gao,11] B. Gao, J. F. Kang, Y. S. Chen, F. F. Zhang, B. Chen, P. Huang, *et al.*, "Oxide-based RRAM: Unified microscopic principle for both unipolar and bipolar switching", *IEEE International Electron Devices Meeting Tech Dig.*, pp. 17-21, 2011.

[Gehring,04] A. Gehring, S. Selberherr, "Modeling of Tunneling Current and Gate Dielectric Reliability for Nonvolatile Memory Devices", *Transactions on Device and Materials Reliability*, vol. 4, pp. 306-319, 2004.

[Gibbons,64] J. F. Gibbons and W. E. Beadle, "Switching properties of thin NiO films", *Solid-State Electronics,* vol. 7, pp. 785-790, 1964.

[Goux,09] L. Goux, J. G. Lisoni, L. Courtade, C. Muller, M. Jurczak, D. J. Wouters, *et al.*, "On the bipolar and unipolar switching mechanisms observed in NiO memory cells made by thermal oxidation of Ni", *IEEE International Memory Workshop Tech. Dig.,* pp. 13-14, 2009.

[Gushterov,05] A. Gushterov and S. Simeonov, "Extraction of trap-assisted tunneling parameters by graphical method in thin n-Si/SiO_2 structures", *J. Optoelectronics and Advanced Materials,* vol. 7, pp. 1389-1393, 2005.

[Hur,10] J.-H. Hur, M.-J. Lee, C. B. Lee, Y.-B. Kim, C.-J. Kim, "Modeling for bipolar resistive memory switching in transition-metal oxides", *Physical Review B,* vol. 82, pp. 155321(1-5), 2010.

[Ielmini,00] D. Ielmini, A. S. Spinelli, M. A. Rigamonti, and A. L. Lacaita, "Modeling of SILC based on electron and hole tunneling - Part I: Transient effects", *IEEE Transactions on Electron Devices,* vol. 47, pp. 1258-1265, 2000.

[Ielmini,04] D. Ielmini, A. S. Spinelli, A. L. Lacaita, and M. J. van Duuren, "A comparative study of characterization techniques for oxide reliability in flash memories", *IEEE Transactions on Device and Materials Reliability,* vol. 4, pp. 320-326, 2004.

[Ielmini,08] D. Ielmini, "Threshold switching mechanism by high-field energy gain in the hopping transport of chalcogenide glasses", *Physical Review B,* vol. 78, pp. 035308(1-8), 2008.

[Ielmini,11] D. Ielmini, "Modeling the Universal Set/Reset Characteristics of Bipolar RRAM by Field- and Temperature-Driven Filament Growth", *IEEE Transactions on Electron Devices,* vol. 58, pp. 4309-4317, 2011.

[Inoue,08] I. H. Inoue, S. Yasuda, H. Akinaga, H. Takagi, "Nonpolar resistance switching of metal/binary-transition-metal oxides/metal sandwiches: Homogeneous/inhomogeneous transition of current distribution", *Physical Review B,* vol. 77, pp. 035105(1-7), 2008.

[Kim,05] Y. S. Kim, S. I. Ohmi, K. Tsutsui, H. Iwa, "Space-charge-limited currents in La_2O_3 thin films deposited by e-beam evaporation after low temperature dry-nitrogen annealing", *Japanese Journal of Applied Physics,* vol. 44, pp. 4032-4042, 2005.

[Kinoshita,08] K. Kinoshita, H. Noshiro, C. Yoshida, Y. Sato, M. Aoki, Y. Sugiyama, "Universal understanding of direct current transport properties of ReRAM based on a parallel resistance model", *J. Materials Research,* vol. 23, pp. 812-818, 2008.

[Lee,10] H. D. Lee, B. Magyari-Kope, Y. Nishi, "Model of metallic filament formation and rupture in NiO for unipolar switching", *Physical Review B,* vol. 81, pp. 193202(1-4), 2010.

[Martinez,10] E. Martinez, C. Guedj, P. Calka, S. Minoret, J. Buckley, Y. Bernard*, et al.*, "Properties of innovative resistive memories studied by X-ray and UV photoemission", *Surface and Interface Analysis,* vol. 42, pp. 783-786, 2010.

[Mott,56] N. F. Mott, "On the transition to metallic conduction in semiconductors", *Canadian Journal of Physics,* vol. 34, pp. 1356-1368, 1956.

[Nardi,11] F. Nardi, D. Ielmini, C. Cagli, S. Spiga, M. Fanciulli, L. Goux*, et al.*, "Control of filament size and reduction of reset current below 10 μA in NiO resistance switching memories", *Solid-State Electronics,* vol. 58, pp. 42-47, 2011.

[Pan,10] F. Pan, V. Subramanian, "A Kinetic Monte Carlo study on the dynamic Switching properties of Electrochemical Metallization RRAMs during the SET Process", *International Conference on Simulation of Semiconductor Processes and Devices*, pp. 19-22, 2010.

[Pan,11] F. Pan, S. Yin, V. Subramanian, "A Detailed Study of the Forming Stage of an Electrochemical Resistive Switching Memory by KMC Simulation", *IEEE Electron Device Letters*, Vol. 32, pp. 949-951, 2011.

[Pananakakis,95] G. Pananakakis, G. Ghibaudo, R. Kies, C. Papadas, "Temperature-dependence of the Fowler-Nordheim current in metal-oxide-degenerate semiconductor structures", *J. Appl. Phys,* vol. 78, pp. 2635-2641, 1995.

[Russo,09] U. Russo, D. Ielmini, C. Cagli, and A. L. Lacaita, "Self-Accelerated Thermal Dissolution Model for Reset Programming in Unipolar Resistive-Switching Memory (RRAM) Devices", *IEEE Transactions on Electron Devices,* vol. 56, pp. 193-200, 2009.

[Sawa,08] A. Sawa, "Resistive switching in transition metal oxides", *Materials Today,* vol. 11, pp. 28-36, 2008.

[Schuegraf,92] K.-F. Schuegraf, C.-C. King, C. Hu, "Ultra-thin Silicon Dioxide Leakage Current and Scaling Limit", *IEEE Symposium on VLSI Technology Tech. Dig.,* pp. 18-19, 1992.

[Shi,98] X. Shi, H. Fu, J. R. Shi, L. X. Cheah, B. K. Tay, P. Hui, "Electronic transport properties of nitrogen doped amorphous carbon films deposited by the filtered cathodic vacuum are technique", *J. Physics-Condensed Matter,* vol. 10, pp. 9293-9302, 1998.

[Strukov,08] D.-B. Strukov, G.-S. Snider, D.-R. Stewart, R.-S. Williams, "The missing memristor found", Nature, vol. 453, pp. 80-83, 2008.

[Strukov,09] D. B. Strukov, J. L. Borghetti, R. S. Williams, "Coupled Ionic and Electronic Transport Model of Thin-Film Semiconductor Memristive Behavior", *Small,* vol. 5, pp. 1058-1063, 2009.

[Tirano,11] S. Tirano, L. Perniola, J. Buckley, J. Cluzel, V. Jousseaume, C. Muller*, et al.*, "Accurate analysis of parasitic current overshoot during forming operation in RRAMs", *Microelectronic Engineering,* vol. 88, pp. 1129-1132, 2011.

[Tsu,73] R. Tsu and L. Esaki, "Tunneling in a finite superlattice", *Appl. Phys. Lett.*, vol. 22, pp. 562-564, 1973.

[Vandelli,11] L. Vandelli, A. Padovani, L. Larcher, G. Bersuker, D. Gilmer, P. Pavan, "Modeling of the forming operation in HfO_2-based resistive switching memories", *IEEE International Memory Workshop,* pp. 1-4, 2011.

[Waser,09] R. Waser, R. Dittmann, G. Staikov, K. Szot, "Redox-Based Resistive Switching Memories - Nanoionic Mechanisms, Prospects, and Challenges", *Advanced Materials,* vol. 21, pp. 2632, 2009.

[Wentzel,26] G. Wentzel, “Eine Verallgemeinerung der Quantenbedingungen für die Zweckeder Wellenmechanik”, *Zeitschrift für Physik A Hadrons and Nuclei*, vol. 38, no. 6, pp. 518-529, 1926.

[Xu,08] N. Xu, B. Gao, L. F. Liu, B. Sun, X. Y. Liu, R. Q. Han*, et al.*, "A unified physical model of switching behavior in oxide-based RRAM", *IEEE Symposium on VLSI Technology Tech. Dig.,* pp. 100-101, 2008.

[Yang,09a] Y. C. Yang, F. Pan, Q. Liu, M. Liu, F. Zeng, "Fully Room-Temperature-Fabricated Nonvolatile Resistive Memory for Ultrafast and High-Density Memory Application", *Nano Letters,* vol. 9, pp. 1636-1643, 2009.

[Yang,09b] M.-K. Yang, J.-W. Park, T.-K. Ko, J.-K. Lee, "Bipolar resistive switching behavior in Ti/MnO_2/Pt structure for nonvolatile memory devices", *Applied Physics Letters,* vol. 95, pp. 042105(1-3), 2009.

[Zhao,11] L. Zhao, J. Y. Zhang, Y. He, X. M. Guan, H. Qian, Z. P. Yu, "Dynamic Modeling and Atomistic Simulations of SET and RESET Operations in TiO_2-Based Unipolar Resistive Memory", *IEEE Electron Device Letters,* vol. 32, pp. 677-679, 2011.

CHAPITRE IV

ANALYSE COMPAREE DES PERFORMANCES ELECTRIQUES DE DISPOSITIFS A BASE D'OXYDE HFO_2 OU NIO

Dans ce quatrième chapitre, nous nous proposons d'étudier un nouveau matériau susceptible d'être intégré dans des dispositifs mémoires de type OxRRAM : il s'agit de l'oxyde de hafnium HfO_2. Ce nouveau candidat s'est imposé, depuis 2009, en raison de ses hautes performances en termes d'endurance et de reproductibilité des caractéristiques électriques [Chen,09 ; Sheu,09]. Ce quatrième chapitre se concentre, dans une première partie, sur une étude comparative des dispositifs intégrant soit un oxyde de nickel, soit un oxyde de hafnium. Cette étude portera sur les principales caractéristiques électriques des cellules mémoires, à savoir les opérations de programmation (i.e. électroforming, set et reset) et les performances en endurance et en rétention. L'objectif est de confronter leurs performances électriques afin de déterminer le matériau le plus propice à la réalisation de dispositifs intégrés.

La caractérisation électrique des dispositifs de type 1R (one resistor) fabriqués durant ce travail de thèse nécessite des précautions expérimentales spécifiques, en particulier lors des opérations de programmation, afin d'éviter la dégradation précoce des cellules. La deuxième partie de ce chapitre porte donc sur les techniques de caractérisation électrique permettant de limiter le courant parasite apparaissant dans les cellules lors des opérations d'électroforming ou de set (appelé aussi "courant d'overshoot").

Ce chapitre se termine par une étude originale montrant qu'il est possible d'exploiter l'écart entre les tensions d'électroforming et de set pour restaurer l'état de résistance des cellules mémoires, préalablement programmées et présentant une défaillance à la suite d'une élévation de température (correspondant, par exemple, à l'échauffement lié à la mise en boitier de la puce mémoire).

1. ETUDE COMPARATIVE DES PERFORMANCES ELECTRIQUES DES DISPOSITIFS A BASE D'OXYDE HFO_2 OU NIO

1.1. PRESENTATION DES DISPOSITIFS A BASE D'OXYDE HFO_2

L'utilisation de l'oxyde HfO_2 pour la réalisation de dispositifs mémoires au LETI a été décidée pour deux raisons principales :

- La première concerne les performances des dispositifs OxRRAM : il est apparu que l'oxyde de hafnium présentait des performances électriques nettement supérieures à celles des matériaux précurseurs de la technologie OxRRAM (en particulier l'oxyde de nickel), attirant de ce fait l'attention des principaux groupes de recherche internationaux travaillant sur le sujet [Baek,04; Lee, 09].
- D'autre part, d'un point de vue plus contextuel, le dépôt de l'oxyde HfO_2 est très bien maîtrisé au LETI puisqu'il est étudié et intégré depuis de nombreuses années en tant que diélectrique de grille pour les filières MOS avancées. Parvenir à développer des structures OxRRAM fiables à base de HfO_2 permettrait donc de proposer une technologie mémoire parfaitement compatible avec le flot de production d'une technologie embarquée de type « high-k /metal gate ».

Du point de vue technologique, la fabrication de cellules à base d'oxyde de hafnium ne se distingue de celle des cellules à base de NiO que par la nature de la technique de dépôt de la couche "mémoire" : la voie ALD (Atomic Layer Déposition) est utilisée pour le dépôt de la couche de HfO_2. Cette voie, devenue usuelle pour le dépôt de nombreux matériaux high-k, consiste en un dépôt chimique en phase vapeur. La méthode de dépôt est basée sur l'adsorption d'atomes à la surface de l'échantillon [Figure 4. 1]. Cette technique permet d'effectuer un dépôt couche atomique par couche atomique et d'obtenir une couche mince présentant une rugosité très faible et une épaisseur très bien maîtrisée (précision de l'ordre de l'angström). La Figure 4. 1 schématise le principe du dépôt par voie ALD. Pour obtenir un composé AB, le dépôt s'effectue en deux étapes : dans un premier temps, un gaz précurseur contenant l'élément A est injecté dans la chambre de réaction. Il réagit avec la surface pour former un dépôt monocouche. Une fois la surface saturée, le précurseur ne réagit plus. Une purge de la chambre est effectuée pour évacuer le gaz de précurseur ainsi que les produits de la réaction du précurseur avec la surface. La deuxième étape consiste à injecter dans la chambre un second précurseur contenant l'élément B qui réagit à son tour avec la monocouche créée par le premier précurseur. La réaction crée une monocouche AB, le précurseur et les produits de la réaction étant ensuite purgés. Le cycle de dépôt d'une monocouche par ALD comporte donc deux étapes d'injection de gaz précurseurs et deux étapes de purge. Pour le dépôt de l'oxyde HfO_2, les précurseurs utilisés sont $HfCl_4$ et H_2O.

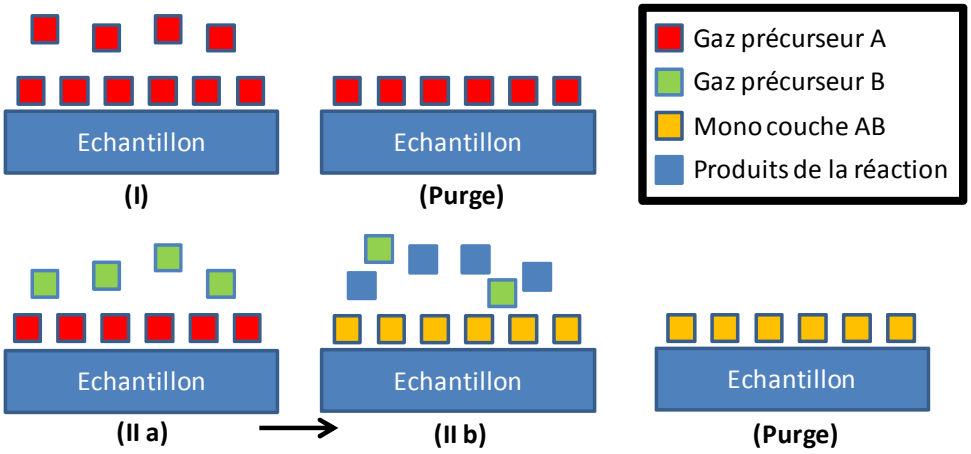


Figure 4. 1 : Schéma de principe d'un dépôt par voie ALD : (I) une monocouche A s'adsorbe sur le substrat (II) un dépôt de précurseur B sur la couche A est effectué, entre chaque étape une purge est nécessaire afin d'évacuer les gaz précurseurs et/ou issus de la réaction. Un nouveau cycle de dépôt peut être effectué afin d'accroître l'épaisseur de la couche AB.

La configuration généralement adoptée pour ce type de dépôt nécessite de chauffer le substrat à une température assez élevée (dans notre cas 350°C) afin d'accélérer la réactivité du précurseur oxydant et de former une couche avec un nombre limité de défauts. De la même façon que pour les dispositifs à base d'oxyde NiO, nous avons élaboré plusieurs dispositifs intégrant l'oxyde HfO_2 avec des épaisseurs variant de 10 à 20 nm [Jousseaume,11].

1.2. COMPARAISON DES OPERATIONS DE PROGRAMMATION

Des dispositifs à base d'oxyde NiO ou HfO_2 d'épaisseur de 10 ou 20 nm ont été fabriqués selon les mêmes flots de procédés avec des électrodes supérieures et inférieures en platine. Les caractéristiques géométriques étaient un diamètre de 1,8 µm et un plot de tungstène de 300 nm de diamètre. Dans cette partie nous allons comparer le comportement électrique des deux types de dispositifs lors des opérations d'électroforming, de reset et de set.

Dans cette étude, des rampes en tension avec une polarité positive ont été appliquées sur l'électrode supérieure et les caractéristiques électriques ont été mesurées sur plus d'une dizaine d'éléments mémoires différents (mesures effectuées sur le même banc).

1.2.1. OPERATION D'ELECTROFORMING

Les cellules ont été électroformées sous des conditions électriques identiques avec une rampe de tension d'environ 1 V/s, démarrant à 0 V et s'arrêtant lorsque le courant atteignait la compliance fixée à 1 mA. La Figure 4. 2 présente les distributions de Weibull des tensions d'électroforming (V_{Form}) relevées pour 24 dispositifs mémoires. Il apparaît, en premier lieu, une grande différence des tensions d'électroforming entre les oxydes HfO_2 et NiO.

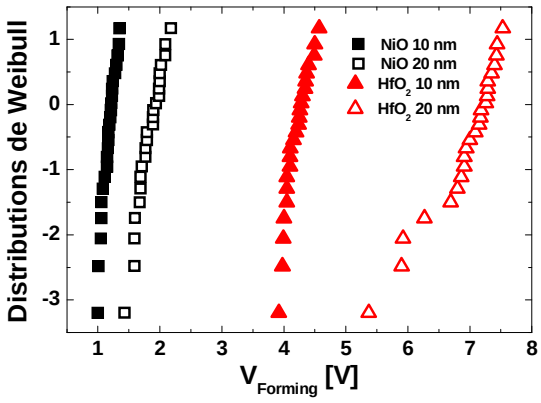


Figure 4. 2 : Distributions de Weibull des tensions d'électroforming des dispositifs pour différentes épaisseurs de la couche d'oxyde.

En effet, à épaisseur égale, les tensions d'électroforming sont plus de 4 fois plus grandes pour des dispositifs intégrant l'oxyde HfO_2 que pour ceux intégrant un oxyde de nickel. Cette première observation rejoint les études menées par Samsung en 2004, ayant notamment orienté les travaux vers l'oxyde de nickel en raison de sa faible tension d'électroforming [Baek,04]. Pour une épaisseur d'oxyde de 10 nm la tension d'électroforming est d'environ 1 V pour l'oxyde NiO contre environ 4 V pour l'oxyde de hafnium. Cette grande différence s'explique en partie par la valeur de la résistance initiale des cellules : dans le cas des dispositifs à base de HfO_2 celle-ci se situe autour de 10^{12} Ω alors qu'elle est comprise entre 10^6 et 10^7 Ω pour les dispositifs à base de NiO. Par voie de conséquence, le courant est donc plus important à tension identique pour des dispositifs à base de NiO. Outre les tensions plus élevées, on remarque également, pour une épaisseur d'oxyde de 20 nm, que les dispositifs à base de HfO_2 présentent une dispersion de la tension d'électroforming V_{Form} plus grande que les dispositifs à base de NiO. Les tensions d'électroforming varient de 5,3 à 7,5 V dans le cas de l'oxyde HfO_2 contre une variation de 1,3 à 2,1 V pour l'oxyde de nickel.

Des éléments mémoires aux caractéristiques électriques comparables ont été sélectionnés : il s'agit de dispositifs 1R intégrant soit une couche de 20 nm de NiO, soit une couche de HfO_2 de 10 nm. En outre, les structures mémoires intégrant une couche de HfO_2 de 20 nm d'épaisseur ont été écartées d'emblée en raison de leur tension d'électroforming élevée et de leur faible endurance.

La Figure 4. 3 présente une caractéristique I(V) correspondant à l'opération d'électroforming réalisées sur les deux types de dispositifs. Pour un dispositif à base de HfO_2 les niveaux de courant avant électroforming sont beaucoup plus faibles que pour les dispositifs à base de NiO. Ceci est en accord avec les résistances initiales discutées précédemment.

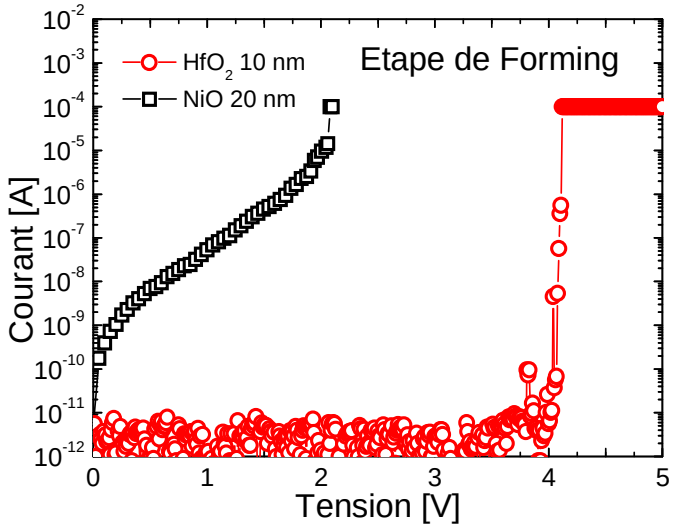
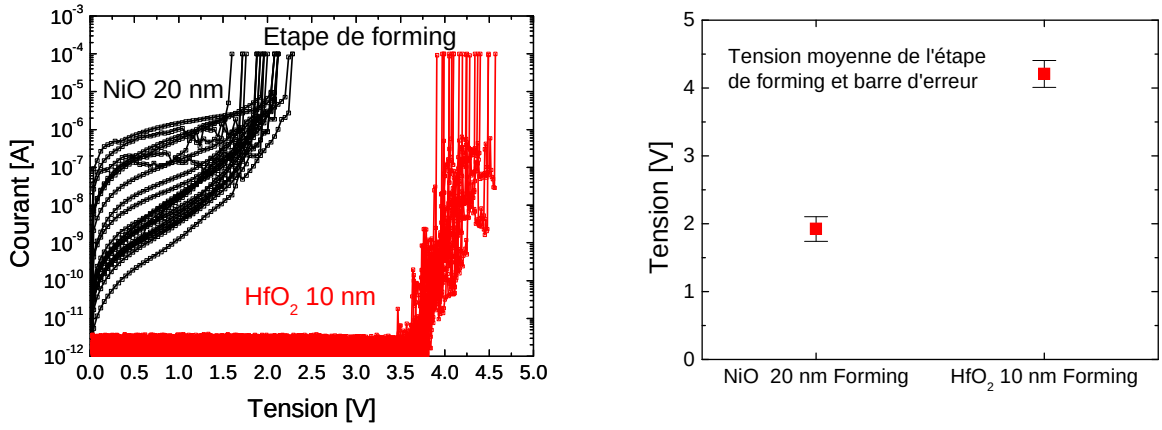


Figure 4. 3 : Caractéristiques d'électroforming de dispositifs intégrant soit un oxyde de nickel de 20 nm d'épaisseur, soit un oxyde de hafnium de 10 nm d'épaisseur.

On remarque que pour l'empilement $Pt/HfO_2/Pt$ le courant mesuré entre 0 et 3,5 V est en dessous du seuil de détection de l'appareil de mesure (10^{-11} A). Le courant reste dans le bruit de mesure jusqu'à une tension d'environ 4 V à laquelle le dispositif commute. Les dispositifs se distinguent entre eux par la dynamique du courant d'électroforming, le saut de courant étant bien plus abrupt pour l'oxyde HfO_2 dont le courant passe brutalement de 100 pA au courant de compliance fixé à 0,1 mA. Par contraste, l'oxyde NiO commute de manière plus progressive, avec un courant passant de 10 µA au courant de compliance. On observe ainsi une variation de 6 décades de courant pour l'oxyde de hafnium contre 1 décade pour l'oxyde de nickel [Jousseaume,11].



a) b)

Figure 4. 4 : a) Caractéristiques courant–tension mesurées lors de l'opération d'électroforming sur des dispositifs intégrant soit un oxyde de nickel de 20 nm d'épaisseur, soit un oxyde de hafnium de 10 nm d'épaisseur. b) Tensions d'électroforming moyennes avec leurs barres d'erreur extraites sur les deux types d'oxydes.

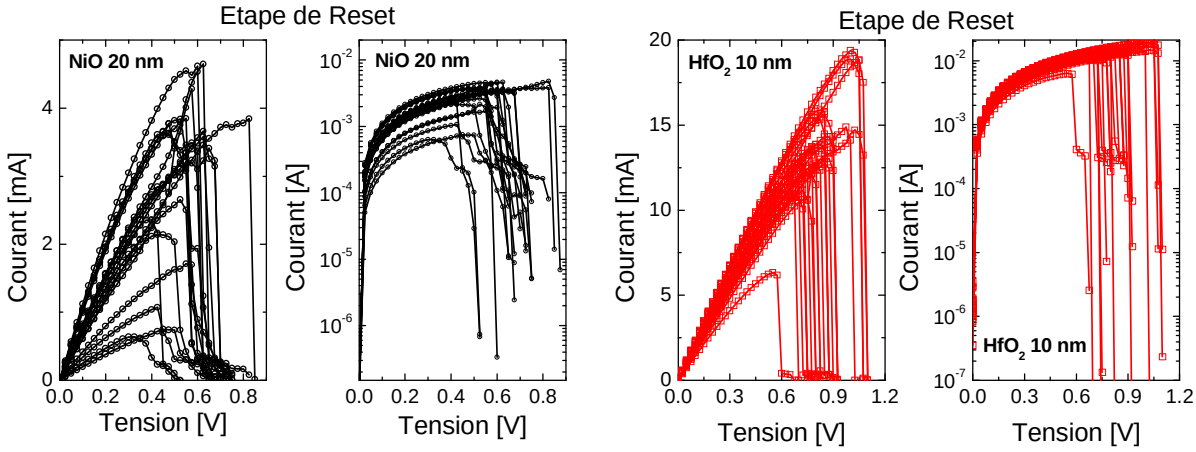
La Figure 4. 4a présente des caractéristiques I(V) quasistatistiques mesurées sur plus de 20 dispositifs lors de l'opération d'électroforming. On remarque que la tension d'électroforming moyenne est de l'ordre 1,9 V pour l'oxyde NiO contre 4,2 V pour

l'oxyde HfO_2, soit une tension deux fois plus grande pour une épaisseur deux fois plus faible [Figure 4. 4b].

Les analyses précédentes ont donc mis en évidence que les dispositifs à base de HfO_2 nécessitent des tensions d'électroforming plus élevées que celles des dispositifs à base de NiO. Cet effet peut sans doute s'expliquer par une résistance initiale des empilements $Pt/HfO_2/Pt$ bien supérieure à celle des structures Pt/NiO/Pt. Comme nous l'avons déjà mentionné dans le Chapitre 2, il existe une corrélation entre la résistance initiale du dispositif et la tension d'électroforming. Outre la différence de nature chimique des deux oxydes métalliques, l'origine de ce contraste de résistance initiale tient également à la méthode d'obtention de la couche "mémoire", la technique de dépôt par voie ALD étant connue pour la faible densité de défauts qu'elle induit.

1.2.2. OPERATION DE RESET

Après avoir comparé les étapes d'électroforming, il nous est apparu naturel de porter notre attention sur l'opération de reset, réalisée de façon subséquente. La Figure 4. 5 présente les caractéristiques de reset obtenues, comme précédemment sur des structures Pt/NiO(20 nm)/Pt [Figure 4. 5a] et Pt/HfO_2(10 nm)/Pt [Figure 4. 5b]. Afin de mieux appréhender le comportement de ces dispositifs pendant l'opération de reset, les caractéristiques courant-tension sont représentées, à la fois, en échelle linéaire et en échelle logarithmique.



a) b)

Figure 4. 5 : Caractéristiques I(V) mesurées lors de la première opération d'effacement (ou reset) des dispositifs intégrant une couche d'oxyde de a) 20 nm de NiO et b) 10 nm de HfO_2. Les caractéristiques sont représentées, à la fois, en échelles linéaires (à gauche) et logarithme (à droite).

On remarque pour ces caractéristiques que le courant de reset (défini comme le courant maximum de la caractéristique I(V)) est beaucoup plus élevé pour les dispositifs à base d'oxyde HfO_2 : cet effet peut s'expliquer par la tension d'électroforming plus élevée pour ces dispositifs créant ainsi un filament plus gros et nécessitant, par voie de conséquence, un courant de reset plus élevé pour le dissoudre [Goux,09]. On analysera en détaille ce phenomène dans la deuxième partie de ce chapitre et pour l'instant on se limite à une constatation de fait. L'hypothèse d'un chemin de conduction plus large pour les dispositifs à base d'oxyde HfO_2 est également supportée par les résistances des cellules

après électroforming R_{on} (définie ici comme étant V_{reset}/I_{reset}) bien plus faibles pour l'oxyde HfO_2 (valeur moyenne de 60 Ω) que pour l'oxyde NiO (valeur moyenne de 220 Ω). La moyenne et la dispersion des tensions et courant de reset sont représentées, pour les deux oxydes, sur la Figure 4. 6 : on remarque que la tension moyenne est plus élevée pour les dispositifs à base d'oxyde HfO_2, environ 0,8 V, contre environ 0,6 V pour les dispositifs à base d'oxyde NiO. En revanche, comme pour l'opération d'électroforming, la dispersion en tension est quasiment identique pour les deux types de dispositifs : 0,14 et 0,13 V pour les oxydes NiO et HfO_2 respectivement. S'agissant des courants de reset, les analyses statistiques confirment que l'opération de reset nécessite un courant 5 fois plus élevé pour les dispositifs à base d'oxyde HfO_2, avec une valeur moyenne de 14 mA contre 3 mA pour l'oxyde NiO. Concernant la puissance dissipée lors de l'opération de reset P_{reset} (définie comme étant $V_{reset} \times I_{reset}$), les dispositifs à base d'oxyde NiO nécessitent une puissance sensiblement inférieure (2 mW) à celle requise pour les dispositifs à base d'oxyde HfO_2 (11 mW).

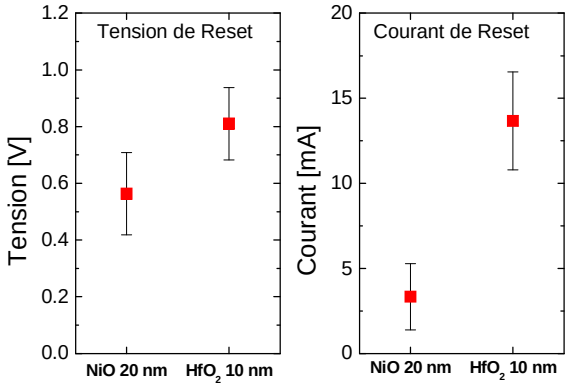
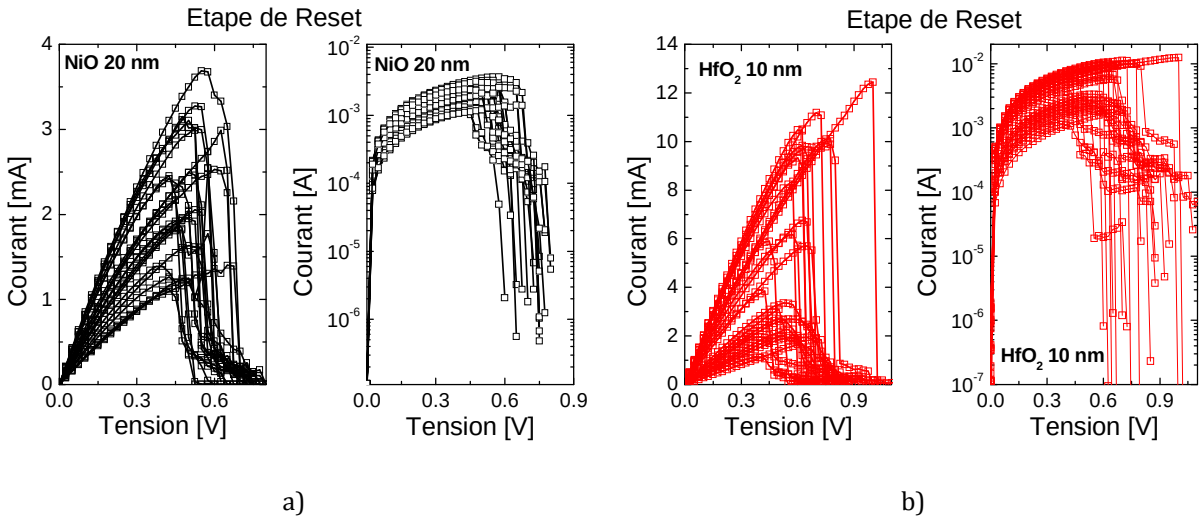


Figure 4. 6 : Valeur moyenne et barres d'erreurs de la tension et du courant mesurés lors de la première opération de reset sur les deux types d'oxydes.

Analysons maintenant l'opération de reset qui ne suit pas l'opération d'électroforming mais qui succède à une opération de set (qui s'effectue à tension plus faible que celle de l'électroforming). La Figure 4. 7 présente les caractéristiques I(V) mesurées, sur les deux types de dispositifs, lors des opérations de reset. On remarque qu'une plus grande proportion de dispositifs commute à des courants inférieurs à ceux de l'étape décrite précédemment : une moyenne de 2,3 mA contre 3,3 mA précédemment pour les dispositifs à base de NiO ; 5,9 mA contre 13,6 mA pour les dispositifs à base de HfO_2. Ceci peut être attribué à la pré-existence de portions de filaments lors de l'opération de reset succédant à une opération de set [Ielmini,10a].



a) b)

Figure 4. 7 : Caractéristiques I(V) mesurées lors de la seconde opération d'effacement (ou reset) sur des dispositifs intégrant soit une couche d'oxyde NiO de 20 nm d'épaisseur a), soit une couche d'oxyde HfO_2 de 10 nm d'épaisseur b). Les caractéristiques sont représentées en échelles linéaires (à gauche) et logarithme (à droite).

L'analyse statistique des caractéristiques électriques de reset pour les deux oxydes [Figure 4. 8] confirme que la tension et le courant nécessaires à l'effacement du dispositif diminuent, tout en étant toujours plus élevés pour des dispositifs à base d'oxyde HfO_2. On relève une tension moyenne de reset de 0,6 V pour les dispositifs à base de HfO_2 contre 0,5 V pour ceux intégrant l'oxyde NiO. Pour les dispositifs à base d'oxyde HfO_2, on observe que la dispersion en courant est plus importante pour un reset qui suit un set comparativement à un reset succédant à une opération d'électroforming (variation de 2,9 à 3,6 mA). En revanche, dans le cas des dispositifs à base d'oxyde NiO, cette dispersion diminue de 1,1 à 0,7 mA. De même, la puissance moyenne nécessaire à l'effacement de la cellule, P_{reset}, est plus faible pour un reset suivant un set que lorsqu'il succède à l'opération d'électroforming : 1,2 mW contre 2 mW pour l'oxyde NiO ; 3,7 mW contre 11 mW pour l'oxyde HfO_2.

Quel que soit le type d'oxyde intégré dans l'élément mémoire, on observe de façon beaucoup plus récurrente que précédemment un phénomène d'effacement en "marches d'escalier" : le courant ne chute pas de manière brutale [Figure 4. 5] mais plutôt de façon graduelle en passant par plusieurs valeurs intermédiaires [Figure 4. 7]. Ce phénomène, commenté dans la littérature [Xu,08 ; Demolliens,09 ; Kinoshita,12], peut s'expliquer par la formation de filaments multiples et/ou de géométrie complexe dont la dissolution partielle est à l'origine de l'apparition de ces paliers de courant. Une plus grande dispersion du courant de reset pour les éléments $Pt/HfO_2/Pt$ pourrait, de manière indirect, indiquer une grande disparité et dispersion du nombre de filaments dissolus entre chaque opération de set.

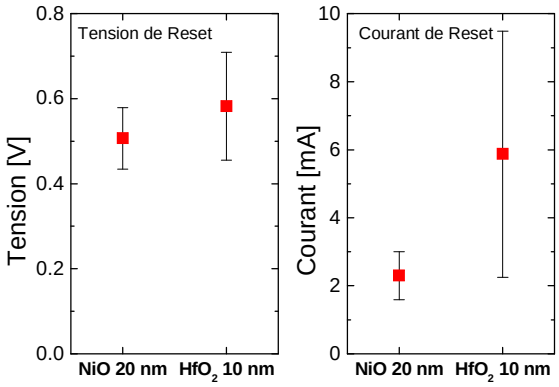
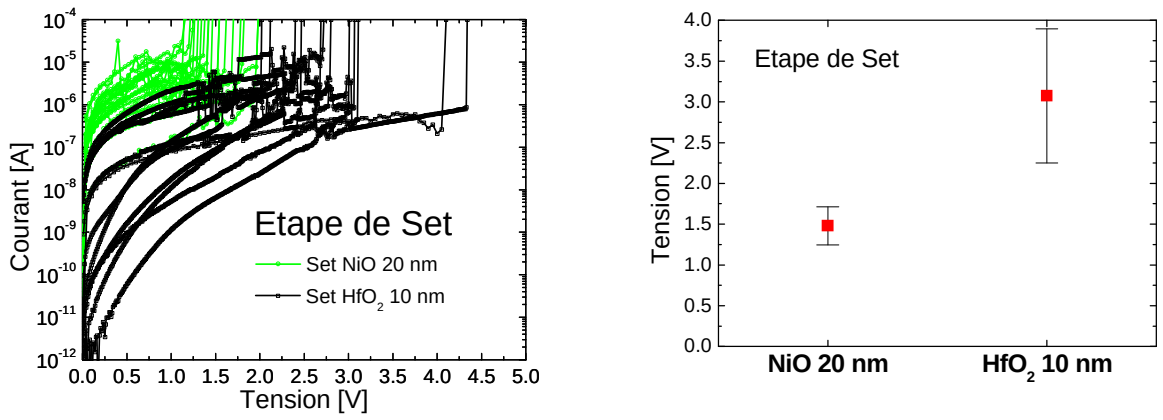


Figure 4. 8 : Valeurs moyennes et barres d'erreur de la tension et du courant de reset pour les deux types d'oxydes.

En résumé, l'analyse comparée des opérations de reset des structures Pt/HfO_2(10 nm)/Pt et Pt/NiO(20 nm)/Pt ont permis de mettre en évidence des niveaux de courant et de tension plus importants pour l'effacement d'empilements intégrant l'oxyde de hafnium. Ceci peut sans doute être corrélé aux tensions plus importantes lors de l'opération d'électroforming conduisant à la formation d'un filament de taille plus conséquente. Quel que soit le type d'oxyde, on remarque également qu'un courant d'effacement en marches d'escalier apparait de façon plus récurrente au cours du cyclage, cette forme du courant témoignant probablement de la présence de filaments conducteurs multiples et/ou de géométrie complexe à l'intérieur de l'oxyde.

1.2.3. OPERATION DE SET

L'opération de set, correspondant à la programmation d'un dispositif après un effacement, a ensuite été étudiée. La Figure 4. 9a présente une dizaine d'opérations de set pour les deux types d'oxydes. Comme pour l'étape d'électroforming, on remarque, une nouvelle fois, que les dispositifs à base d'oxyde HfO_2 nécessitent une tension plus élevée que les dispositifs à base d'oxyde NiO. Nous remarquons également que certaines opérations de set nécessitent parfois des tensions proches de celle utilisée pendant l'opération d'électroforming. Cet effet apparaissant plutôt en début de cyclage peut être perçu comme une destruction complète du ou des filaments lors de l'étape de reset précédente, nécessitant une reconstruction complète du (des) filament(s) lors de l'étape de set. À la différence d'une opération d'électroforming, on note cependant des courants de set beaucoup plus élevés indiquant une modification structurelle de l'empilement mémoire à ce stade de la programmation.



a) b)

Figure 4. 9 : a) Caractéristiques courant–tension correspondant à l'opération de set et mesurées sur des empilements Pt/HfO_2(10 nm)/Pt et Pt/NiO(20 nm)/Pt. b) Tensions de set moyennes et barres d'erreur extraites de ces caractérisations électriques.

L'analyse statistique de la Figure 4. 9b montre que la tension moyenne de set est effectivement plus basse que lors de l'opération d'électroforming [Figure 4. 4b] avec des valeurs d'environ 1,45 V pour l'oxyde NiO et 3,45 V pour l'oxyde HfO_2. Ceci représente une chute de tension d'environ 30% pour NiO et 20% pour HfO_2. Concernant la variation des tensions de set, on note une dispersion bien plus importante pour les cellules à base de HfO_2 (0,8 V) par rapport à l'oxyde NiO (0,2 V). Cet effet résulte directement des tensions de set anormalement élevées observées parfois sur l'oxyde HfO_2 (tensions proches des tensions d'électroforming).

Les résultats de cette étude montrent que les dispositifs à base d'oxyde HfO_2 ont, comme dans le cas de l'opération d'électroforming, une tension de programmation (set) plus élevée que celle des dispositifs à base d'oxyde NiO. Cependant, pour l'oxyde HfO_2, les tensions de set sont souvent très proches des tensions d'électroforming, donnant ainsi une indication indirecte sur l'opération de reset précédente, à savoir une dissolution quasi-complète du filament conducteur. On observe également que la tension de set présente une variabilité plus grande pour l'oxyde HfO_2, comparativement à l'oxyde NiO. Cette dernière observation suggère que les opérations de reset dans l'oxyde HfO_2 pourraient être réalisées selon un schéma multi-niveau [Chien,09; Lee,09; Wang,10].

1.2.4. SYNTHESE INTERMEDIAIRE

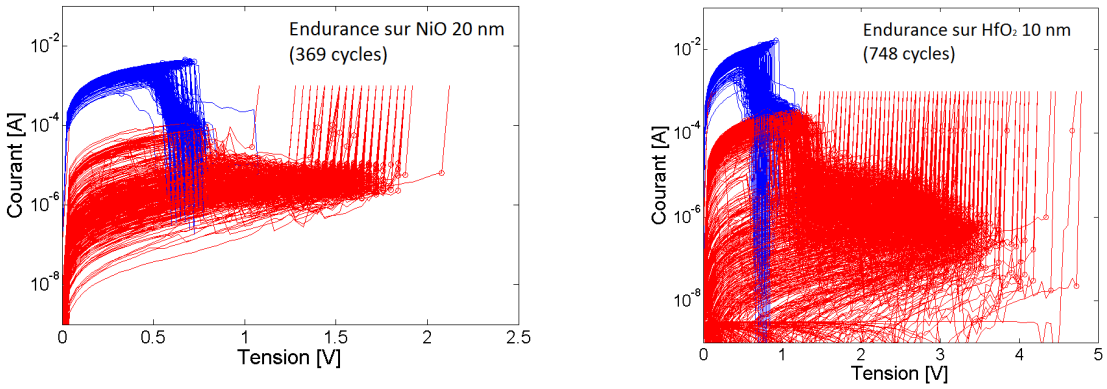
La grande différence de comportement entre les éléments mémoires Pt/HfO_2(10 nm)/Pt et Pt/NiO(20 nm)/Pt se situe au niveau de la consommation, la puissance de reset moyenne P_{reset} nécessaire à la commutation de l'état LRS vers l'état HRS étant 5 fois plus importante pour les dispositifs à base de $Hf0_2$ lorsque le reset suit une opération d'électroforming et 3 fois plus importante pour un reset suivant un set. Par ailleurs, les tensions d'électroforming, de reset et de set nécessaires à la commutation sont plus élevées pour l'oxyde HfO_2, comparativement à l'oxyde NiO. La dispersion de la tension de set et des courants de reset pour l'oxyde HfO_2 rend difficile la définition de seuils de commutation stables. En outre, on observe, sur les caractéristiques I(V) correspondant au reset, un effacement en "marches d'escalier", qui semblent d'autant plus nombreuses que le courant

d'effacement est élevé : ceci peut indiquer la présence de multi-filaments au sein de l'oxyde. Il en ressort également que la puissance nécessaire à l'effacement de la structure dépend grandement de la tension nécessaire aux opérations d'électroforming et de set. La tendance actuelle dans la litérature scientifique internationale est donc de diminuer les tensions d'électroforming en réduisant l'épaisseur d'oxyde ou en rajoutant des couches (de titane, par exemple) provoquant intentionnellement un niveau de defauts plus importants dans l'oxyde natif (à base d'HfO_2) [Cagli,11].

1.3. ENDURANCE DES DISPOSITIFS A BASE DE NIO OU HFO_2

En complément des études précédentes, l'analyse de l'endurance constitue un élément d'appréciation très important permettant d'évaluer le potentiel des deux technologies. Dans cette partie des dispositifs OxRRAM Pt/HfO_2(10 nm)/Pt et Pt/NiO(20 nm)/Pt ont été soumis à des tests d'endurance, consistant à appliquer des cycles de set/reset menés jusqu'à la défaillance des cellules, c'est-à-dire jusqu'à l'impossibilité de commuter à nouveau le dispositif. Pendant les tests d'endurance, les dispositifs sont cyclés jusqu'à atteindre le point où leur résistance LRS se situe aux alentours de 30 Ω ; en effet, en dessous de ce seuil, nous avons constaté que les dispositifs ne peuvent plus être effacés (le courant nécessaire à l'effacement des cellules devient trop important et finit par détruire le dispositif ou à le figer dans l'état LRS).

Les tests ont été effectués avec des rampes de tension de 1 V/s, une limitation en courant de 1 mA étant imposée par l'analyseur de paramètres lors des opérations d'électroforming et de set. A noter que ces tests ont été faits en modalité unipolaire. Au-delà de l'estimation du nombre de cycles d'écriture/effacement supportés par la structure mémoire, ce test permet également d'appréhender l'évolution des tensions de programmation et des résistances au cours des cycles. Cette étude permet donc de s'assurer que la dispersion de ces valeurs n'atteint pas de seuil critique pouvant provoquer un recouvrement des états logiques et, ainsi, aboutir à des erreurs de programmation. La Figure 4. 10 présente un faisceau de caractéristiques I(V) correspondant à des cycles d'endurance pour les dispositifs Pt/NiO(20 nm)/Pt [Figure 4. 10a] et Pt/HfO_2(10 nm)/Pt [Figure 4. 10b].



a) b)

Figure 4. 10 : Caractéristiques I(V) mesurées lors du cyclage des dispositifs Pt/NiO(20 nm)/Pt a) et Pt/HfO_2(10 nm)/Pt b).

Les tests d'endurance présentés sur la Figure 4. 10 correspondent aux meilleurs résultats en cyclage obtenus lors de la campagne de tests effectués sur plus d'une cinquantaine de dispositifs, pour les deux types d'oxydes.

On constate, en premier lieu, que les dispositifs à base d'oxyde HfO_2 présentent de meilleures performances que ceux à base d'oxyde NiO : le nombre de cycle avant défaillance n'est que de 369 cycles pour l'oxyde de nickel alors qu'il dépasse 5000 pour l'oxyde de hafnium (la Figure 4. 10 ne présente que les 750 premiers cycles). L'endurance moyenne des dispositifs selon l'oxyde intégré est représentée sur la Figure 4. 11. Même si ces résultats sont encore éloignés des meilleures performances relevées dans la littérature (plus de 10^6 cycles pour des dispositifs à base de NiO ou HfO_2 [Baek,04; Chen,09]), il faut cependant souligner que l'architecture de nos éléments mémoires de type 1R ne permet pas de contrôler le courant lors des opérations de set, ceci étant au détriment la fiabilité des dispositifs. En plus, un cyclage des cellules HfO_2 en modalité bipolaire a montré des résultats encore meilleurs [Cagli,11]. Nous aurons l'occasion de revenir sur ce point dans la seconde partie de ce chapitre.

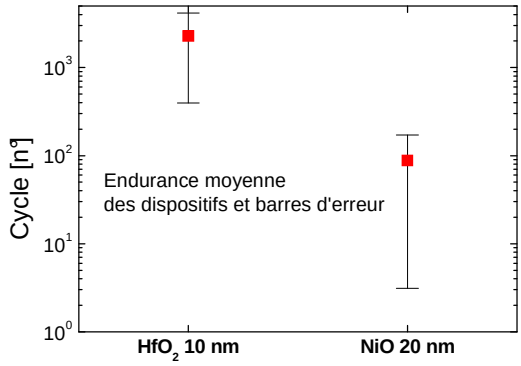
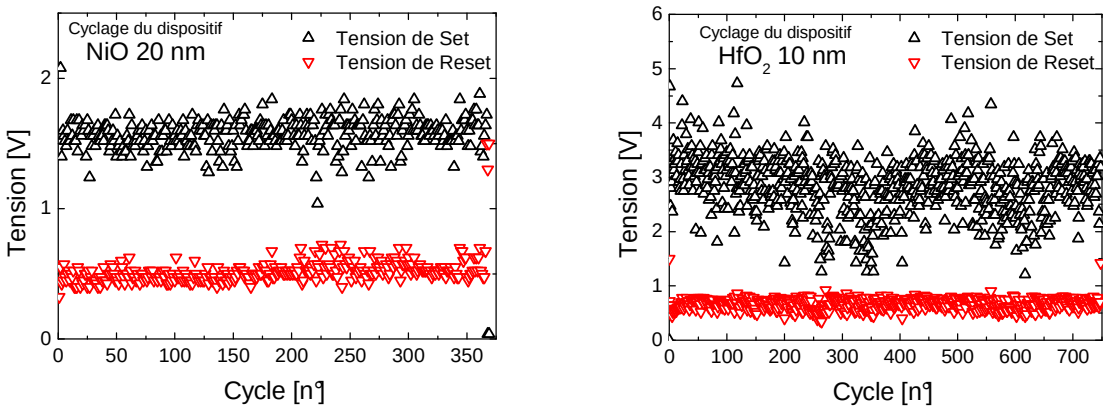


Figure 4. 11 : Endurance moyenne et barres d'erreur des dispositifs Pt/NiO(20 nm)/Pt et Pt/HfO_2(10 nm)/Pt.

Étudions maintenant plus précisément les résultats d'endurance de nos dispositifs : pour cela analysons l'évolution des tensions de set/reset au cours du cyclage [Figure 4. 12]. On remarque clairement que les dispositifs à base d'oxyde HfO_2 [Figure 4. 12b] présentent une fluctuation des tensions de set plus prononcée que celle des dispositifs intégrant l'oxyde NiO [Figure 4. 12a], fluctuation constatée comparativement à la durée de vie des dispositifs. Certaines opérations de set se font même à des tensions très proches des tensions de reset qui, quant à elles, restent très stable quel que soit le type d'oxyde.



a) b)

Figure 4. 12 : Évolution des tensions de set et de reset au cours du cyclage des dispositifs Pt/NiO(20 nm)/Pt a) et Pt/HfO_2(10 nm)/Pt b). Ici la totalité du cyclage est représenté pour le dispositif à base de NiO alors que pour HfO_2 uniquement les 750 premiers cylces des 5000 le sont.

Le niveau moyen et la dispersion des tensions de set/reset durant le test en endurance est présenté sur la Figure 4. 13. On remarque que la valeur moyenne et la dispersion des tensions relevées durant la phase d'endurance rejoignent les résultats des analyses précédentes montrant une grande stabilité des dispositifs en tension.

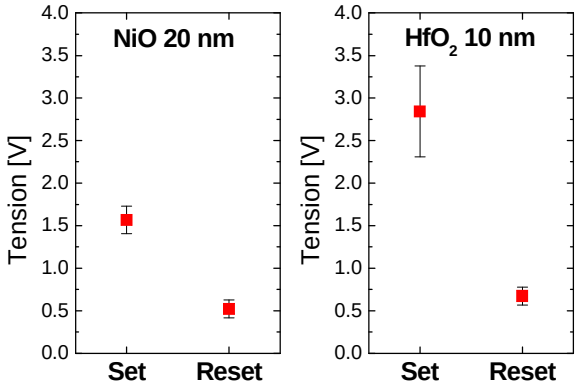


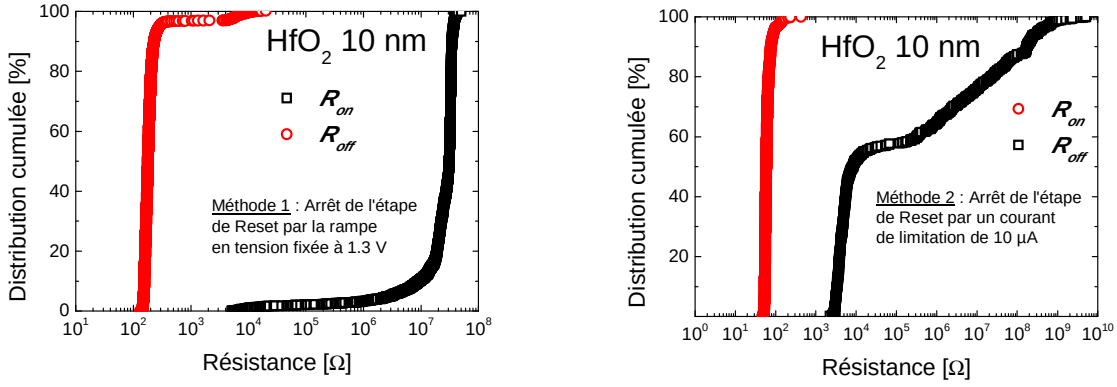
Figure 4. 13 : Valeur moyenne et barres d'erreur des tensions de set et de reset relevées pendant le test en endurance sur les deux types d'éléments mémoires.

Dans le but d'améliorer l'endurance des dispositifs, nous proposons un protocoles électriques permettant l'effacement (i.e. RESET) des éléments mémoires. En effet la méthode classique consiste à appliquer une rampe de tension jusqu'à une valeur prédéfinie avant le test et appliquée quel que soit niveau du courant traversant le dispositif. La nouvelle méthode consiste à fixer une compliance en courant pendant l'operation de RESET, de façon similaire à la procédure suivie lors d'une opération d'électroforming ou de set. Lorsque le courant traversant le dispositif pendant l'opération de reset devient inférieur au courant de compliance, la rampe en tension s'arrête indiquant qu'un reset a eu lieu (ce qui est, en quelque sorte, le contraire de l'utilisation du courant de limitation pendant l'opération d'électroforming/set où la rampe en tension s'arrête quand le courant dans le dispositif dépasse la compliance). Cette dernière méthode permet ainsi de moduler les états de résistance finaux R_{off} en

fonction de la valeur du courant de compliance choisi en fonction des tensions des opérations de set suivantes.

La Figure 4. 14 montre l'effet du courant de compliance sur la distribution des états de haute résistance durant un test d'endurance mené sur un dispositif Pt/HfO_2(10 nm)/Pt. Lorsque la méthode du courant de sûreté n'est pas appliquée et que la rampe en tension est appliquée jusqu'à sa valeur d'arrêt de 1,3 V, la distribution de la résistance R_{off} est centrée aux alentours de 10^7 Ω [Figure 4. 14a]. En revanche, lorsque l'effacement est limité par un courant de 10 µA (méthode no. 2), plus de 50% des cellules effacées se retrouvent dans un état de résistance compris entre 10^3 et 10^4 Ω et plus de 80% de la distribution correspond à des résistances inférieures à 10^7 Ω [Figure 4. 14b].

L'effet de cette méthode d'effacement améliore les performances des dispositifs à base de HfO_2. En effet, nous avons noté que l'on pouvait atteindre plus de 5000 cycles en limitant le courant pendant la phase d'effacement à une valeur minimale de 10 µA, contre environ 4000 cycles si le courant n'est pas limité. Les dispositifs à base de NiO sont également sensibles à ce protocole d'effacement : nous avons constaté que l'endurance ne dépassait pas la vingtaine de cycles si aucune précaution n'était prise sur le courant toléré, alors qu'une endurance de quelques centaines de cycles pouvait être atteinte dans le cas contraire.



a) b)

Figure 4. 14 : Distributions cumulées des états de résistances hautes et basses durant un test d'endurance pour les dispositifs à base de HfO_2 (10 nm) uniquement. a) Application d'une rampe de tension sans limitation du courant lors du reset. b) Utilisation d'un courant de sûreté de 10 µA lors du reset.

1.3.2. SYNTHESE INTERMEDIAIRE

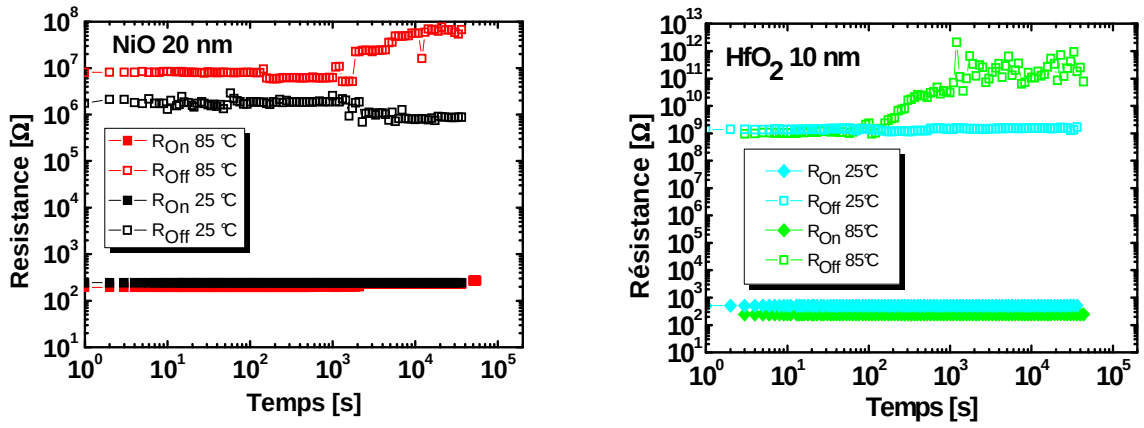
Une étude en endurance des dispositifs Pt/NiO(20 nm)/Pt et Pt/HfO_2(10 nm)/Pt a été effectuée. Les résultats de cette étude montrent que les dispositifs à base d'oxyde HfO_2 sont bien plus endurants que ceux à base d'oxyde NiO. Même s'ils requièrent des tensions et courants de programmation plus élevés, plus de 5000 cycles de set/reset ont été atteints sur les éléments Pt/HfO_2/Pt contre seulement quelques centaines de cycles sur les structures Pt/NiO/Pt. En complément, les études en endurance montrent que la dispersion des courants de reset, même s'ils se révèlent plus élevés pour les dispositifs à base de HfO_2, restent stable au cours des cycles de set/reset, ceci n'étant pas le cas pour l'oxyde NiO.

Dans ce contexte, une méthode permettant d'améliorer l'endurance des dispositifs a été développée : elle consiste à limiter à un courant de compliance de faible intensité (typiquement 10 µA) pendant la phase d'effacement, stoppant la rampe en tension lorsque le courant mesuré est inférieur à ce seuil. Cette solution permet de rester sur des niveaux de résistance de RESET modérés destinés à limiter la tension de l'opération de set suivante. L'utilisation de cette méthode permet d'augmenter la durée de vie des dispositifs mémoires.

1.4. RETENTION DES DISPOSITIFS A BASE DE NIO OU HFO_2

Afin de dresser une étude comparative complète des deux technologies, étudions à présent les performances des cellules en rétention. Pour cela, nous avons testé le fonctionnement des dispositifs sur deux cycles avant de les programmer dans un état LRS ou HRS afin d'observer l'évolution temporelle des résistances mesurées sous une tension de lecture limitée à 100 mV de manière à ne pas modifier l'état des cellules. Une sollicitation thermique a également été ajoutée pour accélérer la défaillance et appréhender ainsi les performances en rétention [Lee,08]. L'élévation de température est réalisée grâce à un four ou directement sur un banc de caractérisation électrique muni d'un support chauffant (la stabilité des mesures est cependant limitée à des températures d'environ 85°C). La Figure 4. 15 présente des tests en rétention de dispositifs à base de NiO et de HfO_2 placés dans des états de résistance HRS et LRS, pour des températures variant entre 25 à 85°C.

Ces tests montrent une grande stabilité des dispositifs pour l'état de basse résistance (R_{on}) où aucune modification de la résistance n'est observée pour des temps de rétention allant jusqu'à 10^4 s. Cette stabilité, observée par d'autres groupes [Kugeler,09], peut s'expliquer par une température bien inférieure à celle nécessaire à la dissolution des filaments conducteurs [*cf.* Chapitre 3]. Pour les états de haute résistance (R_{off}), une variation temporelle est observée pour les deux oxydes, même si cette dérive ne conduit pas à un changement d'état de la cellule. Cette légère variation des états de résistance R_{Off} peut s'expliquer par un effet RTN "Random Telegraph-signal Noise" où la création de défaut métastable par une tension de lecture, certes très restreinte, génère une fluctuation du courant (et donc de la résistance) dans le dispositif [Ielmini,10b].



a) b)

Figure 4. 15 : Tests en rétention à 25 et 85°C de dispositifs à base de NiO a) et de HfO_2 b) placés soit dans l'état HRS, soit dans l'état LRS.

Afin de compléter l'étude des performances en rétention à température plus élevée, des mesures ont été effectuées, cette fois-ci, après avoir placé les dispositifs dans un four. Une lecture à intervalles de temps réguliers est faite en sortant les dispositifs du four.

Dans ce nouveau test de rétention, seuls les dispositifs à base d'oxyde HfO_2 ont été étudiés. Plusieurs dispositifs ont été programmés dans un état de basse résistance (après avoir subi, au préalable, une séquence électroforming/reset) puis placés dans un four. La Figure 4. 16 montre l'évolution temporelle des niveaux de résistance de plusieurs dispositifs placés à 300°C.

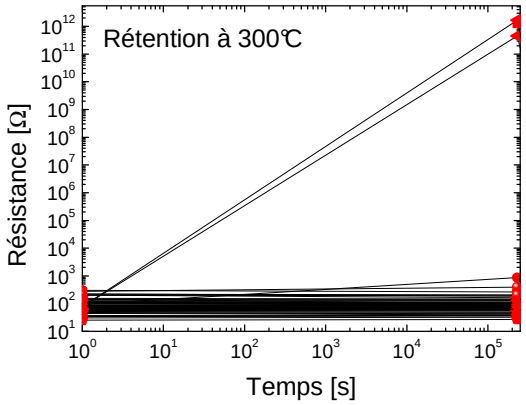


Figure 4. 16 : Test en rétention à 300°C de dispositifs à base de HfO_2 placés dans l'état LRS.

On constate qu'après plus de 2×10^5 s à 300°C très peu de dispositifs placés dans un état de résistance faible ont commuté vers un état de haute résistance, la proportion de dispositifs ayant commuté pouvant être estimée à environ 4%. Ce comportement, même minoritaire laisse à penser à une dissolution du filament conducteur [Russo,09]. Les dispositifs placés dans un état de haute résistance (R_{off}) ne présentent aucune commutation sous l'effet de la température. Les dispositifs à base d'oxyde HfO_2 présentent donc une excellente stabilité, même à des températures très élevées.

Toutefois, après ce test de rétention, les dispositifs ont été programmés puis effacés à nouveau afin de valider leur fonctionnalité : il s'avère que seulement 33% des dispositifs, ayant commuté ou non pendant le test, fonctionnent encore et supportent plusieurs dizaines de cycles de set/reset. Ceci démontre que l'exposition à une température, même si elle n'engendre de perte d'information, réduit les performances des dispositifs mémoires.

Comme l'indique la Figure 4. 17, les tensions de set et de reset d'un dispositif ayant subit 50 cycle de set/reset, portés à haute température et fonctionnant encore, ne présente que très peu de différences en comparaison avec un dispositif cyclé de référence. Seul un léger décalage d'environ 0,15 V vers des tensions plus élevées est observé pour l'opération de reset.

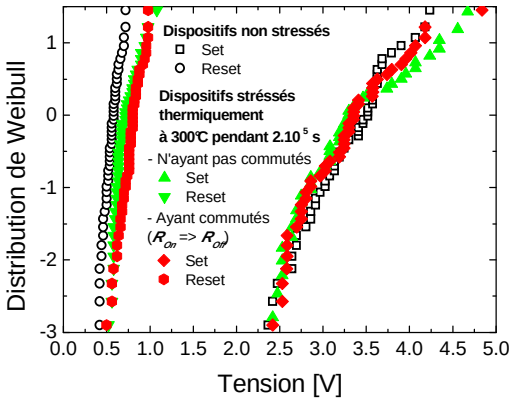


Figure 4. 17 : Distributions de Weibull des tensions de set et de reset mesurées pendant un cyclage sur un dispositif porté ou non à 300°C et ayant ou non commuté d'un état de résistance R_{On} vers un état de résistance R_{Off}.

L'analyse des dispositifs à base d'oxyde HfO_2 dans un état de basse résistance s'est poursuivie par des tests de rétention de plus de 2 jours à 375°C. Cette fois-ci avant d'être placés dans le four, les dispositifs avaient subi 50 cycles de set/reset. À la sortie du four, 50% environ des dispositifs n'étaient pas défaillants, c'est-à-dire qu'ils n'avaient pas commuté et qu'ils étaient encore capables de supporter des opérations répétées de set/reset. Les autres dispositifs étaient dans un état de très basse résistance (~30 Ω) et ne commutaient plus après 50 cycles de set/reset. La comparaison des distributions de Weibull des tensions de set et reset pendant un cyclage mesurée sur un même dispositif, avant et après exposition à 375°C, montre qu'il n'y a pas de grande modification à signaler excepté un faible décalage de la tension de reset après sollicitation thermique ainsi qu'une dispersion des tension de set augmentée [Figure 4. 18].

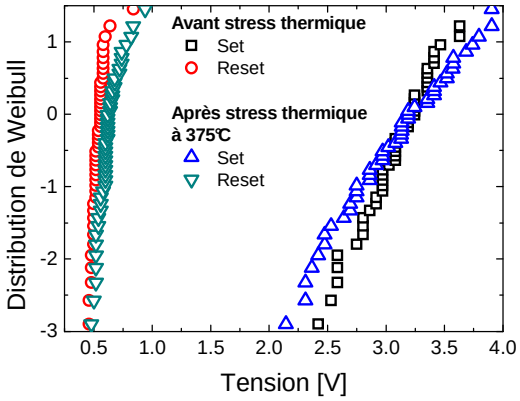
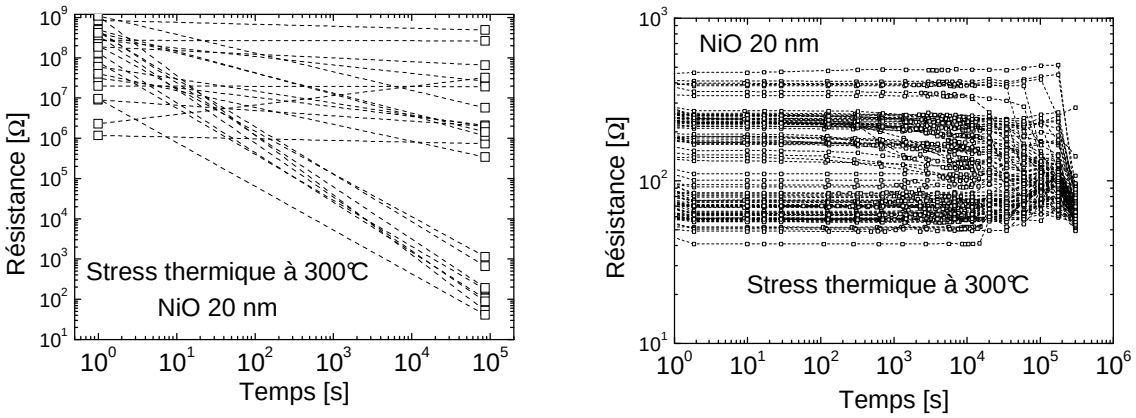


Figure 4. 18 : Distributions de Weibull des tensions de set et de reset lors d'un test d'endurance de 50 cycles effectué avant et après une sollicitation thermique à 375°C pendant 2 jours (mesures effectuées sur un même dispositif).

Des tests de rétention ont également été menés sur des dispositifs intégrant un oxyde NiO de 20 nm d'épaisseur et portés à 300°C pendant plus de 10^5 s alors qu'ils étaient dans un état de résistance R_{Off} [Figure 4. 19a] ou R_{On} [Figure 4. 19b].

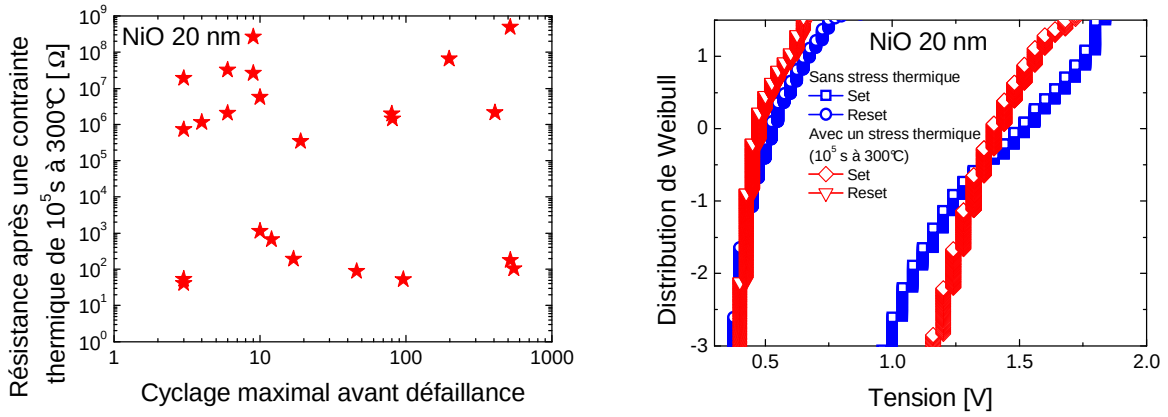


a) b)

Figure 4. 19 : Test de rétention à 300°C mené sur des dispositifs mémoires Pt/NiO(20 nm)/Pt placés soit dans un état de haute résistance a), soit dans un état de basse résistance b).

On observe qu'une partie des dispositifs placés dans un état de haute résistance pendant le test de rétention à 300°C bascule vers des valeurs de résistance comprises entre 30 Ω et 3 kΩ, effet non observé pour les dispositifs à base d'oxyde HfO_2. Le reste de la population de dispositifs se stabilise dans un état de résistance élevée. Pour les dispositifs déjà dans un état de basse résistance et portés à 300°C, on observe que les niveaux restent stables pendant plus de 10^4 s avant d'augmenter progressivement puis chuter brusquement vers une valeur de résistance aux alentours de 50 Ω. À ce stade les dispositifs ne peuvent plus être effacés.

Un test de programmation/effacement de dispositifs mémoires à base de NiO après rétention à 300°C pendant plus de 10^5 s en état de haute résistance montre que les dispositifs sont encore fonctionnelle [Figure 4. 20a]. En analysant ces résultats en endurance il s'avère que les performances des dispositifs stressés obtenues sont comparables avec des dispositifs non stressés [*cf.* §1.3]. L'analyse des tensions de set et de reset après un stress thermique à 300°C pendant plus de 10^5 s semble montrer une diminution de la dispersion des tensions de set et également celle de reset [Figure 4. 20b].



a) b)

Figure 4. 20 : a) Exemple de test d'endurance mené sur un dispositif Pt/NiO/Pt placé dans un état de haute résistance et porté à 300°C pendant 10^5 s. b) Distributions de Weibull des tensions de set et de reset

relevées lors de tests d'endurance effectués sur plusieurs cellules, avant et après sollicitation thermique à 300°C pendant 10^5 s.

1.4.2. SYNTHESE INTERMEDIAIRE

Dans cette partie, les performances en rétention de dispositifs Pt/NiO(20 nm)/Pt et Pt/HfO_2(10 nm)/Pt ont été analysées à différentes températures. Cette étude montre que les dispositifs présentent de bonnes caractéristiques de rétention pour des températures inférieures ou égales à 85°C sur des durées allant jusqu'à 10^4 s. Cependant, lorsque la température atteint 300°C, des changements d'états de résistance peuvent intervenir pour des temps de rétention avoisinant 10^5 s.

Pour les cellules à base d'oxyde HfO_2, on observe un basculement de l'état de basse résistance vers un état de haute résistance que pour 4% de la population des dispositifs, sur le reste de la population 33% des dispositifs réussissent encore un test de programmation/effacement. Cependant, après une sollicitation thermique à 375°C pendant 2 jours, 50% des dispositifs fonctionnent encore et ne présentent aucune modification des tensions de set et de reset, celles-ci étant comparables à celles des dispositifs non stressés.

Une étude a également été menée sur des dispositifs à base d'oxyde NiO placés à 300°C pendant plus de 10^5 s. Il en ressort que des commutations R_{off} vers R_{on} peuvent apparaitre pour des dispositifs placés initialement dans un état de haute résistance. L'effet du stress thermique semble même contribuer à diminuer la dispersion de la tension de set et dans une moindre mesure la tension de reset. En revanche des dispositifs placés dans un état de basse résistance et subissant un stress thermique à 300°C pendant plus de 10^5 s changent leurs résistances vers des valeurs plus basses de l'ordre de 50 Ω rendant les futures commutations impossibles.

1.5. PROGRAMMATION DES DISPOSITIFS PAR IMPULSIONS DE TENSION

Une fois embarquées dans le système électronique, les mémoires sont programmées par des impulsions de tension [Wei,08]. Cette partie a pour objectif d'appréhender les performances des dispositifs lorsqu'ils sont programmés par des impulsions.

D'un point de vue expérimental, un générateur d'impulsions a été installé sur le banc de mesure manuel. Le schéma du câblage utilisé est présenté sur la Figure 4. 21 : la sortie du générateur est connectée à une pointe de mesure placée sur l'une des électrodes du dispositif mémoire (pointe 1), tandis que l'autre électrode est au plan de masse du montage par la deuxième pointe de mesure (pointe 2). La pointe 1 a été modifiée de façon à récupérer le signal aux bornes du dispositif sur un oscilloscope à deux voies. Pour cela une résistance de 10 kΩ a été soudée directement sur le porte pointe. Cette résistance a une double utilité : elle permet l'observation des signaux tout en protégeant les dispositifs (résistance de charge R_{load}) lors de l'opération d'électroforming. En effet, le générateur d'impulsions ne permet pas d'imposer une compliance en courant.

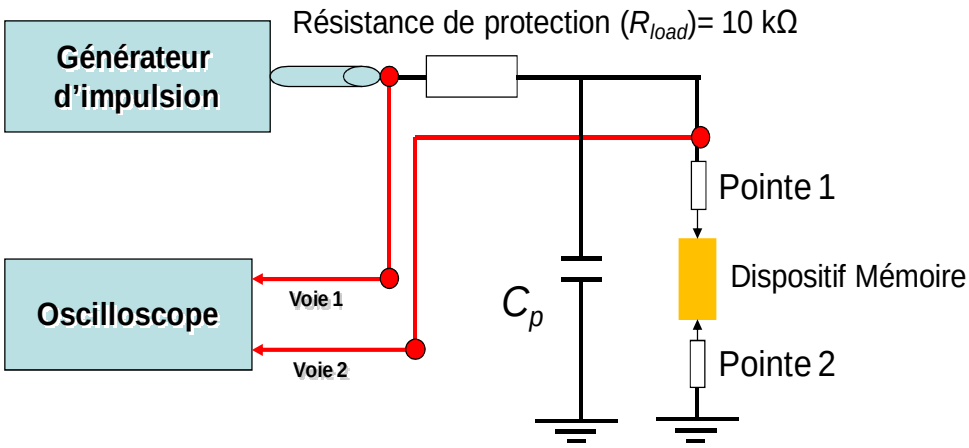
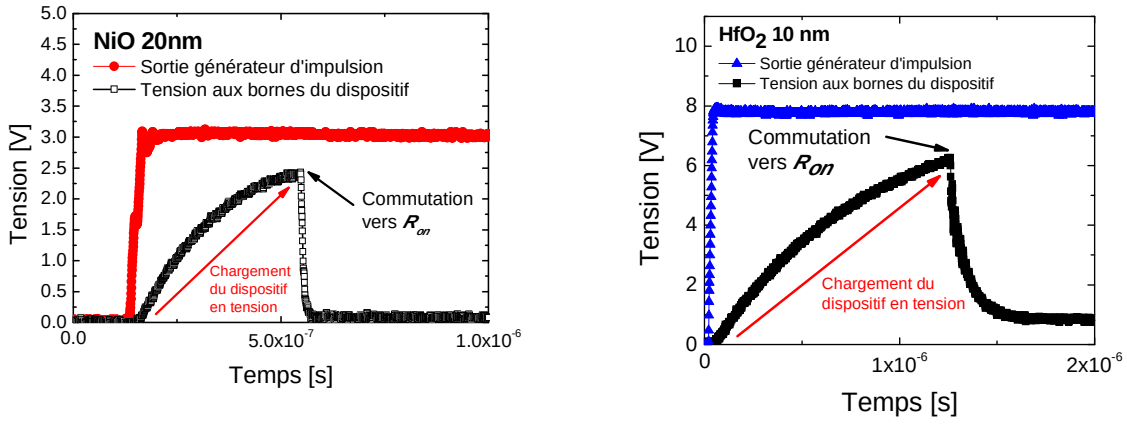


Figure 4. 21 : Schéma de câblage du banc de mesure impulsionnelle comprenant un générateur d'impulsion, un oscilloscope à deux voies et une résistance de protection R_{load}.

Des programmations en mode dynamique permettent de réaliser des opérations d'électroforming, de set et de reset. Toutefois, la durée et l'amplitude de l'échelon de tension doivent être convenablement ajustées de manière à ce que les opérations soient effectives avec une seule impulsion. Il faut également noter que, comparativement au mode quasi-statique, il est plus contraignant d'analyser les caractéristiques électriques : l'extraction des résistances R_{off} et R_{on} nécessite une opération supplémentaire de lecture.



a) b)

Figure 4. 22 : Caractéristique V(t) de programmation par une méthode pulsée réalisée sur des dispositifs Pt/NiO(20 nm)/Pt a) et Pt/HfO_2(10 nm)/Pt b). La tension résiduelle de 0,8 V après commutation est due à l'insertion d'une résistance de lecture R_{read} de 1 kΩ entre la pointe no. 2 et la masse.

La Figure 4. 22 montre des caractéristiques V(t) correspondant à l'opération d'électroforming obtenue par application d'une impulsion de tension aux bornes des dispositifs. On observe, en premier lieu, une augmentation de la tension aux bornes du dispositif présentant un comportement exponentiel similaire à la charge d'un condensateur dans un circuit RC : cette première phase correspond au chargement de l'élément mémoire au travers de la résistance de protection, des capacités parasites du circuit et de la capacité propre de la structure. La commutation (*i.e.* électroforming) est indiquée par une chute brutale de la tension aux bornes du dispositif mémoire. Cette

chute de tension s'explique simplement en considérant un pont diviseur de tensions constitué par la mise en série de la résistance de protection et de l'élément mémoire. En effet, la tension délivrée par le générateur se retrouve aux bornes de la résistance de protection (V_{load}) et aux bornes de l'élément mémoire (V_{cell}) :

$$V_{généré} = V_{load} + V_{Cell}$$

– Pendant l'opération d'électroforming et avant la commutation du dispositif, l'élément mémoire présente une impédance beaucoup plus élevée que la résistance de protection de 10 kΩ. Le potentiel du générateur d'impulsion se retrouve alors aux bornes du dispositif en se chargeant à travers la résistance R_{load} et une capacité Cp.

$$V_{Cell(t)} = \left[\left[\frac{R_{cell}}{R_{cell}+R_{load}}\right].V_{généré(t)}\right] * \left[1 - exp^{\left[\frac{-t}{(R_{load}*C_p)}\right]}\right]$$

$\left[\frac{R_{cell}}{R_{cell}+R_{load}}\right] \sim 1$, car R_{cell} en état initial (> $10^6 \Omega$) est très grand devant R_{load} donc :

$$V_{Cell(t)} = V_{généré(t)} * \left[1 - exp^{\left[\frac{-t}{(R_{load}*C_p)}\right]}\right] \qquad (4.\ 1)$$

– Lors de la commutation, l'élément mémoire bascule dans un état de faible résistance et son impédance chute en dessous de R_{load}, ceci ayant pour effet de transférer la chute de potentiel aux bornes de la résistance de protection.

$$V_{Cell} = \left[\frac{R_{cell}}{R_{cell}+R_{load}}\right].V_{généré} \qquad (4.\ 2)$$

Comme nous l'avons vu dans les paragraphes précédents, les tensions nécessaires à l'opération d'électroforming peuvent varier d'un dispositif à l'autre, ce qui implique de choisir une amplitude d'impulsion suffisamment élevée pour assurer la programmation des dispositifs. La Figure 4. 22 montre des exemples d'opérations d'électroforming réalisés par une méthode impulsionnelle sur un dispositif Pt/NiO(20 nm)/Pt avec une vitesse de rampe de programmation de 9×10^7 V/s [Figure 4. 22a] et sur un dispositif Pt/HfO_2(10 nm)/Pt avec une vitesse de rampe de $2{,}3\times10^8$ V/s [Figure 4. 22b]. Il est à noter que les rampes appliquées ne sont pas celles subies par les éléments mémoires, en raison de la capacité du montage C_p. Celle-ci entraîne une vitesse de rampe de l'ordre de 5×10^6 V/s pour les oxydes NiO et HfO_2.

Les tensions de commutation dépendent de la vitesse de la rampe en tension : pour des rampes très rapides correspondant à une programmation impulsionnelle, une structure Pt/NiO/Pt commute à 2,4 V, soit une augmentation d'environ 20% de la tension de set par rapport à celle obtenue en mode quasistatique avec une vitesse de l'ordre de 1 V/s [*cf.* Figure 4. 2]. Le même type de comportement est observé pour des empilements Pt/HfO_2/Pt : la tension d'électroforming passe de 4,0 à 6,2 V entre un mode quasistatique et un mode impulsionnel, soit une augmentation de 55%. Une analyse détaillée, présentée sur la Figure 4. 23, a permis d'appréhender l'augmentation de la tension d'électroforming avec la vitesse de la rampe en tension. Ces tendances sont confirmées dans la littérature sur des dispositifs intégrant l'oxyde NiO [Cagli,08]. En

effet une sollicitation électrique plus courte pendant la procédure d'électroforming nécessite une puissance plus élevée afin de réduire l'oxyde et donc commuter le dispositif [équation de Bulter-Volmer *cf.* Chapitre 3] contribuant ainsi au même résultat qu'une sollicitation longue à puissance faible. Ici, la tension appliquée sur le dispositif correspond au paramètre de puissance. L'évolution de la tension de forming en fonction de la vitesse de rampe est notamment plus importante pour les dispositifs à base de HfO_2, l'énergie nécessaire à la réduction de l'oxyde est plus importante que pour des dispositifs à base de NiO.

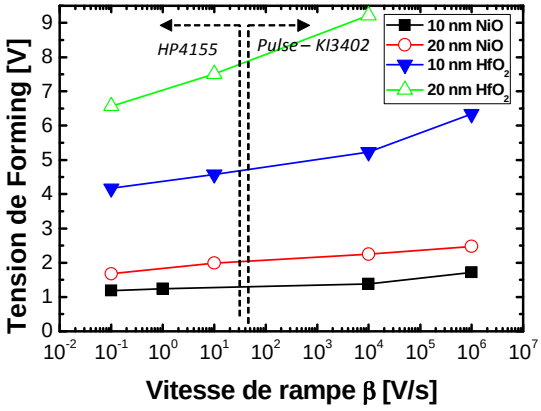
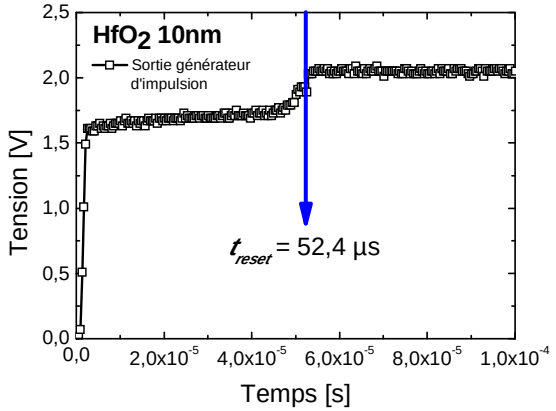


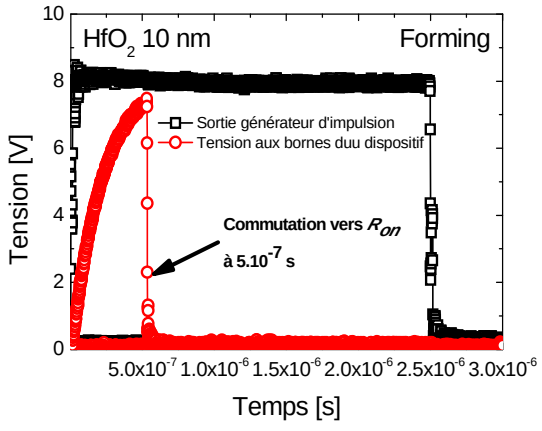
Figure 4. 23 : Évolution de la tension d'électroforming des dispositifs mémoires en fonction de la vitesse de la rampe en tension appliquée.

Les temps de commutation dépendent inévitablement de la résistance de protection qui conditionne le temps de charge de la capacité formée par l'élément mémoire. Avec une résistance de protection de 10 kΩ il est possible de programmer les cellules à des temps inférieurs à 0,5 et 1,3 µs pour les structures Pt/NiO(20 nm)/Pt et Pt/HfO_2(10 nm)/Pt respectivement.

Il est également possible d'effectuer des opérations de reset en mode impulsionnel. Pour cela, la résistance de protection placée sur le porte-pointe doit être retirée. Il ne reste dès lors plus qu'un seul signal observable à l'oscilloscope, celui provenant du générateur d'impulsions. La procédure est identique à l'opération d'électroforming, à la différence que la détection de la commutation de résistance se caractérise par un léger accroissement de la tension relevée en sortie du générateur [Figure 4. 24a].



a)



b)

Figure 4. 24 : Opération de reset a) et d'électroforming b) effectuée en mode impulsionnel sur une structure Pt/HfO_2(10 nm)/Pt .

L'augmentation de tension observée (pour un empilement Pt/HfO_2(10 nm)/Pt) correspond à une réadaptation de l'impédance équivalente du montage. En effet, le montage associé au dispositifs mémoire possède une impédance d'entrée (R_{in}) égale à 50 Ω.

– Avant commutation, l'impédance de l'élément mémoire est faible et le dispositif n'est pas soumis à la totalité du potentiel appliqué (l'impédance équivalente du montage est plus faible que l'impédance d'entrée (R_{in}) d'où l'impulsion du générateur provient.

$$R_{eq} = \frac{[R_{in} * R_{cell}]}{[R_{cell} + R_{in}]} = \frac{[50 * (\sim 200)]}{50 + (\sim 200)} = \frac{\sim 10000}{\sim 250} = \sim 40\Omega \quad (4.3)$$

– Après commutation, l'impédance R_{cell} devient très grande devant l'impédance d'entrée du montage (*i.e.* 50 Ω contre plusieurs MΩ pour les dispositifs à base d'oxyde NiO voire le GΩ pour l'oxyde HfO_2). L'impédance équivalente R_{eq} est donc très proche de l'impédance d'entrée, le système se rééquilibre.

$$R_{eq} = \frac{[R_{in} * R_{cell}]}{[R_{cell} + R_{in}]} = \frac{[R_{in} * R_{cell}]}{R_{cell}} = R_{in} \quad (4.4)$$

La tension aux bornes du dispositif est quasiment égale à celle souhaitée lors du paramétrage du signal sur le générateur d'impulsions.

Le temps de charge aux bornes du dispositif est très court, car le dispositif est dans un état de faible résistance et la résistance de protection est absente. Le temps d'effacement (t_{reset}) peut donc être estimé en mesurant le temps nécessaire à l'apparition du saut de tension observé par la réadaptation de l'impédance équivalente du montage. On remarque que le temps nécessaire à l'effacement est plus important que pour l'opération d'électroforming même lorsque celle-ci est ralentie par une résistance de charge R_{load} de 10 kΩ. Pour fixer les ordres de grandeur, le temps est de l'ordre de 50 µs pour le reset [Figure 4. 24a] et 0,5 µs pour l'opération d'électroforming [Figure 4. 24b]. Ces temps restent cependant très supérieurs à ceux reportés dans la littérature sur les dispositifs à base d'oxyde HfO_2 [Chen,09] (typiquement 10 ns).

Les solutions permettant de diminuer ces temps de programmation consisteraient pour l'opération d'électroforming :

– à utiliser un transistor comme limiteur de courant pendant l'operation d'electroforming/SET;
– à diminuer la résistance de protection ;
– à limiter la capacité parasite.

Seuls des dispositifs intégrés avec des lignes d'adressage courtes peuvent permettre de diminuer les effets capacitifs parasites, la meilleure solution étant d'intégrer un transistor en série au plus proche de l'élément mémoire MIM [*cf.* Chapitre 1]. L'utilisation d'un transistor à la place de R_{load} permettrais de reduire drastiquement le

temps de charge (la resistance étant celle du transistor et plus R_{load}) mais également de jouer le rôle de limitateur de courant au moment du changement d'état de la cellule.

Pour la diminution des temps de reset, l'augmentation de la résistance R_{on} serait une solution, car, comme cela a été évoqué dans le Chapitre 3, cette résistance dépend essentiellement du diamètre du *CF*. Plus le filament est fin, plus la résistance est grande et plus il est aisé de le dissoudre par effet Joule. Afin de parvenir à augmenter la résistance R_{on} il est nécessaire de contrôler le courant maximal pendant les opérations d'électroforming et de set, ceci ramenant à la solution d'intégration d'un transistor en série avec la structure MIM. Nous aurons l'occasion de revenir sur le contrôle du courant de limitation dans la partie suivante.

1.5.2. SYNTHESE INTERMEDIAIRE

Dans cette partie, nous avons montré que les dispositifs Pt/NiO/Pt et Pt/HfO_2/Pt pouvaient être programmés et effacés par des impulsions de tension. Pour cela, un générateur d'impulsions a été installé sur un banc de mesures manuel. Afin d'empêcher la destruction des dispositifs, une résistance de protection de 10 kΩ a été insérée entre le dispositif et le générateur lors de l'opération d'électroforming. Cette résistance a ensuite été retirée pour réaliser l'opération de reset. Les résultats montrent que les opérations de programmation peuvent être réalisées avec des durées d'impulsion de l'ordre de la µs et de l'ordre de la dizaine de µs pour les opérations d'effacement. Ces temps nécessaires à la commutation du dispositif sont cependant supérieurs à ceux relevés dans la littérature (aux alentours de 10 ns).

Des pistes afin de diminuer ces temps de commutation ont été évoquées, elles s'orientent sur la limitation de la capacité parasite du montage et sur la diminution de la résistance de protection. Elle se base également sur l'augmentation de la résistance R_{on} pour la diminution du temps pendant l'étape de reset, cette dernière solution est directement contrôlée par le courant de compliance lors de la phase d'électroforming/set. Les analyses ont également montré que plus la vitesse de rampe appliquée sur un dispositif pendant l'étape d'electroforming augmente et plus la tension nécessaire à la commutation croît. Cette caractéristique électrique d'électroforming par méthode impulsionnelle s'identifie comme une charge capacitive qui une fois à la tension de commutation, se décharge subitement. Pour la phase d'effacement celle-ci se caractéristique par une tension aux bornes du dispositif stable qui subit une brève incrémentation lors de la commutation due a une modification de la résistance équivalente du montage électrique.

2. CARACTERISATION ELECRIQUE DES STRUCTURES 1R PENDANT L'OPERATION D'ELECTROFORMING

Dans cette partie nous allons nous intéresser à la commutation des dispositifs pendant l'opération d'électroforming, une étape particulièrement critique puisqu'elle peut conduire à la destruction de l'élément mémoire si elle n'est pas maîtrisée. En effet, pendant la commutation depuis un état initial de très haute résistance, le courant traversant le dispositif n'est pas contrôlé. Dans cette partie, plusieurs solutions seront étudiées de manière à contrôler et limiter le courant durant l'opération d'électroforming de structures Pt/HfO_2(10 nm)/Pt et Pt/NiO(20 nm)/Pt.

Dans un premier temps, nous utiliserons une limitation de courant disponible sur l'analyseur de paramètres (SPA), communément appelée compliance en courant. Dans un deuxième temps, nous évaluerons l'efficacité d'une résistance de protection, montée en série avec les éléments mémoires. Cette étude sera l'occasion d'observer l'évolution temporelle du courant dans les cellules mémoires durant l'opération d'électroforming et de mettre en évidence un effet capacitif parasite propre à l'architecture 1R.

Comme cela a été détaillé dans le chapitre précédent, l'opération d'électroforming, préalable à la programmation des cellules mémoires, requiert l'application de tensions élevées. Cette tension varie selon l'épaisseur et la nature de l'oxyde utilisé. Pour exemple, à épaisseurs similaires, un dispositif à base d'oxyde HfO_2 requiert une tension d'électroforming 4 fois plus élevée que celle d'un dispositif à base d'oxyde NiO. Des études systématiques sur des deux types de structures ont montré que la quasi-totalité des cellules est défaillante si aucune limitation en courant n'est imposée pendant l'électroforming. Ces défaillances se traduisent, dans la plupart des cas, par une résistance R_{on} très basse d'environ 30 Ω, soit trop forte et donc perçue comme un circuit ouvert. Si le dispositif se retrouve dans un état de très basse résistance, l'opération de reset subséquente est inefficace ; si la résistance est trop élevée, cela signifie que le dispositif est irréversiblement dégradé.

2.1. INFLUENCE DU COURANT DE COMPLIANCE

Afin d'éviter la dégradation des cellules durant les opérations d'électroforming/set, il est nécessaire de limiter le courant dans le dispositif. La méthode la plus répandue dans la littérature consiste à imposer une limite haute de courant (*i.e.* courant de compliance) sur l'analyseur de paramètres [An,10]. Lors de l'application d'une rampe de tension sur un dispositif, si le courant débité par l'appareil de mesure dépasse le courant de sûreté défini par l'utilisateur, le générateur de signaux stoppe la rampe en tension de façon à maintenir constant le courant à la valeur de compliance. Le fonctionnement détaillé de l'instrumentation peut être consulté dans la documentation technique de l'analyseur Agilent HP 4155 utilisé dans ces travaux de thèse.

Dans les études présentées précédemment dans ce manuscrit, le courant de sûreté nominal était généralement fixé à 1 mA. Ceci a permis d'atteindre un taux de dispositifs fonctionnels supérieur à 50% pour des dispositifs à base d'oxyde HfO_2 de 10 nm d'épaisseur. Cependant, de nombreuses cellules étaient encore défaillantes après quelques cycles de set/reset. Le courant maximal pendant l'opération d'électroforming

se doit d'être ajusté de façon optimale afin, d'une part, de permettre la programmation des cellules et, d'autre part, d'assurer une résistance après électroforming suffisamment élevée pour ne pas augmenter la consommation de la cellule.

Afin de déterminer le courant de compliance optimal imposé pendant l'opération d'électroforming, des mesures de résistance post-électroforming ont été menées avec des compliances en courant comprises entre 50 µA à 50 mA sur des dispositifs à base d'oxyde HfO_2 (de 10 ou 20 nm d'épaisseur) [Figure 4. 25].

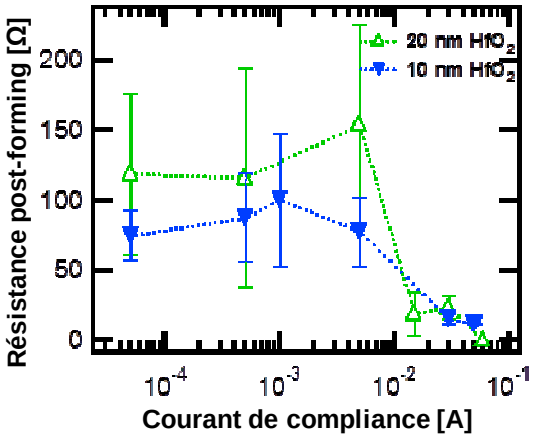


Figure 4. 25 : Résistance moyenne et écart type de la résistance post-électro forming en fonction de la compliance en courant utilisée (structures Pt/HfO_2(10 ou 20 nm)/Pt).

D'une manière générale, la Figure 4. 25 montre que la résistance post-électroforming augmente lorsque le courant de compliance diminue, et ce, quelle que soit l'épaisseur de la couche d'oxyde HfO_2. On note que cette évolution n'est pas linéaire, puisque la résistance chute brutalement lorsque le courant de compliance dépasse 5 mA, les dispositifs basculant d'une résistance de 10^{12} à 20 Ω. Quand le courant de sûreté est inférieur à 5 mA, la résistance post-électroforming se situe aux alentours de 100 Ω. La résistance d'une couche de 20 nm d'épaisseur étant plus élevée que celle d'une couche de 10 nm, observation en accord avec l'hypothèse d'un filament plus long et donc plus résistif [Kinoshita,12]. Afin d'assurer des opérations de reset à des courants faibles (et limiter ainsi la consommation), la résistance en état bas R_{on} doit être la plus élevée possible, tout en maintenant un rapport R_{off}/R_{on} suffisant (typiquement supérieur à 10). Dans le cas des structures Pt/HfO_2/Pt, le courant de compliance ne doit pas dépasser 5 mA car on observe sur la Figure 4. 25 qu'il s'agit de la limite pour laquelle la résistance après l'opération d'électroforming reste égale à la centaine d'Ohm.

Un montage expérimental permettant de mesurer le courant traversant la cellule pendant l'opération d'électroforming a été réalisé afin de comparer la dynamique de régulation du courant au regard de celle du phénomène de commutation. Pour cela, une résistance montée en série (R_{read}), d'une centaine d'Ohms, a été placée entre la cellule et la masse du montage. La tension aux bornes de cette résistance a été mesurée grâce à un oscilloscope déclenché au moment où le dispositif commute. Le déclenchement de l'oscilloscope intervient en quelques ns lorsque la tension aux bornes de R_{read} dépasse une certaine valeur calibrée en fonction du courant de sûreté fixé sur le SPA pendant l'opération d'électroforming ou de set. Ceci permet alors l'acquisition d'un

chronogramme du courant. De façon surprenante et quel que soit le type d'empilement, les résultats de cette expérience montrent que les structures MIM sont traversées par un courant bien supérieur à la compliance imposée par l'analyseur de paramètres (1 mA dans le cas des résultats présentés sur la Figure 4. 26). La mesure montre que des courants supérieurs à 50 mA traversent les cellules durant plus de 1 µs, ce phénomène s'intensifiant avec la tension d'électroforming. Cette expérience met en exergue le temps de contre-réaction de l'appareillage de mesure. Pour des éléments mémoires dont les temps caractéristiques d'écritures/effacements avoisinent 1 ns, il s'avère que la limitation du courant par une compliance interne de l'analyseur de paramètres est inefficace, la régulation en courant n'étant effective qu'au bout d'un temps compris entre 1 et 15 µs selon le type d'empilement (et, de manière corrélée, selon la tension d'électroforming).

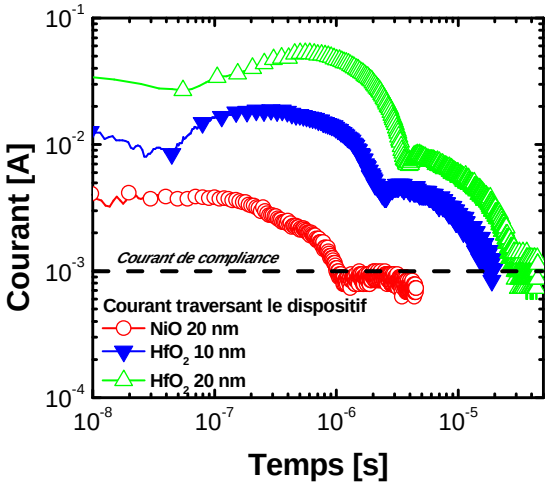


Figure 4. 26: Mesure dynamique du courant traversant les structures Pt/HfO_2(10 ou 20 nm)/Pt et Pt/NiO(20 nm)/Pt lors de l'opération d'électroforming réalisée avec un courant de compliance de 1 mA imposé par l'analyseur de paramètres.

2.2. INFLUENCE DE LA RESISTANCE DE PROTECTION

Même si un courant de compliance de 1 mA permet de limiter la chute de la résistance R_{on}, il ne permet pas de protéger les éléments mémoires de courants transitoires bien supérieurs à la limite imposée par l'analyseur de paramètres. Une autre possibilité pour limiter le courant durant l'opération d'électroforming est d'ajouter une résistance de protection R_{load} en série entre l'analyseur de paramètres et le dispositif comme cela est représenté sur la Figure 4. 27 [Wan,10; Chae,05; Hosoi,06]. Cette méthode permet, en principe, une limitation physique du courant dans le circuit.

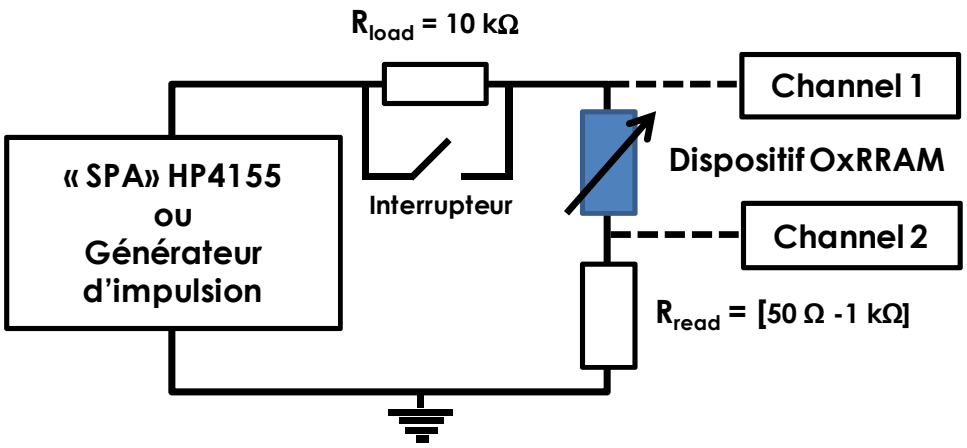


Figure 4. 27 : Montage incluant une résistance de protection R_{load} permettant de limiter le courant pendant la commutation de la phase d'électroforming du dispositif.

Pour des dispositifs vierges, la résistance des cellules est supérieure à $10^6\,\Omega$ pour les dispositifs à base d'oxyde NiO et à $10^9\,\Omega$ pour les dispositifs à base d'oxyde HfO_2. Comme nous l'avons montré précédemment dans ce chapitre [*cf.* §1.5], pour une résistance de protection de 10 kΩ, la quasi-totalité de la tension de programmation se retrouve aux bornes du dispositif avant la commutation. Lorsque le dispositif bascule vers l'état de faible résistance (R_{on}), sa résistance devient inférieure à 1 kΩ et la tension délivrée par l'analyseur de paramètres est alors transférée sur la résistance de protection R_{load}. L'insertion de cette résistance de protection ajoute donc une sécurité supplémentaire et limite de fait le courant susceptible de dégrader le dispositif.

Afin d'évaluer en détail le bénéfice de cette méthode, nous avons souhaité, de la même manière que pour la méthode du courant de sûreté, observer l'évolution temporelle du courant dans le dispositif à l'aide d'un oscilloscope. Il s'avère malheureusement que le courant maximal durant l'opération d'électroforming dépasse encore la limite en attendue (quelques dizaines de mA pour une résistance de protection de 10 kΩ et une tension de 6 V appliquée sur la structure Pt/HfO_2(20 nm)/Pt). Toutefois, on observe que l'utilisation de la résistance de protection permet un gain en courant maximal débité dans les cellules puisque celui-ci reste inférieur à 40 mA. Enfin, on remarque que le temps nécessaire au courant pour chuter en dessous de la limitation en courant fixée à 1 mA est réduit à 100 ns [Figure 4. 28].

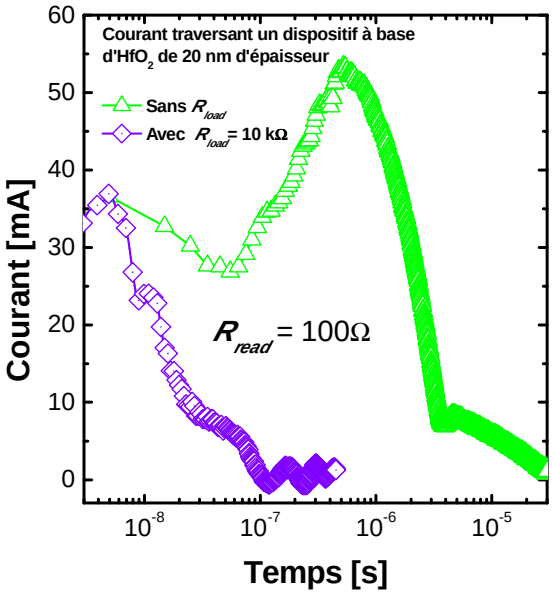


Figure 4. 28 : Mesure dynamique du courant traversant une structure Pt/HfO_2(20 nm)/Pt lors de l'opération d'électroforming réalisée avec un courant de compliance de 1 mA et avec ou non une résistance de protection de 10 kΩ.

Même si la résistance de charge de 10 kΩ a permis de limiter le courant traversant le dispositif, cela n'a pas permis d'augmenter significativement la résistance post-électroforming. En effet la Figure 4. 29 présente la valeur moyenne des résistances après l'opération d'électroforming en utilisant la méthode décrite précédemment sur des structures Pt/HfO_2(10 ou 20 nm)/Pt. On constate que les résistances sont du même ordre de grandeur que celles obtenues avec l'utilisation seule d'un courant de compliance. En outre, il apparaît de façon surprenante que les dispositifs à base d'oxyde HfO_2 de 20 nm d'épaisseur présentent une résistance plus faible que celle des cellules intégrant le même oxyde, mais avec une épaisseur moindre de 10 nm. Ces résultats tendent à montrer que la résistance post-électroforming est déterminée dans les premières nanosecondes de l'opération.

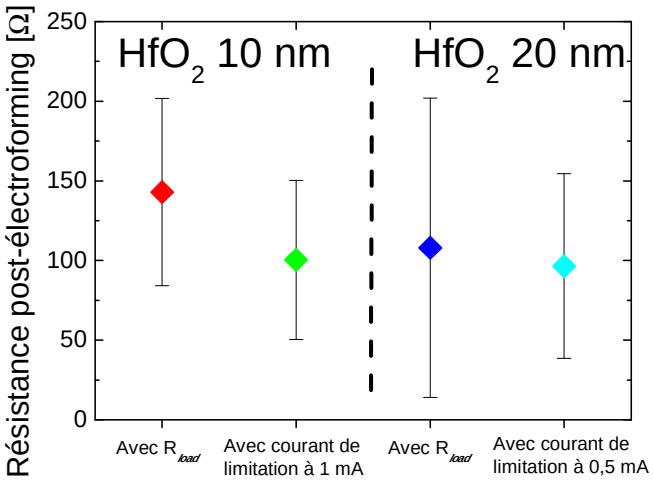


Figure 4. 29 : Résistance post-électroforming moyenne avec ses barres d'erreur mesurée sur une dizaine de dispositifs Pt/HfO_2(10 ou 20 nm)/Pt lorsqu'une résistance de protection R_{load} de 10 kΩ est insérée ou lorsque seule la limitation en courant est appliquée.

2.3. INFLUENCE DE LA CAPACITE PARASITE

Afin d'appréhender le comportement électrique des cellules dans les premiers instants des phases d'électroforming ou de set, une description plus détaillée du circuit de mesure doit être faite. En effet, le schéma électrique doit prendre en compte les capacités parasites qui conditionnent fortement la réponse impulsionnelle du circuit électrique. L'origine de ces capacités parasites peut être attribuée à l'environnement électrostatique proche des cellules, à savoir les pointes de mesure ainsi que la connectique utilisée. Il faut noter que ces capacités parasites ne se limitent pas à la configuration particulière du banc de mesure utilisé et de nos échantillons, mais qu'elles sont également présentes dans les cellules mémoires intégrées dans des plans mémoires, notamment en raison du grand nombre de lignes d'accès à la cellule. Dans le reste de cette étude, nous désignerons par C_p la capacité parasite globale et nous considérerons qu'elle est montée en parallèle de la cellule mémoire [Figure 4. 30] [Ielmini,09; Kinoshita,07].

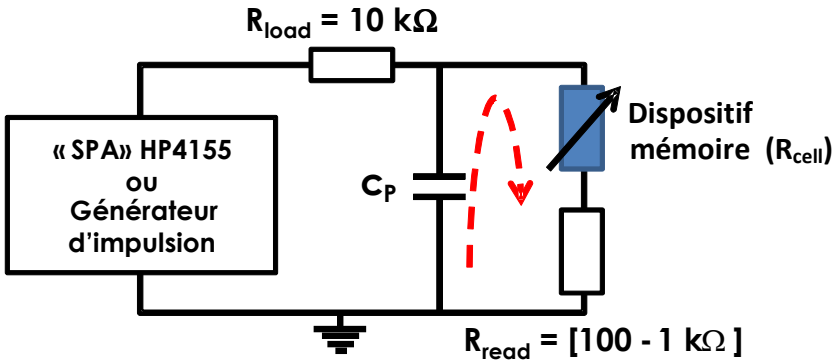


Figure 4. 30 : Schéma électrique du montage expérimental incluant une capacité parasite montée en parallèle avec le dispositif mémoire.

Durant l'opération d'électroforming, le condensateur se charge lors de l'augmentation de la tension aux bornes du dispositif. Lorsque le dispositif commence à basculer, toute la charge stockée à ses bornes se décharge dans l'élément mémoire. Même si cette décharge est très brève (quelques nanosecondes), l'intensité du courant traversant la cellule peut être supérieure à la dizaine de mA, ce qui dans la majorité des cas est suffisant pour détériorer irrémédiablement la cellule mémoire. La défaillance se caractérise par une résistance de cellule très basse et le dispositif se retrouve bloqué dans l'état R_{on}. Il faut également noter que le courant de décharge du condensateur parasite dépend évidemment de la capacité, mais aussi de la tension à ses bornes, à savoir la tension d'électroforming [Figure 4. 26].

On peut estimer le courant traversant le dispositif selon l'équation 4. 5 :

$$i(t) \approx \frac{V_{géné}}{R_{load}+R_{read}+R_{cell}} + \frac{V_{cp}}{R_{cell}+R_{read}} * e^{\left(-\frac{t}{(R_{cell}+R_{read}).C_p}\right)} \qquad (4.\ 5)$$

Où $V_{géné}$ correspond à la tension appliquée par l'appareil de mesure, R_{load} étant la résistance de protection, R_{cell} la résistance du dispositif mémoire après commutation

(R_{on}), R_{read} la résistance permettant de mesurer le courant traversant la cellule et C_p la capacité parasite du montage, V_{cp} tension aux bornes de la capacité C_p.

– La première partie de l'équation représente le courant traversant le dispositif : il est obtenu en divisant la tension appliquée par toutes les résistances en série ;
– La seconde partie de l'équation correspond au pic de courant durant le basculement de résistance. Ce courant de décharge décroit de façon exponentielle dans le temps. La constante de temps correspondant à la décharge (τ) s'obtient en faisant le produit de la capacité C_p par la résistance totale traversée par le courant de décharge (*i.e.* R_{cell}+R_{read}).

2.4. ETUDE DU COURANT D'OVERSHOOT PAR PROGRAMMATION IMPULSIONNELLE

Afin de programmer une cellule mémoire à base d'oxyde HfO_2 (10 nm d'épaisseur) en un temps relativement court, il est nécessaire d'utiliser la méthode de programmation par impulsion [Cagli,08; Baek,05 ; *cf.* §1.5]. Pour cela nous avons délibérément choisi une tension de programmation supérieure à celles extraites des caractéristiques I(V) mesurées en mode quasi-statique. De manière à être certain de programmer la cellule, une impulsion de tension de 7,8 V d'amplitude et de 2,5 µs de durée a été utilisée [Figure 4. 31]. Nous avons également mesuré en sortie de la cellule l'image du courant la traversant.

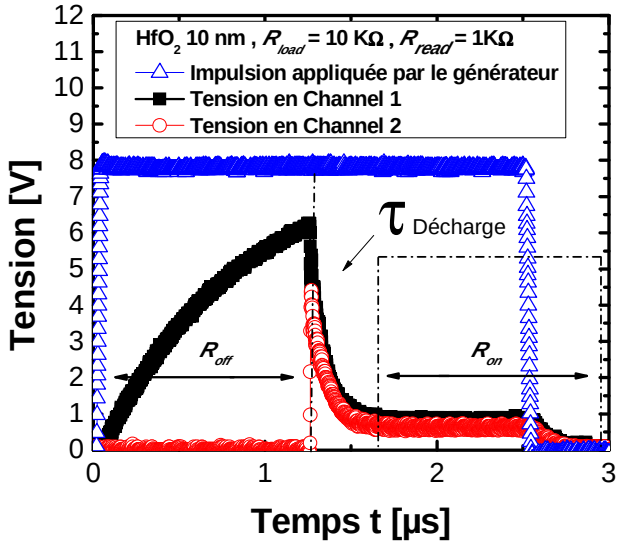


Figure 4. 31 : Opération d'électroforming effectuée en mode impulsionnel sur une structure Pt/HfO_2(10 nm)/Pt. Le signal du Channel 1 correspond à la tension aux bornes de la résistance (R_{cell}+R_{read}). La tension mesurée sur le Channel 2 représente l'image du courant traversant le dispositif mémoire (mesure de la tension aux bornes d'une résistance de lecture de 1 kΩ).

On peut décomposer la caractéristique V(t) représentant la tension aux bornes du dispositif (Channel 1) en deux parties. La première partie correspond à la charge de la capacité parasite et s'étend sur 1,25 µs [Figure 4. 32].

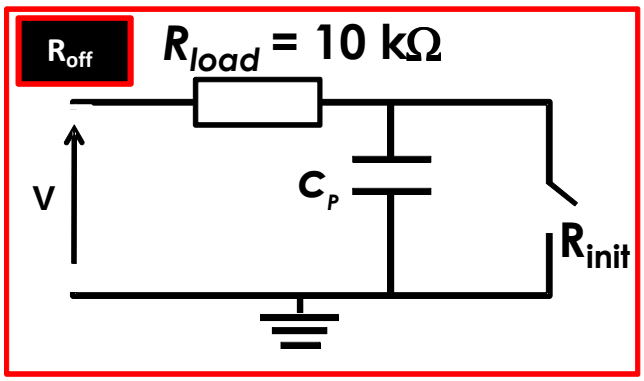


Figure 4. 32 : Schéma électrique équivalent lors de la charge de la capacité parasite C_p.

Le schéma électrique équivalent correspond à la charge d'un condensateur à travers une résistance R_{load} sous une tension correspondant à la tension de programmation. Le dispositif vierge est considéré comme un circuit ouvert en raison de son impédance très élevée. Lorsque la tension aux bornes de la cellule atteint le seuil d'électroforming, le dispositif bascule de l'état initial vers un état de basse résistance [Figure 4. 33]. La tension aux bornes du dispositif chute alors de façon exponentielle selon la relation (4. 5). Un pic de courant traversant le dispositif apparaît [Chanel 2, Figure 4. 31] et s'atténue aussitôt de façon exponentielle en moins de 0,4 µs. Cette décharge s'effectue au travers du dispositif en état de faible résistance ainsi qu'au travers de la résistance de lecture.

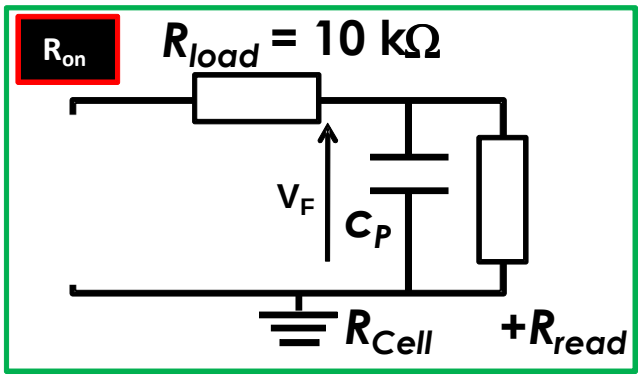


Figure 4. 33 : Schéma électrique équivalent lors de la décharge de la capacité parasite C_p.

La capacité parasite du montage a été calculée durant la phase de chargement précédent l'opération de forming : elle a été estimée à 79,7 pF.

2.5. SIMULATION ELECTRIQUE DU MONTAGE

Une simulation à l'aide du logiciel "Qucs" [Figure 4. 34] montre que nos observations du pic de courant pendant la commutation du dispositif correspondent bien à l'hypothèse de la présence d'une capacité parasite.

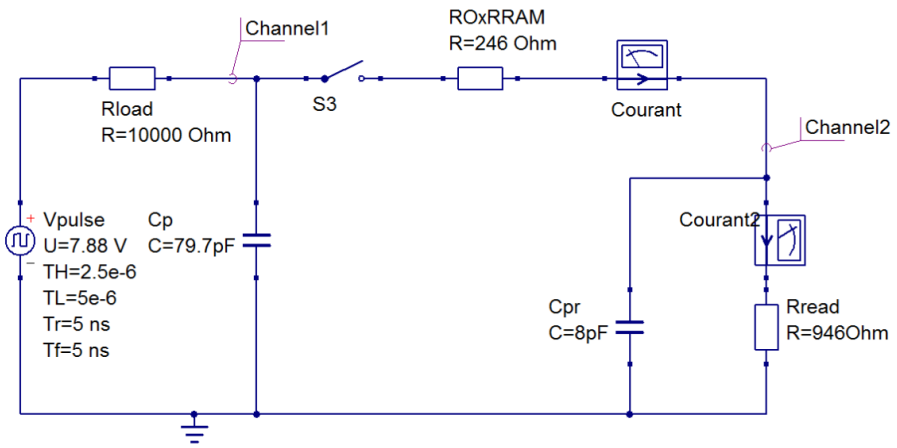


Figure 4. 34 : Schéma électrique équivalent incluant une capacité parasite C_{pr} de 8 pF attribuée à la composante capacitive de la résistance de lecture R_{read}.

Pour l'état de la mémoire précédent la commutation du dispositif, la résistance initiale R_{init} a été choisie infinie de manière à simuler l'interrupteur ouvert "S3". Si on injecte, dans la simulation, les résistances R_{on} et R_{read} réelles, on observe un pic en tension aux bornes de R_{read} comparable aux observations expérimentales. La résistance R_{read} perturbe légèrement la lecture des caractéristiques électriques puisque n'étant pas parfaite, elle introduit une composante capacitive notée C_{pr}. Cette capacité qui se charge lorsque la commutation de la mémoire intervient, masque temporairement la résistance R_{read} et donc atténue le pic en tension aux bornes de cette résistance [Figure 4. 35]. La capacité parasite de la résistance de lecture C_{pr} est estimée, par ajustement, à environ 8 pF. Le dispositif possède également une capacité, négligée par rapport à la capacité C_p. Cette capacité C_{cell} est environ égale à 0,17 pF pour un dispositif à base d'oxyde HfO_2 de 10 nm d'épaisseur et de 1,8 µm de diamètre.

$$C_{cell} = \varepsilon_0 . \varepsilon_r . \frac{Surface\ de\ la\ couche\ d'\ oxyde}{épaisseur\ de\ la\ couche\ d'\ oxyde} \qquad (4.\ 7)$$

ε_0: permittivité du vide ($8{,}85\times10^{-12}$ F.m^{-1})
ε_r: permittivité relative du diélectrique (25 pour l'oxyde HfO_2 ; 10 pour l'oxyde NiO [Russo,07]).

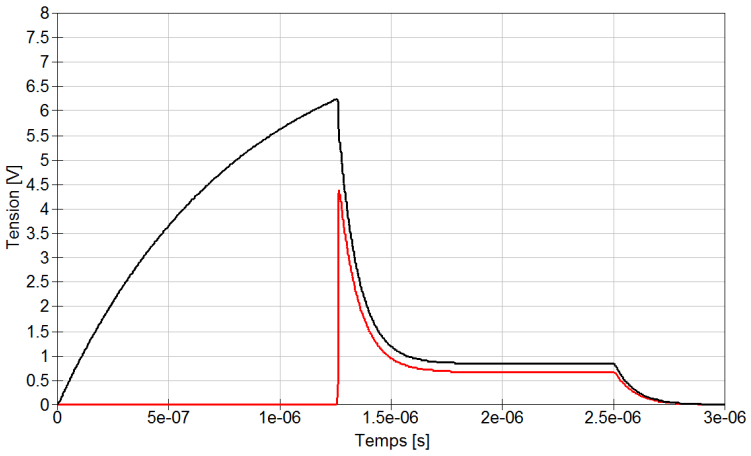


Figure 4. 35 : Tension aux bornes de l'ensemble {dispositif mémoire + résistance de lecture} durant phase de chargement de la cellule [courbe noire] et tension aux bornes de la résistance de lecture (R_{read}) [courbe rouge] simulées par le logiciel Qucs du montage prenant en compte une capacité parasite au niveau de la résistance de lecture, R_{read}.

Dans ce montage, la capacité parasite (C_p) qui contribue au pic de courant en accumulant des charges durant l'opération d'électroforming et conditionne également le temps de décharge. Concernant la capacité C_{pr} , une fois celle ci chargée, le courant mesuré sur la résistance de lecture se retrouve égal au courant traversant le dispositif.

L'un des problèmes sur cette technologie est que l'ajout d'une résistance extérieure aggrave le temps de chargement de la capacité parasite, qui n'empêche donc pas le pic de courant durant la commutation du dispositif. L'intensité maximale du courant traversant le dispositif mémoire obtenue par simulation électrique pour les paramètres décrits dans la Figure 4. 34 est d'environ 23 mA [Figure 4. 36] ce qui est cohérent avec la valeur du pic de courant mesuré (environs 20 mA) sur la Figure 4. 26.

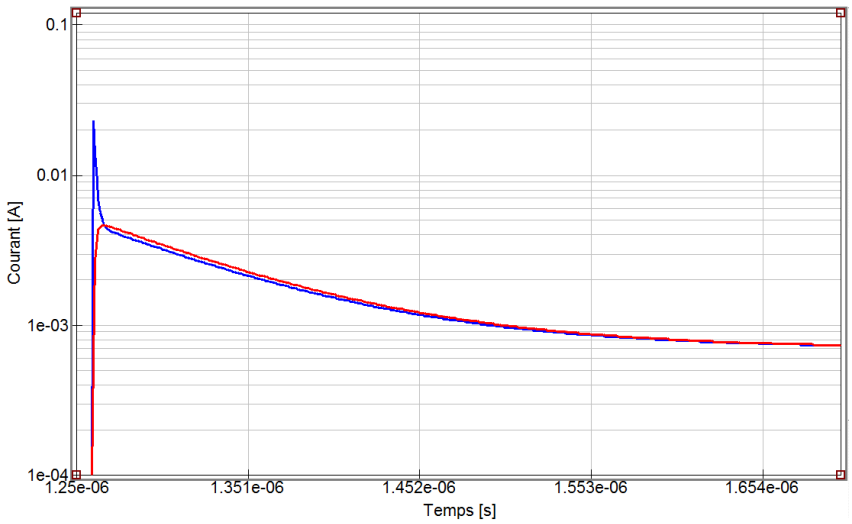


Figure 4. 36 : Observation du courant traversant, le dispositif mémoire (courbe bleue) et la résistance de lecture (courbe en rouge) pendant la commutation d'un dispositif mémoire à base de HfO_2 de 10 nm.

De plus, l'intégration d'une résistance en série avec le dispositif pendant le flot de procédés de fabrication poserait des problèmes puisque cette résistance récupérerait la majeure partie de la tension appliquée lors de l'effacement du dispositif.

Il apparaît donc, dans le cas d'une configuration de type 1R, qu'il n'est pas possible de supprimer voire même réduire ce courant parasite, quelle que soit la résistance (avec montage « exterieur ») placée en amont ou en aval du dispositif. L'intensité de ce courant dépend essentiellement de la tension d'électroforming, des capacités parasites et de la résistance de la cellule R_{on}. La seule solution préconisée dans la littérature [Nardi,11 ; Kinoshita,07] pour empêcher cette décharge capacitive est d'adopter une architecture de type 1T/1R où la tension de grille du transistor contrôle le courant circulant dans l'élément résistif OxRRAM [Figure 4. 37].

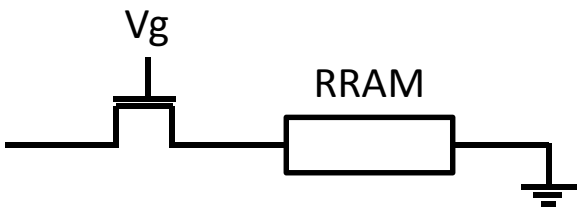


Figure 4. 37 : Architecture 1T/1R intégrant un transistor MOS en série avec l'élément résistif OxRRAM et permettant de contrôler efficacement le courant

2.6. SYNTHESE INTERMEDIAIRE

Dans cette partie, l'analyse du phénomène de commutation lors de l'étape d'électroforming sur des structures 1R de type Pt/HfO_2(10 nm)/Pt et Pt/NiO(20 nm)/Pt a été menée. Cette operation particulièrement critique peut détruire le dispositif si aucun moyen n'est mis en œuvre pour limiter le courant, en effet si le courant traversant le dispositif pendant la phase d'électroforming est trop important la résistance post électroforming se retrouve très basse et aucun reset n'est possible. Le dispositif se retrouvera défaillant à cause du courant trop important le traversant.

Pour remédier à ce problème, plusieurs méthodes ont été utilisées pour limiter le courant et consistent à :

- *fixer une compliance en courant sur l'appareillage (SPA)*
- *ajouter une résistance de protection de 10 KΩ entre le générateur de tension et la mémoire.*

Pour ces deux méthodes, une observation de l'évolution du courant a permis de confirmer que le taux de dispositifs fonctionnel a été augmenté, mais que néanmoins cela ne permettait pas de contrôler de manière efficace le courant traversant la mémoire.
En effet la méthode de limitation du courant par une compliance, montre que le courant traversant le dispositif se retrouve supérieur au niveau de compliance sélectionné lors de la première dizaine de µs suivant la commutation du dispositif. Pour la méthode de protection par une résistance de 10 KΩ, le courant traversant le dispositif est limité de manière plus efficace que la compliance en courant, mais ne suffit pas à limiter la résistance post-forming qui reste semblable à celle obtenue par la méthode de la compliance en courant.
Ce courant traversant le dispositif lors des phases d'electroforming a pour origine la décharge d'une capacité parasite Cp se situant en parallèle avec le dispositif mémoire. Cette capacité se charge lors de la phase pré-électroforming et se décharge lorsque le dispositif commute. Étant en aval des méthodes de limitation, le courant issu de la décharge capacitive n'est pas contrôlé et le dispositif subit une décharge en courant affectant son état mémoire, cette décharge est d'autant plus importante que la tension d'électroforming l'est.

Des simulations électriques ont permis de confirmer l'hypothèse de présence de la capacité parasite C_p pour un dispositif ayant une structure Pt/HfO_2(10 nm)/Pt, avec une estimation

de la capacité parasite de 80 pF responsable d'un courant de décharge dans la mémoire d'une intensité de plus de 20 mA.

En conclusion, aucune méthode extérieure au dispositif ne semble réguler efficacement le courant de décharge traversant l'élément mémoire. La seule solution efficace consisterait à diminuer la capacité parasite en améliorant le procédé de fabrication et en co-intégrant, par exemple, un transistor limitant physiquement le courant sur le dispositif. Cette solution semble être à l'heure actuelle la meilleure réponse apportée [Nardi,11 ; Kinoshita,07].

3. RESTAURATION DES DONNEES SUITE A UN CHOC THERMIQUE

Dans cette partie nous allons décrire une méthode permettant de récupérer l'état mémoire de plusieurs dispositifs en même temps sans avoir besoin d'établir un protocole de recherche des dispositifs défaillants. En effet, comme nous l'avons vu dans la partie consacrée à la rétention [*cf.* §1.4], les dispositifs analysés ont la capacité de conserver leur état de résistance même à des températures élevées. Cependant, il est toujours possible qu'un dispositif plus fragile que les autres se mette à commuter dans l'état opposé, cet événement pouvant être d'autant plus fréquent sur des dispositifs intégrant une architecture de type 1T/1R et programmé en mode bipolaire où le rapport R_{off}/R_{on} est plus faible [*cf.* Chapitre 1].

D'un point de vu applicatif la perte d'information peut survenir lorsque la mémoire subit un choc thermique [Zhou,09], par exemple au moment où la puce contenant le plan mémoire préprogrammé est soudée à la carte électronique. Cette étape de soudure correspond à un bilan thermique estimé à 260°C pendant environ 1 minute [JEDEC,04]. Celui-ci peut donc venir perturber les informations stockées initialement.

On retrouve ce cas de figure dans les systèmes embarqués pour lesquels le microcode d'exécution est généralement implémenté en amont par le constructeur de la mémoire. En effet, la préprogrammation des mémoires lors de la conception a de nombreux avantages, elle permet notamment de ne pas avoir à programmer les firmware et données après implantation sur les cartes électronique, pouvant de ce fait accélerer la production (programmer une mémoire déja solidarisé à une carte est toujours plus long que de la programmer au niveau wafer). De même, ce firmware implanté en même temps que la mémoire peut servir de temoin juste après la fabrication de la carte électronique en validant ou non les fonctions de celle ci, communiquant avec l'extérieur grâce à des connectiques de test implantées sur la carte "test pin" donnant des diagnostiques rapides.

Au niveau de la sécurité, une mémoire pré-programmée durant sa fabrication "niveau wafer" permet de limiter la diffusion des informations (firmware, données) vis à vis du personnel ou des sociétés réalisant les systèmes électronique, ces informations peuvent en effet être strictement confidentielles notamment dans le domaine des smartcarts (mot de passe, algorithme de cryptage...).

Dans cette partie nous allons présenter une méthode permettant de récupérer les informations perdues par les dispositifs suite à un choc thermique, sans affecter les autres cellules du plan mémoire. Cette méthode pourra être mise en œuvre suite à la phase de soudure, considérée comme étant très critique du point de vue de la perte d'information.

3.1. PRINCIPE DE LA METHODE

Considérons un plan mémoire contenant le code d'exécution d'un système embarqué [Figure 4. 38.insert 1] : celui-ci contient les informations codées sous forme binaire au moyen des états de résistance des cellules. Le cadre d'application de la méthode repose sur les trois points suivants :

– Les cellules mémoires ont un comportement de commutation bipolaire ;
– Les cellules dans l'état de haute impédance (état logique "0") correspondent à des cellules vierges (*i.e.* n'ayant pas encore subi l'opération d'électroforming). Elles ne subissent aucune modification de leur état de résistance par un effet thermique [*cf.* §1.4, *dispositifs à base d'oxyde HfO_2*] ;
– Seules les cellules dans l'état de basse résistance (état logique "1") peuvent basculer sous l'effet de la température.

Dès lors, il est possible de récupérer les données perdues lors d'une étape de soudure en exploitant le contraste entre les tensions d'électroforming et de set. En effet, supposons que la soudure entraîne le basculement d'une partie des cellules de l'état "1" vers l'état "0" [Figure 4. 38.insert 2]. Dès lors, l'application systématique d'une tension de programmation, sous la forme d'une impulsion, supérieure à la tension de set mais inférieure à la tension d'électroforming V_{form}, permet de restaurer l'état des cellules modifiées sans faire basculer les cellules placées dans l'état "0", celles-ci nécessitant l'application d'une tension supérieure ou égale à V_{form} [Figure 4. 38.insert 3]. Afin de ne pas affecter la fiabilité des dispositifs, un courant de sûreté supérieur au courant de set mais inférieur à un courant de reset est utilisé afin de préserver les cellules lors de la phase de reprogrammation.

L'intérêt de cette méthode est qu'elle peut être appliquée de façon indifférente à toutes les cellules du plan mémoire (seules les cellules erratiques subiront un basculement) et qu'elle ne nécessite donc pas d'identification préalable des cellules défaillantes en comparant le code de la puce embarquée au code source implémenté dans la puce.

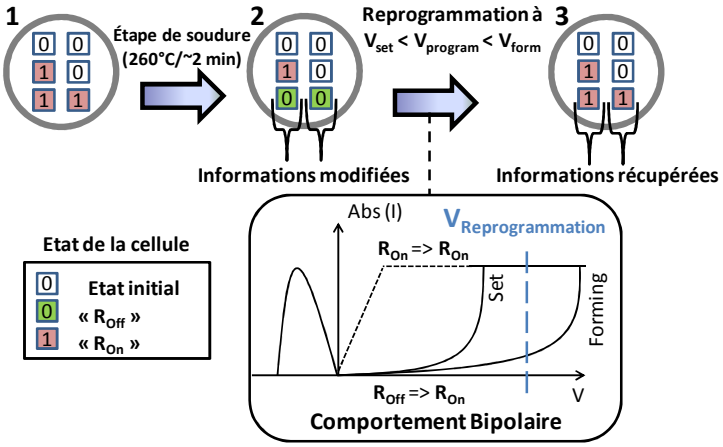


Figure 4. 38 : Schéma décrivant la procédure de restauration des données perdues suite à un choc thermique : 1) état initial du plan mémoire programmé ; 2) perte d'information suite à l'élévation de température (étape de soudure par exemple) ; 3) application d'une tension de reprogrammation comprise entre V_{set} et V_{form} afin de restaurer les informations perdues.

Cette méthode de restauration a été évaluée expérimentalement sur des structures Pt/HfO_2(10 nm)/TiN présentant un comportement bipolaire [Figure 4. 39 ; Cagli,11].

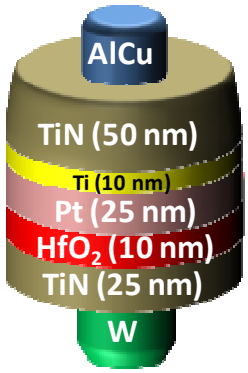
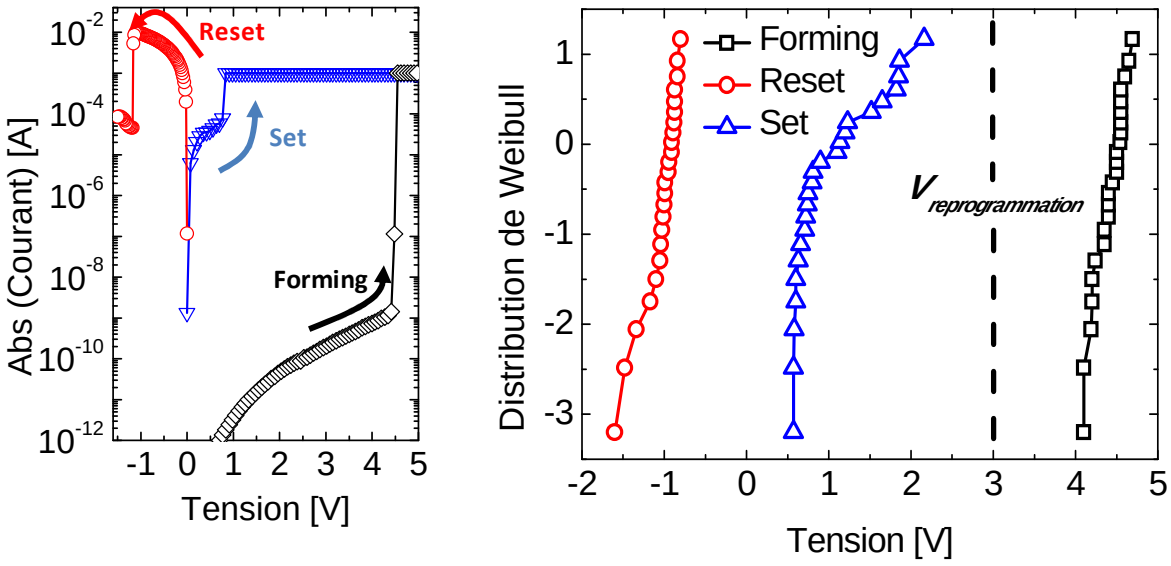


Figure 4. 39 : Schéma d'une structure Pt/HfO_2(10 nm)/TiN présentant un comportement bipolaire.

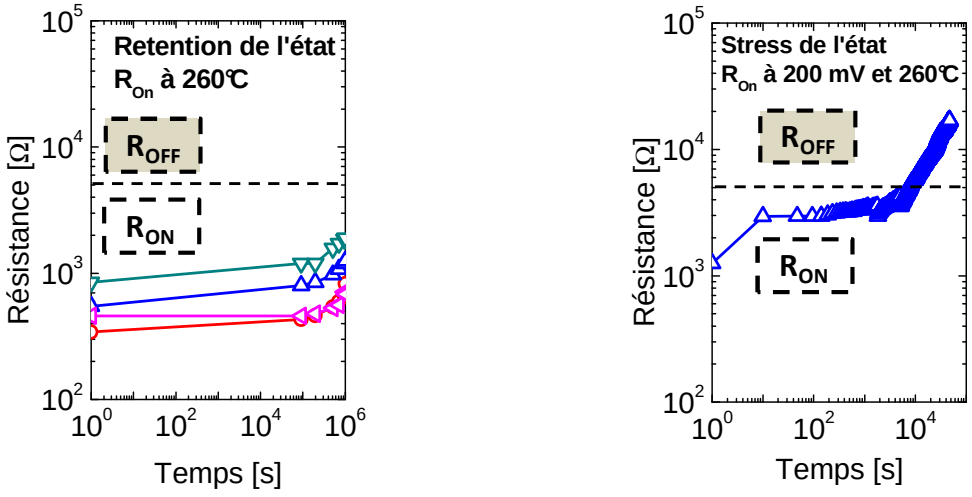
La Figure 4. 40 présente les caractéristiques I(V) du dispositif [Figure 4. 40a] ainsi que la distribution de Weibull des tensions d'électroforming, de reset et de set [Figure 4. 40b]. On note que les distributions des tensions de set et d'électroforming sont espacées de presque 2 V, cette condition permettant de valider la méthode de restauration de données proposée.



a) b)

Figure 4. 40 : a) Caractéristiques courant-tension mesurées lors des opérations d'électroforming, de reset et de set sur une structure Pt/HfO_2(10 nm)/TiN présentant un comportement bipolaire. b) Distributions de Weibull des tensions d'électroforming, de reset et de set. La bonne séparation des distributions des tensions de set et d'électroforming permet de choisir la tension de reprogrammation $V_{reprogrammation}$.

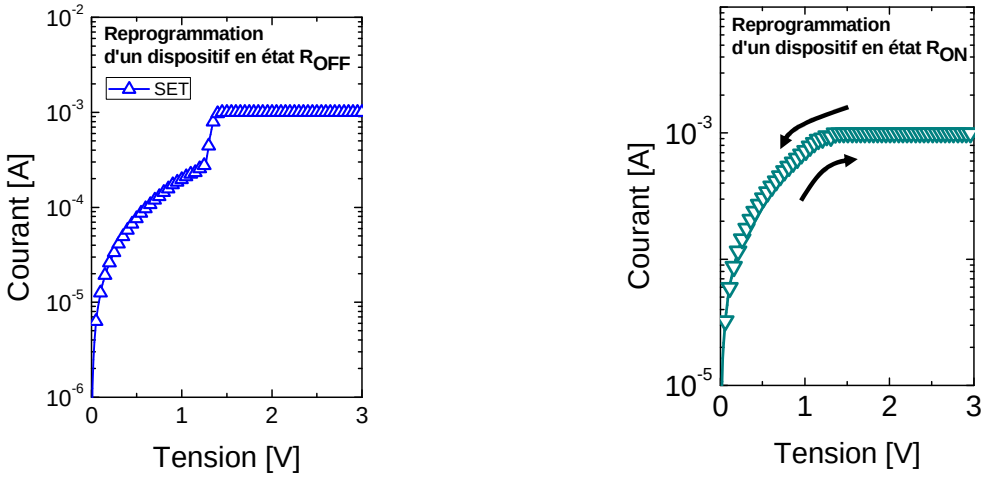
Comme nous n'avons pas expérimenté directement la soudure de nos dispositifs mémoire, nous avons simulé les effets perturbateurs par un recuit à 260°C pendant plus de 10^6 s d'éléments mémoires placés dans l'état "1" de faible impédance [Figure 4. 41a].



a) b)

Figure 4. 41 : Test de rétention à 260°C de structures Pt/HfO_2/TiN placées dans un état de faible résistance (état logique "1"), a) sans tension appliquée ; b) avec une tension de 200 mV appliquée.

Compte tenu des bonnes performances en rétention, le changement d'état a du être accéléré par une sollicitation thermique et électrique. Comme le montre la Figure 4. 41b, l'application d'une faible tension de 200 mV pendant le test à 260°C a permis d'observer un changement d'état après quelques 10^4 s, avec une résistance d'environ 17 kΩ. Ces conditions ont donc été utilisées pour simuler le changement d'état et évaluer la procédure de restauration de données. Pour cela, une rampe de tension comprise entre 0 V et $V_{reprogrammation}$ a été appliquée aux dispositifs. Conformément à ce qui a été discuté précédemment, la tension $V_{reprogrammation}$ a été choisie égale à 3 V, bon compromis entre les tensions V_{set} et $V_{forming}$ [Figure 4. 40b]. Cette rampe de tension a également été appliquée sur une cellule initialement dans l'état "1" [Figure 4. 42b] pour s'assurer de son innocuité sur de tels éléments mémoires. Les résultats montrent qu'il est possible de restaurer l'état de résistance d'un dispositif affecté par la sollicitation thermique et électrique [Figure 4. 42a], alors que les dispositifs placés dans un état de basse résistance ne subissent aucune modification.



a) b)

Figure 4. 42 : Caractéristiques I(V) de reprogrammation d'un élément mémoire a) dans l'état R_{off}; b) dans l'état R_{on}.

Comme cela est démontré sur la Figure 4. 43, cette méthode de restauration de l'information peut être utilisée, car la sollicitation thermique n'affecte pas les tensions d'électroforming ou de set des dispositifs [Baek,04].

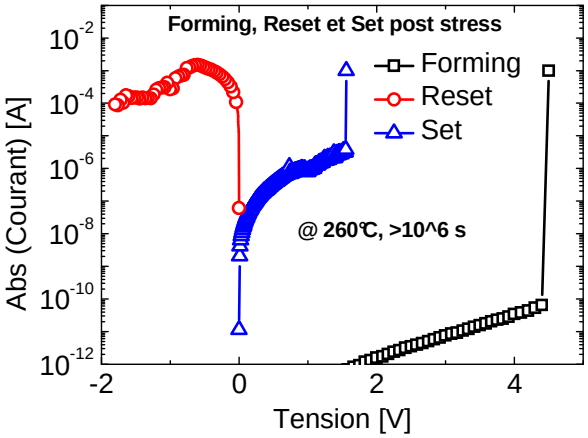


Figure 4. 43 : Caractéristique I(V) d'électroforming, de reset et de set d'un dispositif Pt/HfO_2(10 nm)/TiN après un recuit à 260°C pendant plus de 10^6.

Pour conclure, signalons que cette méthode de restauration de l'information a été étendue à des dispositifs intégrant une épaisseur d'oxyde HfO_2 plus conséquente (*i.e.* 20 nm) et présentant un comportement non polaire. Les résultats présentés sur la Figure 4. 44 démontrent que ces dispositifs présentent des distributions de tensions de set et d'électroforming suffisamment séparées pour que la méthode soit appliquée avec une tension de reprogrammation de 6 V.

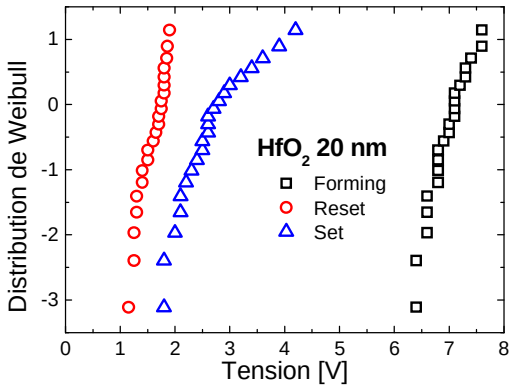


Figure 4. 44 : Distributions de Weibull des tensions d'électroforming, de reset et de set mesurées sur des dispositifs Pt/HfO_2(20 nm)/Pt présentant un comportement non polaire.

Des dispositifs dans un état de basse résistance ont été placés à 260°C pendant près de 10^7 s : comme on peut le constater sur la Figure 4. 45, cette sollicitation thermique n'entraîne qu'une dérive de résistance de l'ordre d'une centaine d'Ohm, mais pas de réel commutation à l'exception d'une seule cellule qui dépasse les 10 KΩ.

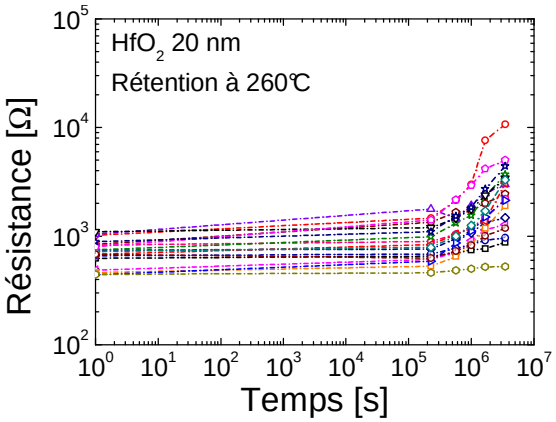
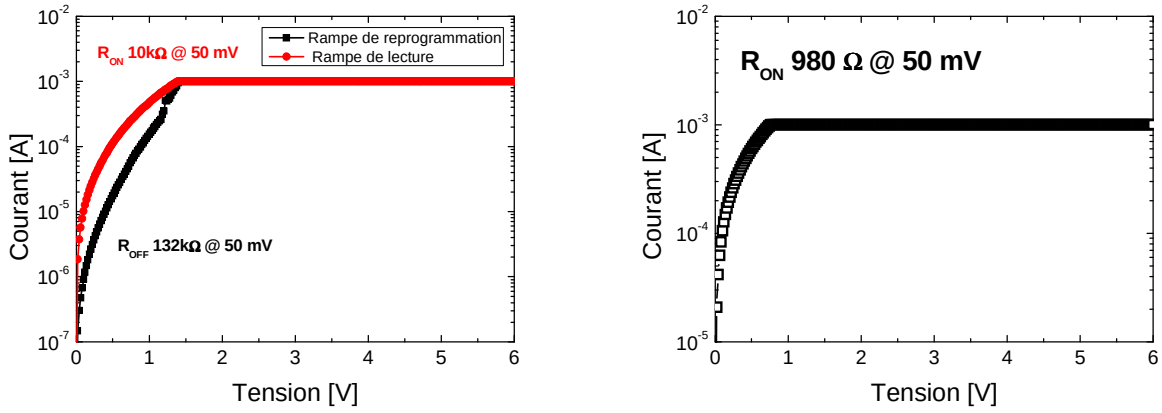


Figure 4. 45 : Évolution temporelle de la résistance R_{on} de cellules programmées dans l'état "1" et placées à 260°C (empilements Pt/HfO_2(20 nm)/Pt).

Compte tenu de l'inefficacité de la sollicitation thermique en termes de changement d'état, la procédure de restauration de données a été évaluée sur des éléments mémoires basculés manuellement dans un état de résistance plus élevée par l'application d'une tension de 200 mV. Une rampe de tension allant jusqu'à 6 V, assortie d'un courant de sûreté de 1 mA, a été appliquée sur les dispositifs placés dans un état de haute [Figure 4. 46a] ou basse résistance [Figure 4. 46b].



a) b)

Figure 4. 46 : Caractéristiques I(V) de reprogrammation d'un élément mémoire Pt/HfO_2(20 nm)/Pt placé a) soit dans un état de résistance R_{off}, b) soit dans un état de résistance R_{on}.

On constate que cette méthode a permis de restaurer l'état de résistance du dispositif qui avait été volontairement basculé dans un état de résistance R_{off}. Le courant de compliance doit être utilisé pour empêcher la détérioration prématurée des dispositifs durant la phase de reprogrammation.

Comme le montre la Figure 4. 47, il se peut qu'un dispositif initialement dans un état de basse résistance subisse un effacement de donnée durant la phase de restauration si le courant de compliance est fixé à un niveau trop élevé ou si des instabilités set/reset surviennent pendant la programmation [Ielmini,10c]. Cependant, même si cela se produit, le dispositif peut tout de même être reprogrammé avant la fin de la rampe en tension et retourner ainsi vers un état de basse résistance.

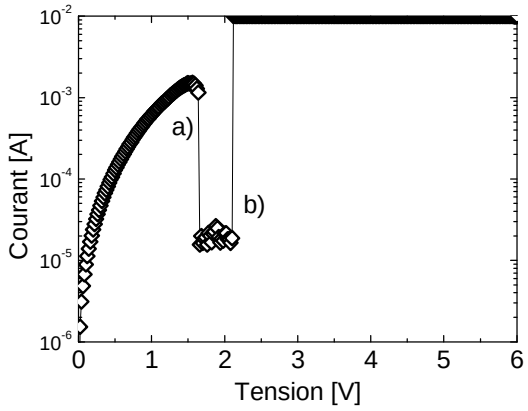


Figure 4. 47 : Caractéristique I(V) de reprogrammation d'un dispositif placé dans un état de basse résistance. On constate une opération de reset involontaire durant la phase de restauration a), suivie d'une opération de set observée avec l'augmentation de la tension (la compliance en courant est fixée à 10 mA).

3.3. SYNTHESE INTERMEDIAIRE

Dans cette partie, nous avons proposé une méthodologie permettant de restaurer des données perdues à la suite d'une sollicitation thermique. Cette méthode consiste à appliquer, sur tous les dispositifs, une tension intermédiaire entre les tensions de set et d'électroforming permettant de reprogrammer uniquement les dispositifs ayant préalablement basculés de la résistance R_{on} à la résistance R_{off}. Les dispositifs vierges (représentant les cellules dans l'état "0") et ceux ayant conservés leur état de basse résistance initiale (état "1") ne sont pas affectés par cette procédure. Cette méthode implique cependant d'admettre que la résistance des éléments mémoires vierges représente l'état logique "0" et que les distributions des tensions de set et d'électroforming ne se recouvrent pas.

Les résultats ont montré que cette méthode est applicable à des structures Pt/HfO_2(10 nm)/TiN présentant un comportement bipolaire et à des structures Pt/HfO_2(20 nm)/Pt non polaires. Cette méthodologie peut donc être appliquée à la restauration de données pré-codées ayant subi un choc thermique, comme celui survenant lors du soudage de la puce sur son boitier.

4. SYNTHESE DU CHAPITRE

Dans la première partie de ce chapitre, les performances de dispositifs OxRRAM à base de NiO et de HfO_2 possédant des électrodes en Pt et des épaisseurs respectives de 20 et 10 nm ont été évaluées à travers divers tests électriques.

- *Il apparait en premier lieu dans les caractéristiques électriques de l'étape de reset que les dispositifs à base d'oxyde de hafnium nécessitent une puissance P_{reset} afin de commuter de l'état LRS vers HRS environs 5 fois plus importante que pour des dispositifs à base de NiO lorsque cette opération suit une opération d'électroforming. Cette puissance est ensuite 3 fois plus importante pour les dispositifs à base de HfO_2 pour une opération de reset qui suit celle de set. L'analyse des opérations d'électroforming, set et reset montrent que les dispositifs à base de NiO ont une dispersion en tension et en courant plus faible que les structures HfO_2. Que les tensions nécessaires aux opérations de reset, d'électroforming et de set sont plus élevées pour des dispositifs embarquant un oxyde de hafnium, indiquant une corrélation entre la puissance d'effacement et les tensions nécessaires à l'opération d'électroforming et de set. Il semble donc primordial de réduire les épaisseurs d'oxyde afin d'obtenir des courants d'effacement plus faibles.*
  L'analyse plus précise des caractéristiques I(V) permet d'observer des caractéristiques en "marche d'escalier" qui peuvent apparaitre lors des opérations de reset. Cet évènement est d'autant plus fréquent lorsque le courant d'effacement est élevé, il peut indiquer la présence de multi-filament dans la couche d'oxyde, où chaque "effet d"escalier" représente la modification géométrique d'un ou plusieurs filaments.

- *Dans la suite de cette étude, les dispositifs ont été comparés à travers des tests en endurance. Les résultats de cette étude montrent que les dispositifs à base de HfO_2 sont bien plus endurants que ceux à base de NiO, avec des résultats de plus de 5000 cycles pour HfO_2 contre quelques centaines pour NiO.*
  Afin d'améliorer les performances en cyclage, une méthode consistant à limiter le courant à une valeur minimale pendant la phase de reset a été adoptée, il s'agit d'un courant de compliance de faible intensité (de l'ordre de 10 µA), permettant de stopper la rampe en tension lorsque le courant traversant le dispositif est inférieur à ce seuil. Cette méthode permet de limiter l'écart entre R_{on} et R_{off} et ainsi augmenter la durée de vie des mémoires. Cependant, cette méthode s'applique uniquement lorsque la décroissance du courant pendant l'effacement n'est pas trop rapide aux abords du seuil de limitation au regard du système d'asservissement.

- *Des estimations sur la stabilité des états mémoires ont également été étudiées à travers des rétentions effectuées à différentes températures. Les résultats montrent que les deux types de dispositifs conservent de façon satisfaisante leurs états de programmation pour des températures allant jusqu'à 85°C pendant plus de 10^4s. Cependant pour des températures plus élevées (autour de 300°C) des modifications de résistance peuvent survenir, pouvant altérer les états de résistance des cellules et notamment perturber les dispositifs étant dans des états de résistance faible, provoquant des commutations vers un état R_{off} pour les dispositifs à base de HfO_2 ou tout simplement rendre les dispositifs non fonctionnels pour des dispositifs à base de*

NiO/HfO_2 lorsque le stress thermique est à 300/375°C pendant plus de 10^5 s. L'effet de ces stress thermique semble également contribuer à limiter la dispersion des tensions de set et de reset des dispositifs.

- *Dans l'optique de valider l'aptitude de nos dispositifs à fonctionner dans un système embarqué, nous avons étudié la possibilité de procéder à des programmations par méthode pulsée. Pour cela une résistance de protection doit être insérée entre le dispositif et le générateur d'impulsions afin d'effectuer l'étape de forming, elle doit être retirée par la suite pour l'étape d'effacement. Les résultats obtenus montrent que la programmation et l'effacement de dispositifs peuvent être réalisés avec des temps de l'ordre de la µs et de la dizaine de µs.*

La deuxième partie de ce chapitre est une étude détaillée de l'étape de forming appliquée aux structures 1R. Afin de contrôler et limiter les courants intenses pouvant se développer au sein de ces cellules, différentes solutions ont été étudiées.

- *Dans un premier temps, l'utilisation d'un courant de sûreté spécifié au niveau de l'appareil de mesure a été utilisée. Même s'il s'avère que cette méthode est efficace pour contrôler le niveau de résistance post-forming, les analyses temporelles ont révélé que le temps de contre-réaction de l'appareillage de mesure était nettement supérieur au temps de forming des cellules. De plus, les courants traversant les dispositifs mémoires à base de NiO et de HfO_2 pendant l'étape de forming sont bien plus importants que la compliance fixée.*

- *L'utilisation d'une résistance de protection de 10 kΩ câblée entre l'appareillage et le dispositif agissant comme une limitation physique du courant a ensuite été utilisée, cependant les résistances après l'étape d'électroforming (résistance post-forming), aux alentours de la centaine d'Ω sont du même ordre de grandeur que la méthode de limitation en courant utilisée précédemment. En résumé, le courant est certes mieux contrôlé en utilisant la résistance de protection ainsi que la compliance en courant, mais ne permet pas de le limiter de façon convenable dans les premiers instants suivant la commutation du dispositif.*

- *Ce courant parasite traversant le dispositif pendant la commutation crée un filament conducteur de taille très importante, augmentant l'énergie nécessaire pour réaliser la phase de reset et conduisant à la destruction des dispositifs. Il résulte de la décharge d'une capacité parasite située en parallèle avec le dispositif qui se charge pendant la phase de forming et qui se décharge brusquement lorsque le dispositif commute, l'ajout d'une résistance de protection cumulée à une limitation en courant ne permet pas donc pas d'empêcher cette décharge sur des dispositifs de type "1R". Des simulations électriques ont permis d'estimer la capacité parasite d'un dispositif à base de HfO_2 de 10 nm d'épaisseur à environ 80 pF.*

- *Dans les faits, toute méthode extérieure aux dispositifs entraine l'ajout de capacité parasite se déchargeant pendant la phase de commutation R_{off} vers R_{on} et la seule méthode permettant de limiter de façon fiable la décharge de courant serait d'insérer un transistor MOS en série avec le dispositif mémoire pendant la phase de réalisation des mémoires.*

Dans la dernière partie de ce chapitre, une méthode originale de récupération de données pré-codées (pendant la conception du dispositif) ayant été perdues suite à un choc thermique a été proposée. Cette méthode consiste à reprogrammer tous les dispositifs à une tension intermédiaire entre celles de set et d'électroforming afin de commuter uniquement les dispositifs ayant perdu leurs informations (ceux ayant basculé de la résistance R_{on} à la résistance R_{off}), n'affectant donc pas les dispositifs en état de basse résistance (état "1") et ceux dans l'état vierge. Afin que cette méthode puisse être adoptée, il est nécessaire d'admettre que les dispositifs dans l'état vierge représentent l'état logique "0" et que les distributions des tensions de set et d'électroforming ne se recouvrent pas. Cette méthode a notamment été adoptée et validée sur des dispositifs présentant des structures Pt/HfO_2(10 nm)/TiN ayant un comportement bipolaire ainsi que des structures Pt/HfO_2(20 nm)/Pt ayant un comportement non polaire. Cette méthodologie pourrait essentiellement être utilisée pour récupérer des états perdus à la suite d'une opération de soudure de la puce mémoire sur son boitier. En effet, lors de cette étape la température engendrée est apte à perturber les états mémoire des dispositifs.

5. REFERENCES BIBLIOGRAPHIQUES

[Agilent HP4155] http://www.home.agilent.com

[An,10] C. An, "Switching control of resistive switching devices", *Appl. Phys. Lett.,* vol. 97, pp. 263505 (1-33), 2010.

[Baek,04] I. G. Baek, M. S. Lee, S. Seo, M. J. Lee, D. H. Seo, D. S. Suh*, et al.*, "Highly scalable non-volatile resistive memory using simple binary oxide driven by asymmetric unipolar voltage pulses", *IEEE International Electron Devices Meeting Tech. Dig.*, pp. 587-590, 2004.

[Baek,05] I. G. Baek, D. C. Kim, M. J. Lee, H. J. Kim, E. K. Yim, M. S. Lee*, et al.*, "Multi-layer cross-point binary oxide resistive memory (OxRRAM) for post-NAND storage application", *IEEE International Electron Devices Meeting Tech. Dig.*, pp. 4, 2005.

[Bocquet,11] M. Bocquet, D. Deleruyelle, C. Muller, and J.-M. Portal, "Self-consistent physical modeling of set/reset operations in unipolar resistive-switching memories", *Appl. Phys. Lett.*, vol. 98, 2011.

[Cagli,08] C. Cagli, D. Ielmini, F. Nardi, and A. L. Lacaita, "Evidence for threshold switching in the set process of NiO-based RRAM and physical modeling for set, reset, retention and disturb prediction", *IEEE International Electron Devices Meeting Tech. Dig.*, *2*008.

[Cagli,11] C. Cagli, J. Buckley, V. Jousseaume, T. Cabout, A. Salaun, H. Grampeix*, et al.*, "Experimental and Theoretical Study of Electrode Effects in HfO_2 based RRAM", *IEEE International Electron Devices Meeting Tech. Dig.,* pp. 28.7.1-28.7.4, 2011.

[Chae,05] B. G. Chae, H. T. Kim, D. H. Youn, and K. Y. Kang, "Abrupt metal-insulator transition observed in VO2 thin films induced by a switching voltage pulse", *Physica B-Condensed Matter,* vol. 369, pp. 76-80, 2005.

[Chen,09] Y. S. Chen, H. Y. Lee, P. S. Chen, P. Y. Gu, C. W. Chen, W. P. Lin*, et al.*, "Highly Scalable Hafnium Oxide Memory with Improvements of Resistive Distribution and Read Disturb Immunity", *IEEE International Electron Devices Meeting Tech. Dig.*, pp. 95-98, 2009.

[Chien,09] W. C. Chien, Y. C. Chen, K. P. Chang, E. K. Lai, Y. D. Yao, P. Lin*, et al.*, "Multi-level operation of fully CMOS compatible WO_x resistive random access memory (RRAM)", *IEEE International Memory Workshop Tech. Dig.,* pp. 1-2, 2009.

[Demolliens,09] A. Demolliens, C. Muller, D. Deleruyelle, S. Spiga, E. Cianci, M. Fanciulli*, et al.*, "Reliability of NiO-based resistive switching memory (ReRAM) elements with pillar W bottom electrode", *IEEE International Memory Workshop Tech. Dig.*, pp. 3, 2009.

[Goux,09] L. Goux, J. G. Lisoni, W. Xin Peng, M. Jurczak, and D. J. Wouters, "Optimized Ni oxidation in 80-nm contact holes for integration of forming-free and low-power Ni/NiO/Ni memory cells", *IEEE Trans. Electron Devices*, vol. 56, no. 10, pp. 2363-2368, 2009.

[Hosoi,06] Y. Hosoi, Y. Tamai, T. Ohnishi, K. Ishihara, T. Shibuya, Y. Inoue*, et al.*, "High speed unipolar switching resistance RAM (RRAM) technology", *IEEE International Electron Devices Meeting Tech. Dig.*, pp. 1-4, 2006.

[Ielmini,09] D. Ielmini, C. Cagli, and F. Nardi, "Resistance transition in metal oxides induced by electronic threshold switching", *Appl. Phys. Lett.,* vol. 94, pp. 063511, 2009.

[Ielmini,10a] D. Ielmini, F. Nardi, C. Cagli, and A. L. Lacaita, "Trade-off between data retention and reset in NiO RRAMS", *IEEE International Reliability Physics Symposium Tech. Dig.*, pp. 620-626, 2010.

[Ielmini,10b] D. Ielmini, F. Nardi, C. Cagli, "Resistance-dependent amplitude of random telegraph-signal noise in resistive switching memories", *Appl. Phys. Lett.*, vol. 93, pp. 053503 (1-3), 2010.

[Ielmini,10c] D. Ielmini, "Reset–Set Instability in Unipolar Resistive-Switching Memory", *IEEE Electron Device Letters*, vol. 31, pp. 552-554, 2010.

[JEDEC,04] IPC/JEDEC J-STD-020C, 2004.

[Jousseaume,11] V. Jousseaume, A. Fantini, J. F. Nodin, C. Guedj, A. Persico, J. Buckley*, et al.*, "Comparative study of non-polar switching behaviors of NiO- and HfO_2-based oxide resistive-RAMs", *Solid-State Electron.,* vol. 58, pp. 62-67, 2011.

[Kinoshita,07] K. Kinoshita, K. Tsunoda, Y. Sato, H. Noshiro, Y. Yamazaki, T. Fukano*, et al.*, "Reduction of reset current in NiO-ReRAM brought about by ideal current limiter", *IEEE Non-Volatile Semiconductor Memory Workshop Tech. Dig.*, pp. 66-67, 2007.

[Kinoshita,12] K. Kinoshita, H. Tanaka, M. Yoshihara, and S. Kishida, "Insight into distribution and switching of resistive random-access memory filaments based on analysis of variations in memory characteristics", *J. Appl. Phys.*, vol. 112, pp. 044503, (1-4), 2012.

[Kugeler,10] C. Kugeler, R. Weng, H. Schroeder, R. Symanczyk, P. Majewski, K. D. Ufert*, et al.*, "Study on the dynamic resistance switching properties of NiO thin films", *Thin Solid Films,* vol. 518, pp. 2258-2260, 2010.

[Lee,08] H. Y. Lee, P. S. Chen, T. Y. Wu, Y. S. Chen, C. C. Wang, P. J. Tzeng*, et al.*, "Low power and high speed bipolar switching with a thin reactive Ti buffer layer in robust HfO_2 based RRAM", *IEEE International Electron Devices Meeting. Tech. Dig.*, pp. 4, 2008.

[Lee,09] H. Y. Lee, C. Pang-Shiu, W. Tai-Yuan, C. Yu Sheng, F. Chen, W. Ching-Chiun*, et al.*, "HfO_x bipolar resistive memory with robust endurance using AlCu as buffer electrode", *IEEE Electron Device Letters,* vol. 30, pp. 703-705, 2009.

[Nardi,11] F. Nardi, D. Ielmini, C. Cagli, S. Spiga, M. Fanciulli, L. Goux*, et al.*, "Control of filament size and reduction of reset current below 10 μA in NiO resistance switching memories", *Solid-State Electronics,* vol. 58, pp. 42-47, 2011.

[Russo,07] U. Russo, D. Ielmini, C. Cagli, A. L. Lacaita, S. Spiga, C. Wiemer, *et al.,* "Conductive-filament switching analysis and self-accelerated thermal dissolution model

for reset in NiO-based RRAM", *IEEE International Electron Devices Meeting. Tech. Dig*., pp. 775-778, 2007.

[Russo,09] U. Russo, D. Ielmini, C. Cagli, and A. L. Lacaita, "Self-accelerated thermal dissolution model for reset programming in unipolar resistive-switching memory (RRAM) devices", *IEEE Trans. Electron Devices,* vol. 56, pp. 193-200, 2009.

[Sheu,09] S. S. Sheu, C. Pei-Chia, L. Wen-Pin, L. Heng-Yuan, C. Pang-Shiu, C. Yu-Sheng*, et al.*, "A 5 ns fast write multi-level non-volatile 1 Kbits RRAM memory with advanced write scheme", *IEEE Symposium on VLSI Circuits Tech. Dig.*, pp. 82-83, 2009.

[Wan,10] H. J. Wan, P. Zhou, L. Ye, Y. Y. Lin, T. A. Tang, H. M. Wu*, et al.*, "In situ observation of compliance-current overshoot and its effect on resistive switching", *IEEE Electron Device Letters,* vol. 31, pp. 246-248, 2010.

[Wang,10] Y. Wang, L. Qi, L. Shibing, W. Wei, W. Qin, Z. Manhong*, et al.*, "Investigation of resistive switching in Cu-doped HfO_2 thin film for multilevel non-volatile memory applications", *Nanotechnology,* vol. 21, pp. 045202 (1-6), 2010.

[Wei,08] Z. Wei, Y. Kanzawa, K. Arita, Y. Katoh, K. Kawai, S. Muraoka*, et al.*, "Highly Reliable TaO_x ReRAM and Direct Evidence of Redox Reaction Mechanism", *IEEE International Electron Devices Meeting. Tech. Dig.*, pp. 293-296, 2008.

[Xu,08] N. Xu, B. Gao, L. F. Liu, B. Sun, X. Y. Liu, R. Q. Han*, et al.*, "A unified physical model of switching behavior in oxide-based RRAM", *IEEE Symposium on VLSI Technology Tech. Dig.,* pp. 100-101, 2008.

[Zhou,09] P. Zhou, H. J. Wan, Y. L. Song, M. Yin, H. B. Lv, Y. Y. Lin*, et al.*, "A Systematic Investigation of TiN/Cu_xO/Cu RRAM with Long Retention and Excellent Thermal Stability", *IEEE International Memory Workshop Tech. Dig.,* pp. 11-12, 2009.

CONCLUSIONS ET PERSPECTIVES

1. CONCLUSIONS

Ce manuscrit de thèse a été principalement consacré à l'analyse électrique d'éléments mémoires OxRRAM unipolaires intégrant soit un oxyde de nickel, soit un oxyde de hafnium. La relative faible maturité de la technologie a justifié des études fines des performances électriques des dispositifs, en relation avec la nature de l'oxyde et sa méthode de fabrication. Ce travail de thèse a aussi contribué à la compréhension des mécanismes de commutation par une approche de modélisation physique des phénomènes lors des opérations d'écriture et d'effacement des éléments mémoires. Les études présentées dans ce manuscrit sont en faveur d'un mécanisme filamentaire, reposant sur la création de filaments conducteurs par réduction de l'oxyde lors de la phase de programmation (set) et sur leur dissolution par effet Joule lors de l'opération d'effacement (reset).

Le **Chapitre 1** a présenté le concept mémoire résistif OxRRAM susceptible de se positionner comme une alternative intéressante à la technologie Flash NAND conventionnelle, en particulier pour les applications nomades. Une présentation succincte de la technologie a permis de mettre en exergue ses avantages mais également les principaux verrous qui limitent encore son développement industriel à grande échelle. Une architecture matricielle intégrant des cellules mémoires 1R (1 élément résistif sans dispositif d'adressage) semble particulièrement attrayante mais pose un problème majeur lié aux "sneak-paths" correspondant à des fuites de courant non maitrisées vers les éléments de faible résistance adjacents à la cellule adressée. De plus, le fort courant nécessaire à l'effacement de la cellule mémoire conduit, à l'heure actuelle, à une consommation bien supérieure à celle de la technologie Flash (NAND).

Dans le **Chapitre 2** nous avons présenté des études menées sur des dispositifs mémoires se présentant sous la forme de structures MIM (Pt/NiO/Pt) dont l'oxyde de nickel a été obtenu par deux voies de synthèse différentes. Les voies d'élaboration étaient d'une part l'oxydation thermique d'une couche de nickel déposée préalablement par PVD, et d'autre part la pulvérisation cathodique réactive. Les caractéristiques électriques des éléments mémoires obtenus selon ces deux voies ont été comparées, l'objectif *in fine* étant de déterminer les conditions de fabrication les plus adaptées à la réalisation de dispositifs mémoires. L'analyse des distributions de Weibull de la résistance à l'état vierge et de la tension d'électroforming a permis d'appréhender l'influence de divers paramètres technologiques. Par la voie d'oxydation thermique, un dépôt de 12 nm d'épaisseur de Ni oxydé à 400°C pendant 450 s permet d'obtenir une couche de NiO de 20 nm d'épaisseur avec des performances satisfaisantes. S'agissant de la pulvérisation cathodique réactive, un optimum a été trouvé pour des dispositifs fabriqués par un dépôt sous un débit d'oxygène de 6 cm^3/min. L'analyse des distributions de Weibull a permis de montrer l'influence de l'angle des ions lors de la gravure IBE, de la pression dans la chambre de dépôt et de la température de dépôt de l'électrode inférieure en platine.

Les caractéristiques électriques des dispositifs obtenus par les différentes voies d'élaboration ont ensuite été comparées entre elles. La voie de dépôt par pulvérisation cathodique conduit à des dispositifs nécessitant une tension d'électroforming très élevée, qui, de surcroît, est très variable d'un dispositif à l'autre. Ces deux

caractéristiques représentent une limitation forte dans la perspective d'une intégration dans des systèmes embarqués. En revanche, pour les oxydes obtenus par voie d'oxydation thermique, les tensions de programmation sont plus faibles et la dispersion est bien moindre. La voie d'oxydation thermique semble donc être, à l'heure actuelle, la meilleure solution technologique pour la fabrication de dispositifs mémoires OxRRAM intégrant un oxyde de nickel. Toutefois, il convient de modérer cette conclusion dans la mesure où la méthode de dépôt par pulvérisation cathodique réactive n'a été introduite que récemment dans le flot de fabrication d'éléments mémoires OxRRAM au LETI et, par conséquent, n'a pas encore atteint la maturité de la voie d'oxydation thermique.

Le **Chapitre 3** a été centré sur la modélisation physique des mécanismes de conduction et de commutation d'éléments mémoires OxRRAM unipolaires intégrant un oxyde de nickel. Une analyse de la bibliographie a permis, dans un premier temps, de recenser les différents mécanismes proposés dans la littérature et de conforter l'hypothèse de la création d'un filament conducteur par réduction de l'oxyde (transition R_{off} => R_{on}) et de sa destruction par effet thermique (transition R_{on} => R_{off}). À partir de ces hypothèses, un modèle physique permettant de simuler la construction et la destruction d'un filament conducteur (*CF*) a pu être proposé. Au préalable, la caractérisation électrique des dispositifs à différentes températures a permis d'identifier le mécanisme de conduction le plus probable apparaissant dans l'état vierge : il s'agit d'un mode de conduction de type TAT caractérisé par deux paramètres, la hauteur de barrière des pièges et la distance inter-pièges. Dans le modèle de commutation, nous avons considéré un filament unidimensionnel cylindrique dans lequel le champ électrique et la température sont déterminés par résolution d'équation par différences finies. Cette approche a permis de déterminer le profil géométrique et électrique du filament en fonction du temps et selon le potentiel appliqué aux bornes du dispositif. Le modèle a ensuite été calibré sur des caractéristiques électriques mesurées sur des dispositifs, ceci permettant de rendre compte de l'influence des paramètres physiques sur la variabilité des caractéristiques courant-tension. L'analyse comportementale du modèle a permis d'appréhender l'importance du courant d'électroforming ou de set (contrôlé exclusivement par une compliance en courant) qui impacte de manière directe le rayon du filament et, de manière subséquente, le courant nécessaire à l'opération de reset. Les paramètres thermiques et électriques du *CF* ont une grande influence sur la tension d'effacement V_{reset} et les énergies d'activation relatives à la réduction et à la dissolution du filament affectent, quant à elles, les tensions nécessaires à la commutation du dispositif. Cette étude tend à montrer que la dispersion des grandeurs électriques est fortement dépendante de la qualité de la couche d'oxyde et du contrôle du courant traversant le dispositif pendant les opérations d'électroforming ou de set. Pour finir, le comportement électrique de dispositifs à haute température et sa modélisation tendent à montrer que les tensions de commutation diminuent lorsque la température augmente, en accord avec un mécanisme filamentaire.

Le **Chapitre 4** a porté sur l'analyse comparée des performances électriques d'éléments mémoires intégrant soit un oxyde de nickel NiO (obtenu par oxydation thermique), soit un oxyde de hafnium HfO_2 (déposé par ALD).

Il ressort de ces études que les dispositifs intégrant l'oxyde NiO nécessitent une tension plus faible pour les opérations d'électroforming, de set et de reset et présentent une

moindre variabilité de leurs caractéristiques électriques. De même, les courants nécessaires aux opérations d'effacement (reset) sont nettement supérieurs dans les dispositifs intégrant l'oxyde HfO_2 (*i.e.* 6 mA pour HfO_2 contre 2 mA pour NiO). Enfin, une étude plus fine des caractéristiques I(V) a permis d'observer un comportement en "marches d'escalier" lors de l'opération de reset, ceci pouvant être interprété par un mécanisme de dissolution multi-filaments.

Des tests de cyclage ont montré que les dispositifs à base d'oxyde HfO_2 sont bien plus endurants que ceux à base d'oxyde NiO (*i.e.* 5 000 cycles pour HfO_2 contre 300 pour NiO). Une méthode permettant de limiter le courant d'effacement à 10 µA a permis d'obtenir de meilleures performances en endurance pour les deux types de dispositifs.

En complément, des tests de rétention ont été menés à différentes températures : nous avons observé que les deux types de dispositifs conservent de façon satisfaisante l'état dans lequel ils ont été programmés, avec une rétention de plus de 10^4 s à 85°C. Pour des températures plus élevées (*i.e.* 300°C) et des temps de test plus longs (*i.e.* > 10^5 s), des changements d'état peuvent survenir, altérant les niveaux de résistance des cellules et allant jusqu'à des commutations R_{on} vers R_{off}, ou R_{off} vers R_{on}, voir même rendant les dispositifs inopérants. Enfin, il est à noter que tous les dispositifs à base d'oxyde NiO sont défaillants à 300°C, au-delà de 10^5 s, lorsqu'ils sont préprogrammés dans un état de faible résistance R_{on}.

Afin de valider l'aptitude des dispositifs à fonctionner dans un système embarqué, nous avons également procédé à des opérations de programmation par impulsions de tension. Les résultats obtenus montrent que les opérations de set et de reset peuvent être réalisées avec des impulsions de 1 µs et de la dizaine de µs.

La seconde grande partie du chapitre a porté sur le contrôle du courant pendant l'opération d'électroforming ou de set dans des structures MIM 1R. Si aucune précaution n'est prise pour contrôler le courant pendant la commutation de la cellule (R_{off} => R_{on}), des courants intenses et destructeurs traversent les dispositifs. Afin de parer à cet événement, une première solution visant à appliquer un courant de sûreté spécifié au niveau de l'appareil de mesure a été préconisée. Cette solution est efficace pour augmenter le niveau de résistance après électroforming (R_{on}) mais ne permet pas de limiter efficacement le courant. En effet, les observations temporelles ont montré que le temps de contre-réaction de l'appareillage de mesure était nettement supérieur au temps nécessaire à l'opération d'électroforming des cellules. De manière générale et quel que soit le type d'oxyde intégré dans l'élément mémoire, le courant d'électroforming est, pendant un temps très court, bien supérieur au courant de compliance fixé par l'analyseur de paramètres. Ce fort courant entraîne la formation d'un ou plusieurs filaments de taille importante qui rend l'opération de reset plus difficile. Une seconde méthode a alors été proposée : elle consiste à ajouter une résistance de protection de 10 kΩ entre l'appareillage et le dispositif de manière à limiter physiquement le courant (méthode de la résistance de charge). Par cette méthode, le courant traversant le dispositif est limité de manière plus efficace, mais cela ne suffit pas à limiter la résistance post-électroforming qui reste du même ordre de grandeur que celle obtenue par la méthode de la compliance en courant.

Ce courant transitoire est expliqué par la décharge d'une capacité parasite située en parallèle du montage, capacité qui se charge pendant l'opération d'électroforming et se décharge brusquement lorsque le dispositif commute. Ce courant, inévitable dans des structures 1R, est d'autant plus important lorsque la tension d'électroforming augmente. En effet, toute méthode extérieure au dispositif entraine l'ajout de capacité parasite se déchargeant pendant la phase de commutation R_{off} vers R_{on}. La seule méthode permettant de limiter efficacement ce courant est d'insérer un transistor MOS en série avec l'élément résistif pour former une cellule mémoire 1T/1R.

En dernière partie du chapitre, une méthode de restauration de données pré-codées a été proposée. Cette méthode exploite le contraste entre les tensions d'électroforming et de set, afin de restaurer des états mémoires possiblement perdus à la suite d'un choc thermique pouvant intervenir, par exemple, lors de la phase de soudure des dispositifs sur une carte électronique. Cette méthode a été validée expérimentalement pour des dispositifs à base d'oxyde HfO_2 d'épaisseurs de 10 et 20 nm ayant un comportement bipolaire et non polaire.

2. PERSPECTIVES

Sur la base de ce travail de thèse, il est possible de proposer quelques pistes d'amélioration dans la réalisation des futurs dispositifs mémoires. En effet, il a été montré que la voie d'obtention de l'oxyde joue un rôle essentiel dans les performances d'un dispositif OxRRAM et que la maturité du procédé de fabrication impacte de manière très directe la variabilité des éléments mémoires. Dans le cas de l'oxyde de nickel, nous avons montré qu'en l'état actuel des procédés, il est préférable de privilégier la voie d'oxydation thermique. Pour l'oxyde HfO_2 qui bénéficie de tous les développements technologiques pour son utilisation comme diélectrique high- κ, la voie de dépôt ALD semble tout à fait appropriée. S'agissant des épaisseurs d'oxyde, il est préférable de viser des épaisseurs de l'ordre de la dizaine de nm de manière à limiter les tensions nécessaires à l'opération d'électroforming et limiter les courants transitoires liés à la décharge d'une capacité parasite. Par ailleurs, les faibles épaisseurs sont également recommandées pour que les tensions des opérations de programmation/effacement soient compatibles avec les spécifications des systèmes embarqués.

L'architecture de cellule mémoire 1R, qui semblait intéressante pour obtenir une forte densité d'intégration et simplifier les étapes de conception, ne semble plus être la meilleure solution. En effet, les décharges capacitives inhérentes à la configuration 1R encouragent fortement à basculer sur une architecture 1T/1R dans laquelle les courants de programmation sont contrôlés par la tension appliquée sur la grille du transistor. D'autre part, des éléments résistifs intégrant un oxyde à forte permittivité diélectrique (matériau high-κ) semble présenter de meilleures performances.

Le travail et la réflexion menés sur le contrôle du courant de reset ont permis de montrer qu'il est possible de maîtriser la résistance R_{off} et de prolonger la durée de vie des dispositifs. Ce type de méthode peut être également être utilisé pour réaliser des éléments mémoires multi-niveaux. Par ailleurs, les tests de rétention ont permis de conforter le potentiel de la technologie OxRRAM, offrant des performances satisfaisantes.

En conclusion, si l'on devait embarquer des mémoires OxRRAM dans de futurs systèmes nomades, les cellules mémoires reposeraient certainement un oxyde high-κ de faible épaisseur (*e.g.* oxyde de hafnium HfO_2), présentant un comportement bipolaire, intégré dans une architecture 1T/1R et permettant d'effectuer un stockage multi-bits en utilisant des méthodes de pilotage basées sur le contrôle du courant $I_{forming/set}$ et I_{reset}.

LISTE DES PUBLICATIONS DE L'AUTEUR

1. PUBLICATIONS

S. Tirano, L. Perniola, J. Buckley, J. Cluzel, V. Jousseaume, Ch. Muller, D. Deleruyelle, B. De Salvo, G. Reimbold, "Accurate analysis of parasitic current overshoot during forming operation in RRAMs.", *Microelectronic Engineering*, vol. 88, no. 7, pp. 1129-1132, 2011.

http://dx.doi.org/10.1016/j.mee.2011.03.062

V. Jousseaume, A. Fantini, J-F. Nodin, C. Guedj, A. Persico, J. Buckley, **S. Tirano**, P. Lorenzi, R. Vignon, H. Feldis, S. Minoret, H. Grampeix, A. Roule, S. Favier, E. Martinez, P. Calka, N. Rochat, G. Auvert, J-P. Barnes, P. Gonon, C. Vallee, L. Perniola, B. De Salvo, "Comparative study of non-polar switching behaviors of NiO- and HfO_2-based Oxide Resistive-RAMs", *Solid State Electronics*, vol. 58, no. 1, pp. 62-67, 2011.

http://dx.doi.org/10.1016/j.sse.2010.11.023

P. Calka, E. Martinez, D. Lafond, S. Minoret, **S. Tirano**, B. Detlefs, J. Roy, J. Zegenhagen, C. Guedj, "Origin of resistivity change in NiO thin films studied by hard x-ray photoelectron spectroscopy", *Journal of Applied Physics*, vol. 109, no. 12, pp. 124507(1-6), 2011.

http://dx.doi.org/10.1063/1.3596809

P. Calka, E. Martinez, D. Lafond, H. Dansas, **S. Tirano**, V. Jousseaume, F. Bertin, C. Guedj, "Resistance switching in HfO_2-based OxRRAM devices", *Microelectronic Engineering*, vol. 88, no. 7, pp. 1140-1142, 2011.

http://dx.doi.org/10.1016/j.mee.2011.03.125

2. CONFÉRENCES INTERNATIONALES

S. Tirano, L. Perniola, J. Buckley, V. Jousseaume, Ch. Muller, D. Deleruyelle, B. De Salvo, G. Reimbold, "Accurate analysis of parasitic current overshoot during forming operation in RRAMs", **17th Conference on Insulating Films on Semiconductors (INFOS 2011)** Grenoble, France, Juin 2011.

S. Tirano, M. Bocquet, Ch. Muller, D. Deleruyelle, L. Perniola, V. Jousseaume, B. De Salvo, G. Reimbold, "On the electrical variability of resistive-switching memory devices based on NiO oxide", **42nd IEEE Semiconductor Interface Specialists Conference (SISC 2011)** Arlington, Virginie, USA, Décembre 2011.