

N° d'ORDRE : _ _ _ _ _

THESE

Présentée devant

l'Université d'Aix-Marseille et Sud Toulon-Var

pour obtenir le grade de

DOCTEUR DE L'UNIVERSITE

préparée au sein de STMicroelectronics Crolles et
de l'Institut Matériaux Microélectronique Nanosciences de Provence

Ecole doctorale : **Sciences pour l'Ingénieur Mécanique, Physique**
Spécialité : **Micro et Nano Electronique**

par

Yoann MAMY RANDRIAMIHAJA

Ingénieur ENSERG

ETUDE DE LA FIABILITE DES TECHNOLOGIES CMOS AVANCEES, DEPUIS LA CREATION DES DEFAUTS JUSQU'A LA DEGRADATION DES TRANSISTORS

Soutenue le 2 Novembre 2012 devant la commission d'examen

Président :	Gérard GHIBAUDO	IMEP Grenoble
Rapporteurs :	Lorena ANGHEL	INPG-TIMA
	François MARC	IMS Bordeaux
Directeur de Thèse :	Alain BRAVAIX	ISEN-IM2NP
Examineurs	Vincent HUARD	STMicroelectronics
	Denis RIDEAU	STMicroelectronics

Remerciements

Je tiens tout d'abord à remercier les membres du jury : Pr. Gérard GHIBAUDO, pour avoir accepté de présider le jury, Pr. Lorena ANGHEL et Pr. François MARC, qui ont accepté d'évaluer mon travail. Je les remercie très vivement.

Cette thèse s'est déroulée dans le cadre d'une convention CIFRE entre STMicroelectronics et le laboratoire ISEN-IM2NP. J'ai rejoint pour ces trois années l'équipe de fiabilité front end, au sein du group ECR de ST. Je remercie Emmanuel VINCENT, responsable du groupe ECR pour son accueil et tout le soutien qu'il a pu m'apporter.

Cette thèse n'aurait pu se dérouler sans un grand nombre de collaborations. Merci à Alain BRAVAIX, qui fut mon encadrant universitaire. L'aide que tu m'as apportée jusqu'au dernier moment m'a été très précieuse.

Merci à Mustapha qui m'a aidé lors du démarrage de cette thèse.

Les nombreuses mesures réalisées dans ces travaux ont été grandement facilitées par l'aide précieuse apportée par Gérard MORIN, toujours disponible un vendredi après-midi pour débbugger SIAM, François qui s'est laissé convaincre de me céder de nombreux bancs de tests et Jean-Philippe qui m'a sauvé plus d'une fois d'un banc récalcitrant. Un grand merci à vous !

Merci à mes voisins de box : Cécilia, Pascal, Stéphane et Julien, ainsi qu'aux inconditionnels de la petite cafète : Florian, Sophie, Gaëlle et Carine. J'ai passé de très bons moments en votre compagnie et vous avez rendu ces trois années très agréables.

Un grand merci à Myriam, pour sa grande gentillesse et son aide précieuse pour résoudre les tracas du quotidien.

Les nombreuses simulations réalisées dans ces travaux n'auraient pu être possible sans une complète collaboration avec l'équipe TCAD. Merci à Clément, responsable de l'équipe TCAD, pour avoir facilité nos échanges. Merci à Pascal, Erwan, Pierre, Frédéric, et Floria pour votre aide et les nombreuses simulations que vous m'avez données.

Je remercie également Alban pour son aide et ses nombreuses simulations.

Un grand merci au Pr. Pierpaolo PALESTRI de l'université d'Udine, qui a pris le temps de me former à l'utilisation de son simulateur et à fait preuve d'une grande disponibilité.

Je tiens à remercier tout particulièrement Denis pour m'avoir soutenu ces trois années et toujours poussé à obtenir le meilleur. J'admire ta rigueur scientifique et ta grande passion pour ton travail. Ce fut un réel plaisir de travailler avec toi.

Une grande partie de ces travaux n'auraient pu être réalisée sans l'immense aide apportée par Davide. Je te remercie pour l'énorme investissement personnel que tu as consacré pour faire avancer nos travaux communs. Je me suis beaucoup amusé en travaillant avec toi et je t'en remercie !

Enfin il y a ceux que je ne remercierai jamais assez.

David, merci de m'avoir donné ma chance dans ton équipe. J'aurai aimé avoir plus de temps pour continuer à travailler avec toi.

Xavier, merci pour les nombreuses discussions que l'on a eues ensemble qui m'ont beaucoup aidé lorsque j'étais dans une impasse. Même si tu as été parfois dur en affaire, tu m'as toujours donné de précieux conseils. Mais surtout, merci pour ces nombreuses soirées et tous ces jeux que tu m'as fait découvrir !

Vincent, même si ta présence s'est faite plus « discrète » vers la fin, je garderai néanmoins un excellent souvenir de ces trois années à travailler avec toi. Tes intuitions se sont souvent (pas toujours...) avérées correctes et j'aurais été incapable de progresser autant sans ton aide. Il reste encore beaucoup à faire, j'aurai aimé continuer à avancer avec toi et j'espère que nos chemins se croiseront à nouveau !

Table des matières

Table des matières.....	1
Liste des acronymes.....	5
Liste des symboles.....	7
Chapitre 1 : Introduction générale.....	11
1. L'industrie de la microélectronique.....	12
2. La fiabilité dans l'industrie microélectronique.....	14
3. Organisation de la thèse.....	16
4. Moyens expérimentaux et cadre de travail.....	18
5. Conclusion.....	19
Références bibliographique du chapitre 1.....	20
Chapitre 2 : Nature et comportement des défauts de l'oxyde de grille.....	21
1. Introduction.....	22
2. Propriétés physiques du système Si/SiO ₂	22
2.1. Fabrication du SiO ₂	22
2.2. Défauts d'interface.....	23
2.3. Défauts profonds de l'oxyde.....	24
3. Modélisation avancée du comportement électrique des défauts.....	26
3.1. Introduction.....	26
3.2. Modélisation du défaut et calcul de la charge piégée.....	26
3.3. Théorie multi phonon.....	27
3.4. Calcul des fonctions d'onde et paramètres des défauts.....	29
3.5. Taux de capture et émission.....	30
3.6. Relaxation structurelle du défaut.....	30
3.7. Résolution du calcul du piégeage en régime continu (DC) et transitoire (AC).....	32
3.7.1. Modèle DC quasi-statique.....	32
3.7.2. Modèle transitoire et AC.....	32
4. Caractérisation électrique des défauts de l'oxyde.....	34
4.1. Mesure de capacité/conductance en fréquence.....	34
4.1.1. Principe et mise en œuvre expérimentale de la méthode.....	34
4.1.2. Extraction des propriétés de l'empilement Si/SiO ₂	36
4.1.3. Impact des défauts sur les mesures CV/GV.....	37
4.1.4. Reproduction des CV avant et après dégradation avec UTOXPP.....	38
4.2. Mesure de courant de grille/SILC.....	41

4.2.1. Principe et mise en œuvre expérimentale de la méthode.....	41
4.2.2. Impact des défauts sur les mesures de courant de grille.....	42
4.2.3. Reproduction du courant de grille avant et après dégradation avec UTOXPP.....	43
4.3. Mesure de pompage de charge.....	45
4.3.1. Principe et mise en œuvre expérimentale de la méthode.....	45
4.3.2. Reproduction de la dégradation du courant pompé avec UTOXPP.....	51
4.4. Mesure DCIV/Gated-Diode.....	52
5. Application aux empilements de grille avancés : le cas du HiK.....	54
6. Conclusion.....	56
Références bibliographique du chapitre 2.....	57

Chapitre 3 : Mécanisme de génération des défauts du SiO₂.....65

1. Introduction.....	66
2. La dégradation induite par l'énergie des porteurs : le cas des stress HC.....	66
2.1. Introduction.....	66
2.2. Evolution historique des modèles HC.....	66
2.2.1. Modèle en Vds de Takeda.....	69
2.2.2. Modèle de l'électron chanceux.....	69
2.2.3. Modèle de l'électron chanceux prenant en compte l'effet du champ.....	71
2.2.4. LEM prenant en compte l'EES.....	72
2.2.5. Dégradation par porteurs multiples.....	75
2.3. Modélisation de la dégradation HC à l'échelle microscopique.....	77
2.3.1. Propriétés de la liaison Si-H.....	77
2.3.2. Rupture de la liaison Si-H par interaction unique.....	79
2.3.2.1. Présentation du modèle.....	79
2.3.2.2. Calcul des fonctions de distributions de porteurs en énergie.....	81
2.3.2.2.1. Notions de bases pour calculer la FDPE.....	81
2.3.2.2.2. Approche MC.....	82
2.3.2.2.3. Approche SHE.....	83
2.3.2.3. Calcul de la probabilité d'interaction avec la liaison Si-H.....	84
2.3.2.4. Calcul de la création de défauts induite par porteur énergétique.....	86
2.3.3. Rupture de la liaison Si-H par interaction multiple.....	86
2.3.3.1. Présentation du modèle.....	86
2.3.3.2. Calcul de la probabilité d'excitation de la liaison Si-H par MP.....	88
2.3.3.3. Calcul de la création de défauts induite par un grand nombre de porteurs faiblement énergétiques.....	88
2.3.4. Unification des modèles de rupture de liaison Si-H depuis l'interaction unique à multiple.....	90
2.3.5. Prise en compte de la saturation de la dégradation.....	94
3. La dégradation induite par le champ et le courant dans l'oxyde : le cas de stress menant au claquage de l'oxyde de grille.....	95
3.1. Introduction.....	95
3.2. Evolution historique des modèles de claquage de l'oxyde de grille.....	96
3.2.1. Mise en évidence expérimentale du claquage.....	96

3.2.2. Analyse statistique du claquage.....	97
3.2.2.1. Identification du type de distribution.....	97
3.2.2.2. Description de la distribution de Weibull.....	98
3.2.3. Le modèle de percolation.....	98
3.2.3.1. Historique.....	98
3.2.3.2. Description du modèle.....	99
3.2.3.3. Apports du modèle de percolation.....	100
3.2.4. Le modèle thermochimique.....	102
3.2.5. Les modèles de libération d'hydrogène.....	106
3.3. Modélisation de la dégradation menant au claquage de l'oxyde à l'échelle microscopique.....	108
3.3.1. Génération de défauts assistée par le champ dans l'oxyde et par le courant de grille.....	108
3.3.1.1. Présentation du modèle.....	108
3.3.1.2. Distribution des précurseurs aux N_{it} et N_{ot}	109
3.3.1.3. Energie transférée par courant TAD.....	110
3.3.1.4. Effet du champ sur l'énergie de barrière de la liaison Si-H ou Si-Si.....	111
3.3.1.5. Relaxation structurelle du réseau lors de la rupture d'une liaison.....	112
3.3.2. Prise en compte de la non-uniformité de la génération des défauts dans l'approche analytique classique.....	114
4. Conclusions.....	117
Références bibliographique du chapitre 3.....	119

Chapitre 4 : Localisation des défauts de l'oxyde de grille.....127

1. Introduction.....	128
2. Modèles compact pour la caractérisation des défauts.....	128
2.1. Extraction à partir de mesures de capacité/conductance en fréquence.....	128
2.2. Extraction à partir de mesures de courant pompé.....	130
2.2.1. Modèle compact pour l'extraction du profil des pièges dans la profondeur de l'oxyde.....	130
2.2.1.1. Présentation du modèle.....	130
2.2.1.2. Expression de N_t et de x	132
2.2.1.3. Mise en pratique de l'extraction du profil de pièges.....	134
2.2.1.3.1. Mesure du courant pompé.....	134
2.2.1.3.2. Choix des conditions d'extraction.....	135
2.2.1.3.3. Calcul de ΔE , n_s , p_{sf} , x_{cp}	136
2.2.2. Modèle compact pour l'extraction du profil des pièges le long du canal.....	136
2.3. Extraction à partir de mesures de courant de drain.....	141
2.4. Extraction à partir de mesures DCIV/Gated-Diode.....	143
2.5. Combinaison des trois méthodes de localisation des défauts d'interface le long du canal.....	144
3. Validation des profils de défauts extraits par mesure et simulation.....	145
3.1. Défauts d'interface extraits à partir de mesures de CV(f).....	145
3.2. Défauts profonds extraits à partir de mesures de SILC.....	146

3.3. Comparaison avec le profil extrait avec le modèle compact de CP.....	147
4. Calibration du modèle de dégradation induite par porteur énergétique et validation expérimentale.....	149
4.1. Choix des conditions de stress.....	149
4.2. Calibration des paramètres du modèles pour les électrons sur NMOS.....	150
4.3. Différence entre les approches SHE et MC.....	151
5. Validation du modèle de dégradation induite par le champ et le courant dans l'oxyde.....	152
5.1. Calibration du modèle pour les électrons.....	152
5.2. Calibration du modèle pour les trous.....	155
6. Apport de nos mesures à la modélisation du claquage de l'oxyde.....	158
6.1. Evolution de la dynamique temporelle de la création des défauts en fonction de T_{ox}	158
6.2. Validation expérimentale de notre modèle de percolation améliorée.....	159
7. Conclusions.....	160
Références bibliographique du chapitre 4.....	161

Chapitre 5 : Impact des défauts depuis la dégradation du dispositif jusqu'au circuit.....165

1. Introduction.....	166
2. Dégradation des paramètres du transistor MOS lors d'un stress HC.....	166
2.1. Dégradation de l'électrostatique et de la mobilité : validation du profil de défaut mesuré.....	166
2.2. Discussion et perspective d'application aux oxydes minces.....	170
3. Etude du mécanisme de claquage.....	171
3.1. Le cas du SBD sur oxyde mince.....	172
3.1.1. Etude de la corrélation des évènements de claquage.....	172
3.1.2. Simulation du SBD reproduisant l'augmentation du courant de grille.....	173
3.2. Extension de la durée de vie sur oxyde mince après SBD.....	175
4. Influence du claquage sur le comportement d'un Ring-Oscillator.....	176
4.1. Description du Ring-Oscillator.....	177
4.2. Impact du SBD.....	179
4.3. Impact du HBD.....	180
4.4. Mesure de dégradation de RO.....	182
5. Conclusions.....	184
Références bibliographique du chapitre 5.....	186

Chapitre 6 : Conclusions et perspectives.....187

Bibliographie de l'auteur.....193

Liste des acronymes

1D	1 Dimension
2D	2 Dimensions
3D	3 Dimensions
AC	Alternating Current
BD	BreakDown
BF	Basse Fréquence
CCC	Channel Cold Carrier
CHC	Channel Hot Carrier
CMOS	Complementary Metal Oxide Semiconductor
CP	Charge Pumping
CV	Capacité-tension
CVS	Constant-Voltage Stress
DC	Direct Current
DCIV	Direct Current Current Voltage
DFT	Density Functional Theory
DLTS	Deep-Level Transient Spectroscopy
EES	Electron-Electron Scattering
ETB	Equation de Transport de Boltzmann
FDPE	Fonction de Distribution des Porteurs en Energie
FDSOI	Fully Depleted Silicon On Insulator
FN	Fowler-Nordheim
FOSC	Fréquence d'OSCillation
GD	Gated-Diode
HBD	Hard BreakDown
HC	Hot Carrier
HF	Haute Fréquence
HiK	High permittivity (K)
II	Impact Ionization
IL	Interfacial Layer
IV	Courant-tension
LA	Longitudinal Accoustique
LDD	Low Doped Drain
LEM	Lucky Electron Model
LO	Longitudinal Optique
LP	Lateral Profile

LVSILC	Low-Voltage Stress Induced Leekage Current
MC	Monte Carlo
MET	Microscope à Effet Tunnel
MM	Mixed Mode
MOS	Metal Oxyde Semiconductor
MOSFET	Metal Oxyde Semiconductor Field Effect Transistor
MP	MultiPhonon
MP	Multiple Particle
MVE	Multiple Vibration Excitation
NBTI	Negative Bias Temperature Instability
NEGF	Non Equilibrium Green Function
RDS	Recombinaison Dépendante du Spin
RO	Ring Oscillator
RPE	Résonance Paramagnétique Electronique
RTN	Random Telegraph Noise
SBD	Soft BreakDown
SDDT	Spectroscopie de Défaut Dépendante du Temps
SDU	Spectroscopie de Défaut Unique
SHE	Spherical Harmonic Expansion
SIAM	Système d'Identification Automatique de paramètres de Modèle
SILC	Stress Induced Leakage Current
SONOS	Semiconducteur-Oxyde-Nitride-Oxyde-Semiconducteur
SP	Single Particle
SRH	Shockley-Read-Hall
STM	Scanning Tunneling Microscope
SVE	Single Vibration Excitation
TA	Transverse Accoustique
TAD	Tunnel Assisté par Défauts
TO	Transverse Optique
TTF	Time To Failure
UTOXPP	Ultra ThinOXide in C ++
WKB	Wentzel-Krammer-Brillouin
ZCE	Zone de Charge d'Espace

Liste des symboles

a_0	Paramètre de maille de la structure élémentaire d'un chemin de percolation (Å)
A_{ox}	Surface de l'oxyde de grille (μm^2)
C_0	Paramètre d'ajustement déterminant le seuil de saturation de la dégradation par porteurs chauds
C_{BF}/C_{HF}	Capacité basse fréquence/haute fréquence (F/m ²)
C_{GB}	Capacité grille bulk (F)
C_{GC}	Capacité grille canal (F)
$C_{it,0}$	Paramètre d'ajustement définissant le seuil de saturation de la création de N_{it}
c_n/c_p	Taux de capture des électrons/trous
c_n/c_p	Taux de capture d'électrons/de trous
$C_{ot,0}$	Paramètre d'ajustement définissant le seuil de saturation de la création de N_{ot}
C_{ox}	Capacité de l'oxyde (F/m ²)
C_T	Réponse capacitive des pièges (F)
D_{it}	Distribution énergétique de défauts d'interface (m ⁻² .eV ⁻¹)
E_0	Niveau énergétique initial du porteur avant capture (eV)
$E_{B,Si-X}$	Energie de barrière de rupture de liaison Si-X (eV)
E_c/E_v	Bord des bandes de conduction et de valence (eV)
E_{domi}	Energie dominante des porteurs (eV)
E_{eff}	Energie effective des porteurs (eV)
E_{emi}	Barrière d'émission (eV)
E_F	Quasi niveau de Fermi (eV)
E_{FM}	Niveau de Fermi dans le métal (eV)
E_i	Niveau de Fermi intrinsèque (eV)
E_{inv}/E_{acc}	Position du niveau de Fermi à l'interface au début de l'inversion/accumulation (eV)
E_{lat}	Champ latéral (V/cm)
E_m	Position moyenne des précurseurs en énergie (eV)
e_n/e_p	Taux d'émission d'électrons/de trous
E_{ox}	Champ dans l'oxyde (V/cm)
E_T	Niveau énergétique du piège (eV)
f	Fréquence (Hz)
$f(E)$	Fonction de probabilité d'avoir un porteur à l'énergie E
$F(t)$	Fonction de répartition
F_{BD}	Probabilité de claquage
F_c	Champ critique (MV/cm)
f_{in}	Partie inélastique du courant
FOSC	Fréquence d'oscillation du ring oscillator (Hz)
F_{perc}	Probabilité de formation d'un chemin de percolation
f_T	Fonction d'occupation du piège
$g(E)$	Densité d'états (cm ⁻³)
$\hbar$	Constante de Planck 6.625×10^{-34} J.s

I_{CP}	Courant pompé (A)
I_{dc}	Courant statique traversant le ring oscillator (A)
J_G	Densité de courant de grille (A/cm ²)
J_{TAD}	Densité de courant Tunnel Assisté par Défauts (A/cm ²)
k_B	Constante de Boltzmann 1.38×10^{-23} J/K = 8.617×10^{-5} eV/K
L	Longueur du canal (μ m)
m_{Si}^*	Masse effective des électrons dans le silicium
m_0	Masse de l'électron 9.11×10^{-31} kg = 5.69×10^{-16} eV s ² cm ⁻²
n_0	Densité d'occupation de l'état fondamental d'une liaison
N_0	Nombre maximum de liaison Si-H accessible à la rupture
N_{BD}	Densité (volumique ou moyenne) de défauts au claquage (cm ⁻³)
n_{BD_HK}/n_{BD_IL}	Nombre de cellules dans une colonne de HiK/IL
n_c	Nombre de connexions possibles pour la formation d'un chemin de percolation
N_G	Dopage de la grille (m ⁻³)
N_{it}	Densité de défauts d'interface (cm ⁻²)
$N_{it,eff}$	Densité de défauts d'interface effective ayant un effet sur le courant de drain (cm ⁻²)
n_n	Densité d'occupation du niveau n
N_{ot}	Densité de défauts profonds (m ⁻³)
n_s/p_s	Densité surfacique d'électrons/de trous (cm ⁻²)
N_{sub}	Dopage substrat (m ⁻³)
$N_T(x, E_T)$	Distribution spatiale et énergétique des pièges
P_{cou}	Probabilité de couplage anharmonique entre deux modes
$P_{down,1}$	Probabilité de prendre un quanta énergétiques à la liaison
P_{emi}	Probabilité d'émission
P_{exc}	Probabilité d'excitation de la transition bonding/anti-bonding
P_{Nit}	Distribution des précurseurs aux N_{it}
P_{Not}	Distribution des précurseurs aux N_{ot}
$P_{up,i}$	Probabilité de transférer i quanta énergétiques à la liaison
P_{up}/P_{down}	Probabilité d'excitation/de désexcitation
q	Charge élémentaire 1.602×10^{-19} C
Q_{BD}	Charge au claquage (C/cm ⁻²)
Q_{CP}	Charge pompée (C/cm ⁻²)
Q_{ot}	Charge fixe piégée dans l'oxyde (C/cm ⁻²)
R_i	Taux d'interaction d'un porteur avec une liaison atomique (s ⁻¹)
R_{it-MP}	Taux de création de défauts d'interface pour le mécanisme MP (s ⁻¹)
R_{it-SP}	Taux de création de défauts d'interface pour le mécanisme SP (s ⁻¹)
R_{MM}	Taux de rupture de liaison Si-H pour le mécanisme MM (s ⁻¹)
R_{Si-X}	Taux de rupture de liaison Si-X (s ⁻¹)
S	Facteur de Huang-Rhys
S_0	Paramètre d'ajustement donnant le poids relatif des mécanismes d'excitation/désexcitation induits par porteurs devant les mécanismes thermiques
S_{AC}	Zone de l'oxyde sondée (en profondeur et énergie) par la mesure CV(f)
S_{CP}	Zone de l'oxyde sondée (profondeur et énergie) par une mesure de CP
S_{ji}	Probabilité qu'a un porteur de générer une paire électron/trou
S_{it}	Probabilité qu'a un porteur de créer un défaut

$S_{it,m}$	Probabilité qu'a un porteur d'interagir avec la liaison Si-H et de lui transférer m quanta énergétiques
S_{it-MP}	Probabilité d'interaction entre un porteur et la liaison Si-H pour un mécanisme MP
S_{it-SP}	Probabilité d'interaction entre un porteur et la liaison Si-H pour un mécanisme SP
S_{TAD}	Zone de l'oxyde sondée (profondeur et énergie) par la mesure de SILC
T	Température (K)
t	Temps (s)
T_{BD}	Temps au claquage (s)
T_{ox}	Epaisseur d'oxyde (nm)
T_p	Période du pulse (s)
t_r/t_f	Temps de montée/descente du pulse
W	Largeur du canal du transistor (μm)
$W(F)$	Distribution de Weibull
W_c	Taux de capture
x_m	Profondeur sondée à la fréquence f par CP (nm)
z_m	Position moyenne des précurseurs en profondeur (nm)
α	Puissance du temps de la dynamique de création de défauts
α_{it}/α_{ot}	Exposant des dépendances en puissance du temps des dynamiques de créations de N_{it}/N_{ot}
β	Pente de Weibull
ΔE	Energie perdue lors de la capture par émission/absorption multi-phonon (eV)
ΔF	Variation de la fonction de remplissage des pièges
ϵ_0	Permittivité du vide 8.854×10^{-14} F/cm
ϵ_j	Niveau énergétique des pièges (eV)
ϵ_{ox}	Coefficient de permittivité de l'oxyde
ϵ_{Si}	Coefficient de permittivité du silicium
η	Durée de vie caractéristique de la distribution de Weibull à 63% (s)
λ	Libre parcours moyen des porteurs (nm)
λ_e/λ_h	Constante d'atténuation tunnel des électrons/trous (nm)
λ_{emi}	Probabilité d'émission par unité de temps (s^{-1})
$\lambda_{HK}/\lambda_{IL}$	Probabilité qu'une cellule soit défectueuse dans l'HiK/l'IL
λ_i	Probabilité qu'une cellule soit défectueuse dans la couche d'oxyde numéro i
ν	Fréquence d'émission (s^{-1})
ρ_t	Charge piégée ($C.m^{-3}$)
σ	Surface d'une cellule élémentaire d'un chemin de percolation
σ_E	Ecart type de la distribution des précurseurs en énergie
σ_n/σ_p	Section de capture des électrons/trous
σ_z	Ecart type de la distribution des précurseurs en profondeur
τ_c/τ_e	Taux de capture/émission d'électrons
τ_n/τ_p	Temps de capture des électrons/trous
$v(E)$	Vitesse des porteurs ($m.s^{-1}$)
v_{th}	Vitesse thermique des porteurs ($m.s^{-1}$)
ϕ_b	Energie de barrière d'injection des porteurs dans l'oxyde (eV)
Φ_c/Φ_e	Flux de capture/émission d'électrons
Φ_F	Potentiel de Fermi (eV)

φ_{ii}	Seuil énergétique d'ionisation par impact (eV)
φ_{it}	Seuil énergétique de création de défauts (eV)
Φ_s	Potentiel de surface (eV)
Ψ_j	Fonction d'onde d'ordre j
ω_e	Taux de relaxation entre deux niveaux vibrationnels (s ⁻¹)

Chapitre 1 : Introduction générale

Chapitre 1 : Introduction générale

1. L'industrie de la microélectronique

La microélectronique est omniprésente dans notre quotidien, que ce soit dans nos téléphones portables, dans les systèmes de déclenchement des airbags de nos voitures, dans les satellites offrant notre localisation, ou bien encore dans les dispositifs médicaux comme le pace maker. Toutes ces applications reposent sur l'utilisation de la même brique élémentaire : le transistor MOSFET (« Metal Oxide Semiconductor Field Effect Transistor »).

Le transistor se comporte comme un interrupteur, pouvant délivrer un signal bloqué (« 0 ») ou bien passant (« 1 ») qui est la base de toute application numérique. Il fut inventé en 1947 par W. Shockley, J. Bardeen et W. Brattain à l'AT&T Bell Laboratories (**Figure 1-1**). Le grand succès du transistor tient en sa capacité à être miniaturisé et en son procédé de fabrication facilement industrialisable qui permet une production automatisée de gros volume, diminuant ainsi le prix unitaire.



Figure 1-1 : Transistor amplificateur « point-contact » construit en 1947 par W. Shockley, J. Bardeen et W. Brattain (AT&T Bell Laboratories). Le prix Nobel de Physique leur sera décerné en 1956.

Les dimensions des transistors MOS sont réduites à chaque nœud technologique. L'évolution des dimensions des transistors a suivi, jusqu'à présent, la loi énoncée par G. Moore, co-fondateur d'Intel, qui annonça en 1965 [Moore1965] que le nombre de transistors contenu dans un circuit intégré devrait doubler chaque année, à coût constant. Il réévalua sa prédiction en 1975 [Moore1975] en posant un doublement du nombre de transistors contenu dans un microprocesseur tous les deux ans. Il a montré que cette tendance pouvait être suivie grâce à trois facteurs, classés ici par ordre d'importance :

- la réduction des dimensions des transistors;
- l'augmentation de la surface des puces ;
- les changements d'architecture des circuits.

Des changements d'architectures ont été apportés à chaque nouveaux nœud technologique, alors que la surface des puces à rapidement atteint sa taille optimale, pour rester intégrable dans les produits finaux. La surface des puces a cessé de croître dans les années 1990, après avoir atteint les 100mm² [Moore2008], tandis que les dimensions des transistors n'ont jamais cessé d'être réduites. Afin de palier à la limitation en surface des puces, et dans un souci d'augmentation de la production du nombre de puces par plaquettes (wafers) de silicium, le diamètre de ces wafers a été progressivement augmenté. Il atteint aujourd'hui 300mm en production, et les principaux acteurs de l'industrie microélectronique (Intel, IBM, GlobalFoundries, TSMC et Samsung) se sont alliés récemment [SST2011] pour mener à bien la transition vers des wafers de 450mm de diamètre.

Les conséquences de la loi de Moore sont doubles : l'augmentation de la densité d'intégration et la diminution des coûts de production. Ainsi, le coût de fabrication d'un transistor a été divisé par 100 tous les 10 ans depuis 1968 [Moore2003].

Mesurée par l'importance de son chiffre d'affaires mondial, la croissance de l'industrie électronique est spectaculaire. En 1965, elle réalisait un chiffre d'affaires de 1,5 milliard de dollars, pour atteindre en 2011 un chiffre d'affaires supérieure à 300 milliard de dollars et employer plus de 3 millions de personnes dans le monde. **Le taux de croissance de l'industrie des semiconducteurs a longtemps été deux fois supérieur à celui de l'économie mondiale [Saunier2008].** Enfin, le produit intérieur brut mondial étant évalué à 60.000 milliards de dollars en 2011, l'industrie des semiconducteurs contribue pour plus de 10 % de la richesse mondiale.

La loi de Moore arrive cependant à ces limites. Les longueurs des transistors, actuellement de 22nm en production et 10nm en développement, approchent de la longueur critique, à savoir la distance entre deux atomes de silicium, de l'ordre 0.3nm [Iwai2004]. L'enjeu financier devient également important, le coût de développement des nouvelles technologies devenant toujours plus élevé. C'est pourquoi de nombreuses alliances sont passées entre différents industriels afin de co-développer les nouveaux nœuds technologiques.

Finalement, l'intégration et l'augmentation des performances des produits liées à la multiplicité de leurs applications à également un coût en termes de fiabilité, qui est le sujet de ces travaux de thèse.

On cherche aujourd'hui à réduire le temps nécessaire pour développer un produit et le mettre sur le marché. Afin d'être les plus rapides, et remporter les marchés les plus importants, le design de ces produits est réalisé en même temps que le développement des procédés technologiques de fabrication (process). C'est pourquoi il est très important d'avoir la compréhension la plus physique possible des mécanismes de dégradation impactant la fiabilité, afin de pouvoir prédire son impact sur un produit non encore réalisé, pour le prévenir en amont (par des modifications du process ou du design). Dans le cas contraire, ce développement en parallèle du design et du procédé de fabrication pourrait mener à des produits non fiables, nécessitant de revenir en arrière, ce qui serait une énorme perte de temps, d'argent et de compétitivité pour tout industriel.

La fiabilité permet également de définir les conditions maximales d'utilisations des produits (en termes de tension d'alimentation et de température d'utilisation) permettant de respecter les critères de durée de vie déterminés avec le client. Maitriser la fiabilité en modélisant fidèlement ces causes et conséquences permet donc de tirer le meilleur d'un produit, ce qui permet d'augmenter la tension d'alimentation, et par la même occasion la fréquence d'opération, qui est un critère de choix pour les applications mobiles actuelles.

Différents mécanismes de dégradations apparaissent en fonction des conditions d'utilisation des transistors. Les fortes tensions de grille peuvent entraîner le claquage de l'oxyde de grille. Les tensions de grilles moyennes, couplées à l'effet de la température, déclenche le mécanisme dit NBTI pour Negative Bias Temperature Instability, qui a pour particularité d'avoir une part de dégradation recouvrable et une autre permanente [Parthasarathy2006]. Enfin, l'application d'une tension de grille et de drain peut conférer suffisamment d'énergie aux porteurs pour qu'ils viennent dégrader le transistor (dégradation de type porteurs chauds).

La plupart des approches suivies dans le passé pour modéliser la fiabilité d'un transistor ont consisté à construire des modèles reproduisant la dégradation de ces paramètres [Guerin2008, Rafik2008, Monsieur2002] (tension de seuil, courant de grille ou de drain...) et de tenter d'apporter une explication physique aux dégradations constatées. L'approche suivie dans ces travaux de thèse consiste à comprendre les mécanismes physiques de création des défauts, ainsi que l'impact de ces défauts sur la dégradation des paramètres du transistor. Cette approche nécessite de maitriser de nombreuses compétences que nous développerons tout au long de ce manuscrit.

2. La fiabilité dans l'industrie microélectronique

La fiabilité peut être définie comme « la probabilité qu'à un dispositif d'exécuter une certaine fonction pour des conditions d'utilisation et une période déterminée ». L'étude de la fiabilité intègre donc trois notions fondamentales :

- le temps ;
- les conditions d'utilisation (polarisation, température, humidité, radiation, ...) ;
- le critère de défaillance.

Afin d'illustrer ces différents aspects, nous pouvons nous appuyer sur la courbe en baignoire qui représente qualitativement le taux de défaillance des transistors MOS en fonction du temps. (**Figure 1-2**).

Cette courbe est divisée en trois zones dont les origines sont significativement différentes :

- Zone 1 : Elle est souvent désignée comme la mortalité infantile. Elle s'explique principalement par le fait que des défauts extrinsèques (particules, ...) s'introduisent dans certains matériaux pouvant ainsi occasionner des défaillances prématurées.
- Zone 2 : Le taux de défaillance est indépendant du temps restant relativement bas. Cette zone correspond à des défaillances de transistors anormalement faibles, qui peuvent dans certains cas s'expliquer par la présence de défauts extrinsèques qui entraînent un vieillissement anormal du composant.

- Zone 3 : Elle correspond aux défaillances induites par un vieillissement normal des transistors qui résulte d'une dégradation intrinsèque.

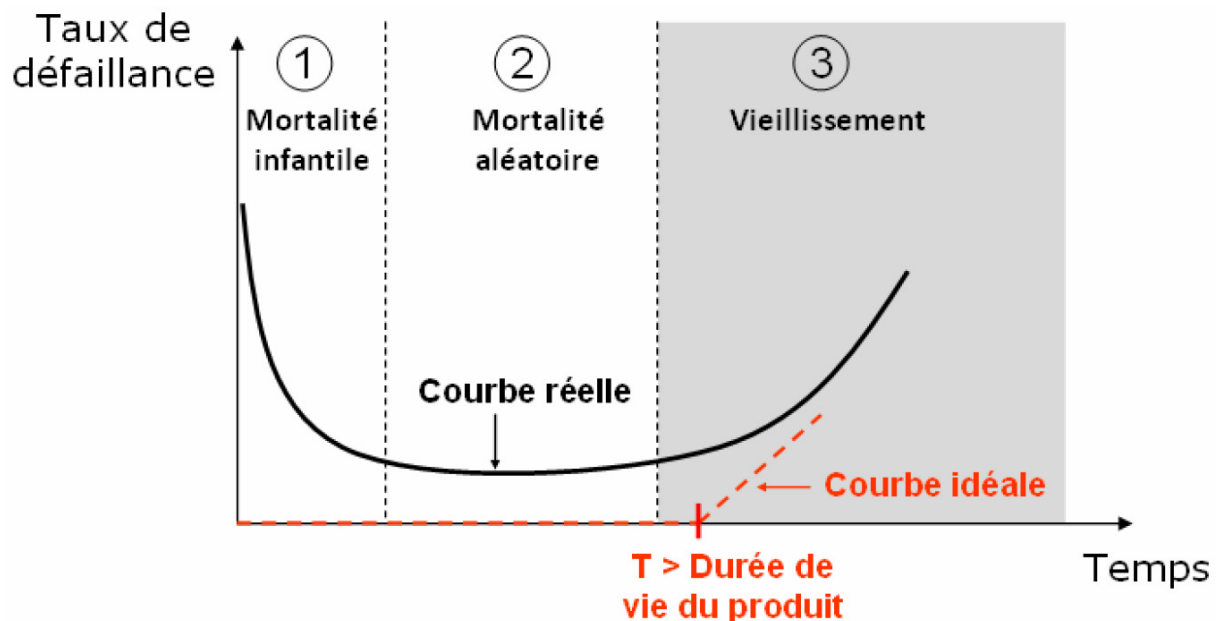


Figure 1-2 : Courbe en baignoire du taux de défaillance en fonction du temps (en trait plein la courbe réelle, en pointillée la courbe idéale).

L'objectif global de la fiabilité peut être défini comme la nécessité de faire tendre la courbe réelle vers la courbe idéale présentée sur la **Figure 1-2**. Ainsi, de façon simplifiée, il faut réduire significativement le taux de mortalité infantile, minimiser le niveau du plateau de la zone 2 et enfin repousser au maximum le taux de défaillance occasionné par le vieillissement des transistors ($T > \text{durée de vie du produit}$).

Concernant les zones 1 et 2, on minimise le taux de défaillance en limitant les sources de défauts extrinsèques. On élimine également les transistors les moins résistants en leur faisant subir des tests de type burn-in.

C'est sur la zone 3 que portent ces travaux de thèse. Afin de garantir et de prédire le bon vieillissement d'un transistor, il est nécessaire de connaître les mécanismes physique de dégradation d'un transistor, ainsi que l'impact de cette dégradation sur sa perte de fonctionnalité. Aux conditions nominales d'utilisation, ce type de vieillissement n'intervient qu'après des années de fonctionnement. C'est pourquoi nous utilisons des conditions de stress accélérées, permettant de faire survenir la défaillance dans un temps raisonnable (typiquement inférieur à 10 000s). On effectue ensuite des extrapolations aux conditions nominales d'utilisation pour prédire la durée de vie d'un produit comptant des millions de transistors, à partir de l'étude de la fiabilité d'un nombre réduit de transistors, pour des conditions de stress accélérées. Pour garantir la validité de ces durées de vie extrapolée, il est donc nécessaire :

- de pouvoir décorréler les différents mécanismes de dégradation ;

- de comprendre les mécanismes physiques de dégradation, afin de s'assurer de l'existence des mécanismes de dégradation aux conditions nominales d'utilisation ;
- de faire le lien entre la fiabilité d'un transistor et celle d'un produit.

Seule une approche de type bottom-up permet la maîtrise complète de la fiabilité d'un produit. Il faut pour cela connaître le vieillissement des différents étages de la chaîne de fiabilité d'un produit comme l'illustre la **Figure 1-3**, ainsi que le lien existant entre les différents niveaux de complexité. C'est pourquoi nous partons du niveau le plus bas, à savoir celui des défauts créés dans le transistor, étudié à l'échelle atomique. Nous remontons ensuite à l'impact de ces défauts sur la dégradation des caractéristiques du transistor, puis sur la perte de fonctionnalité d'un bloc élémentaire (cellule) puis d'un circuit comprenant un ensemble de cellules, pour terminer enfin par les niveaux les plus complexes tels que les systèmes et pour finir le produit.

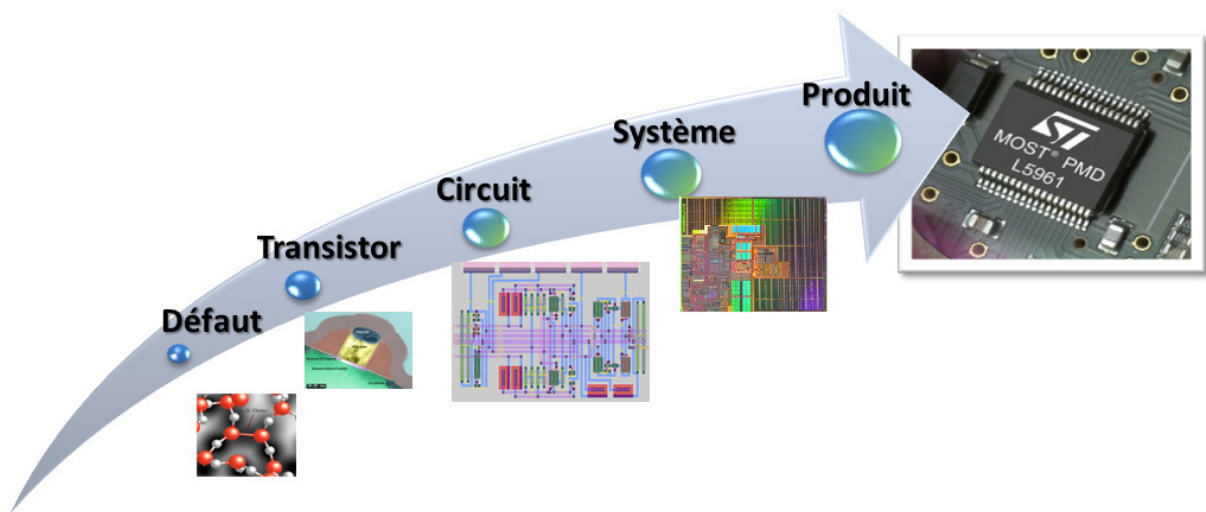


Figure 1-3 : Schéma illustrant l'approche de type bottom-up, permettant d'étudier la fiabilité d'un produit en partant du niveau le plus bas (les défauts du transistor étudiés à l'échelle atomique).

Dans ce contexte, les travaux développés au cours de cette thèse ont porté sur les trois premiers étages de la chaîne de fiabilité d'un produit, en se focalisant plus particulièrement sur les mécanismes physiques de création des défauts, ainsi que leur impact sur la dégradation d'un transistor.

3. Organisation de la thèse

Les résultats de cette thèse sont présentés en 4 chapitres dont le contenu est brièvement résumé ici :

- **Chapitre 2:** nous présenterons les propriétés de l'empilement MOS et plus particulièrement de l'oxyde de grille de type SiO_2 ou SiON . Les différents types de défauts électriquement actifs de l'oxyde de grille sont également passés en revue. Dans ce chapitre, nous montrerons la nécessité d'avoir une modélisation du comportement électrique des défauts la plus complète possible afin de reproduire leur impact sur les caractéristiques du transistor. Nous présenterons alors un modèle complet de communication des défauts avec les différents réservoirs de charges, pour lequel nous

avons participé au développement et à la validation expérimentale. Ce modèle prend en compte les mécanismes complexes de capture de porteurs assisté par transition multi-phonon. Différentes méthodes de caractérisations électriques des défauts sont ensuite présentées et étudiées au regard de notre modèle (mesure de capacité, de courant de grille ou encore de pompage de charge) afin de le valider. Cela nous permettra de déterminer les zones de l'oxyde participant à la dégradation de ces caractérisations électriques, propres aux différents types de mesures pratiquées. Enfin un exemple d'application à un transistor de type plus avancé (oxyde à forte permittivité à architecture de type Fully Depleted Silicon On Insulator, FDSOI) montrera l'applicabilité de nos modèles aux nœuds technologiques les plus complexes qui sont en cours de développement.

- **Chapitre 3 :** nous présenterons dans ce chapitre, l'étude de deux des principaux mécanismes de dégradation des transistors : celui par porteurs chauds ou Hot Carrier (HC) et celui menant au claquage ou breakdown (BD) de l'oxyde de grille. Ces différents mécanismes sont classiquement modélisés en reproduisant la dégradation des paramètres des transistors, tel que la tension de seuil ou le courant de drain. Nous développerons une approche différente, modélisant la création de défauts le long de l'interface de l'oxyde de grille (pour le HC) et dans son volume (pour le BD). Nous avons pour cela développé les modèles les plus physiques possible, considérant les ruptures de liaisons atomiques comme origine de la création de défauts. Notre modélisation de ces ruptures de liaisons, basées sur le transfert d'énergie entre un porteur et la liaison, sera détaillée dans ce chapitre. Enfin, notre modélisation de la création de défauts dans le volume de l'oxyde menant au BD nous permettra de revisiter le formalisme décrivant la distribution statistique de l'évènement de claquage, en prenant en compte la non-uniformité de la génération de défauts dans l'oxyde de grille.

- **Chapitre 4 :** nous présenterons dans ce chapitre, les méthodes de localisation des défauts, le long de l'interface de l'oxyde et dans son volume, que nous avons développées et utilisées. Nous confronterons les modèles compacts de la littérature à notre modèle présenté au chapitre 2, afin de mesurer l'impact des approximations utilisées par ces approches. Nous développerons une méthodologie de localisation des défauts combinant différentes mesures électriques avec leur reproduction par simulation. La localisation des défauts nous servira ensuite à valider nos modèles de créations de défauts présentés au chapitre 3. Enfin, l'apport de nos mesures de profils de défauts dans le volume de l'oxyde sur la compréhension du mécanisme de claquage sera présenté.

- **Chapitre 5 :** ce dernier chapitre nous permettra d'établir un premier lien entre les défauts créés et la dégradation d'un circuit. Nous utiliserons pour cela les outils de simulations permettant de reproduire l'impact d'un profil de défauts le long de l'interface de l'oxyde

de grille sur la dégradation de l'électrostatique et la mobilité dans le canal du transistor. Cela nous permettra de reproduire la dégradation des principaux paramètres du transistor (tension de seuil et transconductance) à partir des profils de défauts mesurés (chapitre 4) et prédits par notre modèle (chapitre 3). Nous présenterons également une méthodologie de validation des profils de défauts ainsi mesurés en reproduisant par simulation la dégradation des paramètres du transistor. Nous étudierons enfin plus en détail le mécanisme de claquage ainsi que son impact sur le fonctionnement d'un transistor, puis sur le fonctionnement d'un bloc circuit représentatif du fonctionnement d'un produit. Nous verrons ainsi comment le claquage d'un transistor peut ne pas s'avérer fatal au bon fonctionnement d'un produit et comment on peut augmenter l'estimation de sa durée de vie par une meilleure compréhension du mécanisme de claquage et de la perte de fonctionnalité qu'il entraîne.

Pour clore cette introduction, nous donnons quelques détails sur le cadre de travail de cette thèse ainsi que sur les moyens expérimentaux développés et utilisés au cours de cette étude.

4. Moyens expérimentaux et cadre de travail

Cette thèse a été réalisée en collaboration avec le laboratoire ISEN-IM2NP de Toulon, dans le laboratoire de recherche et développement de la société STMicroelectronics, à Crolles, dans l'équipe de fiabilité front-end.

La majeure partie des travaux a été menée sur des bancs semi-automatiques permettant ainsi d'effectuer facilement des mesures statistiques sur un wafer de silicium de 30 centimètres de diamètre, pouvant compter jusqu'à 90 puces. Ces bancs sont équipés d'une carte de 22 pointes en tungstène, choisies pour la qualité de contact qu'elles procurent ainsi que leur bonne tenue lors de tests en température. Ces bancs sont associés à une baie de mesures composée d'un HP4156 pour les relevés de caractéristiques courant-tension « $I(V)$ », d'un générateur de pulse Agilent 8110A, d'un capacimètre Agilent 4984A et d'une matrice HP42000A permettant la commutation de plusieurs appareils de mesures sur un même jeu de pointes. Le système S.I.A.M. (Système d'Identification Automatique de paramètres de Modèle), développé en HP Basic au sein de l'entreprise STMicroelectronics, pilote les différents bancs de mesures et assure la communication de l'ensemble des éléments.

De nombreux dispositifs ont été testés parmi les technologies développées à ST Crolles dont les principales caractéristiques sont résumées ici en fonction de leur longueur nominale dédiée (L_{nom}), l'épaisseur du diélectrique de grille (T_{ox}) suivant si ils font partie du cœur logique (T_{ox} fin) ou des entrées/sorties (T_{ox} épais) et leur tension d'alimentation (V_{dd}) :

- C65 : $L_{nom} = 65\text{nm}$, $V_{dd1} = 1.2\text{V}$ ($V_{dd2} = 1.8\text{V}$, $V_{dd3} = 2.5\text{V}$), $T_{ox1} = 1.8\text{nm}$ ($T_{ox2} = 3.2\text{nm}$, $T_{ox3} = 5\text{nm}$)
- M55: $L_{nom} = 55\text{nm}$, $V_{dd1} = 1.2\text{V}$ ($V_{dd2} = 2.5\text{V}$, V_{dd3} non définie pour cette cellule de mémoire Flash, $V_{dd4} = 5\text{V}$), $T_{ox1} = 1.8\text{nm}$ ($T_{ox2} = 6.5\text{nm}$, $T_{ox3} = 9.8\text{nm}$, $T_{ox4} = 14.8\text{nm}$)
- C40: $L_{nom} = 40\text{nm}$, $V_{dd1} = 1.1$ ($V_{dd2} = 1.8\text{V}$), $T_{ox1} = 1.7\text{nm}$ ($T_{ox2} = 2.8\text{nm}$)
- C28 bulk / FDSOI: $L_{nom} = 28\text{nm}$, $V_{dd1} = 1\text{V}$ ($V_{dd2} = 1.8\text{V}$), $T_{ox1} = 1.5\text{nm}$ ($T_{ox2} = 3.2\text{nm}$)

offrant l'avantage de pouvoir tester des technologies dans une gamme d'épaisseurs d'oxydes allant de 1.8nm à 15nm et diverses géométries de transistors. Les mesures et simulations réalisées sur un grand nombre de dispositifs différents nous ont permis de valider les modèles développés dans ces travaux de thèse. Les caractéristiques importantes de chaque dispositif étudié seront précisées tout au long du manuscrit.

5. Conclusion

L'objectif de cette thèse est de modéliser la dégradation des transistors en partant de l'échelle microscopique (la création de défauts par rupture de liaison atomique) et en allant jusqu'au niveau macroscopique (l'impact de ces défauts sur la dégradation des transistors, puis des circuits).

Nous avons progressé le long de la chaîne de fiabilité d'un produit (**Figure 1-3**) en posant, à chaque chapitre, une des briques élémentaires indispensable à notre objectif. Nous commencerons par présenter les défauts de l'oxyde de grille, ainsi que la modélisation de leur communication avec les porteurs du canal et de la grille, ainsi que les moyens à notre disposition pour les mesurer électriquement (chapitre 2). Puis nous modéliserons les mécanismes de génération de défauts pour deux types de stress (HC et BD), en nous intéressant à l'origine physique de la rupture d'une liaison atomique (chapitre 3). Nous développerons ensuite une méthodologie de localisation des défauts, combinant caractérisations électriques et simulations, et ce afin de valider les modèles de créations de défauts (chapitre 4). Enfin, nous étudierons l'impact de ces défauts sur la dégradation d'un transistor, puis d'un bloc circuit élémentaire dont le fonctionnement est représentatif de celui d'un produit (chapitre 5). Afin de rendre la lecture de nos résultats plus continue, nous avons fait le choix de présenter l'étude bibliographique de l'état de l'art au début de chaque chapitre, suivie des résultats de nos travaux.

Références bibliographique du chapitre 1

- [Guerin2008] C. Guerin, « Etude de la dégradation par porteurs chauds des technologies CMOS avancées en fonctionnement statique et dynamique », thèse (2008)
- [Iwai2004] H.Iwai, "Future semiconductor manufacturing, challenges and opportunities", IEEE Int. Elec. Dev. Mee. (2004)
- [Monsieur2002] F. Monsieur, "Etude des mécanismes de dégradation lors du claquage des oxides de grille ultra minces application à la fiabilité des technologies CMOS sub-0.12um", thèse (2002)
- [Moore1965] G. E. Moore, "Cramming more components onto integrated circuits", Electronics **38**(1965)
- [Moore1975] G. E. Moore, "Process in digital integrated electron ICs", IEEE Int. Elec. Dev. Meet.(1975)
- [Moore2003] Moore, G.E "No exponential is forever: but "Forever" can be delayed!", IEEE Int. Sol. Stat. Cir. Conf. 1, 20 (2003)
- [Moore2008] <http://eandt.theiet.org/magazine/2008/01/moores-law.cfm>
- [Parthasarathy2006] C. Parthasarathy, "Etude de la fiabilité des technologies CMOS avancées: application à la simulation de la fiabilité de conception des circuits numériques et analogiques", thèse (2006)
- [Rafik2008] M. Rafik, « Caractérisation et modélisation de la fiabilité des transistors avancés à diélectriques de haute permittivité et à grille métallique », thèse (2008)
- [Saunier2008] C. Saunier, « L'évolution du secteur de la micro/nanoélectronique », office parlementaire d'évaluation des choix scientifiques et technologiques (2008)
- [SST2011] <http://www.electroiq.com/articles/sst/2011/09/intel-globalfoundries-ibm-tsmc-samsung-create-450mm-initiative.html>

Chapitre 2 : Nature et comportement des défauts de l'oxyde de grille

Chapitre 2 Nature et comportement des défauts de l'oxyde de grille

1. Introduction

Le transistor MOS est le composant le plus utilisé de l'industrie de la microélectronique. Il est utilisé aussi bien dans les applications analogiques que digitales, et se compte par milliards dans les microprocesseurs les plus récents. Il est constitué d'un canal de conduction, formé entre la source et le drain, et contrôlée par la grille, elle-même isolée du canal par l'oxyde de grille. La réalisation de cet oxyde de grille est une étape délicate du flow de fabrication d'un transistor, car de sa qualité dépendront son endurance aux conditions d'utilisations prolongées ainsi que le bon fonctionnement du produit final. En effet, lors de l'utilisation des transistors, l'oxyde de grille est amené à se dégrader par la création de défauts dans sa structure cristalline.

Dans ce contexte d'étude de la fiabilité du transistor, la nature et le comportement des défauts de l'oxyde de grille sont étudiés dans ce chapitre.

Ce chapitre est organisé en cinq parties. Nous présenterons les propriétés physiques du système Si/SiO₂ pour en comprendre le fonctionnement ainsi que la nature de ses défauts dans la partie 2. Une partie de la contribution originale de cette thèse a consisté à prendre part à l'implémentation et la validation d'un simulateur (UTOXPP, pour Ultra Thin OXide in C++) modélisant le comportement électrique de ces défauts. Les modèles physiques mis en jeu, ainsi que les méthodes de validations expérimentales seront également présentés dans la partie 3. Nous présenterons enfin comment l'application de nos modèles nous a permis de statuer sur l'extraction des paramètres physiques des défauts dans la partie 4, ainsi que l'application de notre démarche à des empilements de grille avancés ou pour des transistors à architecture avancée dans la partie 5.

2. Propriétés physiques du système Si/SiO₂

2.1. Fabrication du SiO₂

L'oxyde de silicium peut être obtenu suivant deux procédés : le premier consiste à venir déposer de l'oxyde sur du silicium, et le second consiste à oxyder le silicium sous une atmosphère humide. Le second procédé est celui utilisé pour l'oxyde de grille, appelé oxyde thermique ; il permet en effet de mieux contrôler l'épaisseur d'oxyde ainsi que la qualité de son interface avec le silicium. Une fois l'oxyde thermique réalisé, une dernière étape de nitruration est nécessaire afin de diminuer les fuites de grilles sur NMOS ainsi que la diffusion des dopants de la grille (le bore) vers l'interface oxyde/canal sur PMOS.

Le silicium (Si) a une structure cristalline dans laquelle chaque atome de silicium est relié à quatre autres atomes de silicium, avec une distance interatomique de l'ordre de $a \cdot \sqrt{3}/4 = 2.352 \text{ \AA}$ [Sze1981], où a est le paramètre de la maille cubique de la structure diamant. L'oxyde de silicium (SiO₂) a une structure amorphe dans laquelle chaque atome de silicium est relié à quatre atomes d'oxygène, avec une distance interatomique Si-O de l'ordre de 1.6 à 1.8 Å, inférieure à celle du silicium cristallin. Ces différences de structures auront deux conséquences : le passage du silicium cristallin (Si-Si₄) à l'oxyde de silicium amorphe (Si-O₄) va se faire sur quelques couches atomiques [Demkov1999], pouvant s'étendre sur environ 2 à 10 Å [Markov2009, Carrier2002], comme illustré sur la **Figure 2-1**, et le désaccord de maille entre Si et SiO₂ entraîne des contraintes locales laissant des liaisons pendantes de silicium proche de l'interface (**Figure 2-1**) ou des lacunes d'oxygènes dans le volume de l'oxyde (**Figure 2-1**).

Ce désaccord de maille est à l'origine des imperfections de l'oxyde de grille qui peuvent former des défauts électriquement actifs qui vont perturber le fonctionnement du transistor. Nous présenterons dans les deux prochains paragraphes les principaux types de défauts présents à l'interface Si/SiO₂ et dans le volume de l'oxyde.

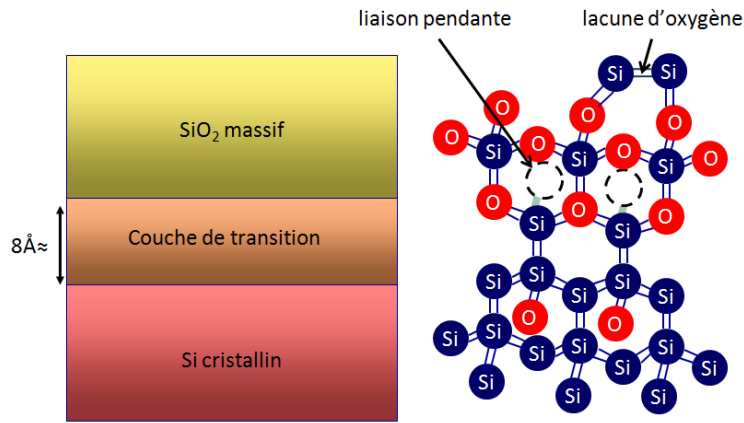


Figure 2-1 : Schéma de la structure atomique du système Si/SiO₂ mettant en évidence la couche de transition d'environ 8Å dans laquelle le SiO₂ est sous stœchiométrique, ainsi que les deux principaux types de défauts dus au désaccord de maille (liaison pendante et lacune d'oxygène).

2.2. Défauts d'interface

Nous avons vu précédemment que la croissance de l'oxyde de grille passe par une zone de transition entre silicium cristallin et oxyde de silicium amorphe, dans laquelle le silicium n'est pas complètement oxydé (Si_xO_{2(1-x)}) [Markov2009, Carrier2002] et que le désaccord de maille entre Si et SiO₂ pouvait faire apparaître des liaisons pendantes de silicium (**Figure 2-1**). Ces liaisons pendantes peuvent introduire des densités d'états dans la bande interdite du SiO₂, constituant ainsi des défauts électriquement actifs, pouvant capturer des charges transitant dans le canal, et venir ainsi perturber le fonctionnement du transistor.

Ces liaisons pendantes ont été mises en évidence par [Nishi1971] suite à des mesures de résonance paramagnétique électronique (RPE), qui leur a donné le nom de centre Pb, pour centre paramagnétique de site de résonance d'indice b. Deux types de centres Pb ont été mis en évidence : les Pb₀ et les Pb₁. Les Pb₀ correspondent à la formule chimique •Si≡Si₃ (le symbole • représente un électron non apparié, **Figure 2-2 a**) [Nishi1971], alors que la nature des Pb₁ est encore soumise à débat : [Stirling2000] propose une structure de type Si₂=Si•-Si≡Si₂O (**Figure 2-2 b**) alors que [Stesman1998] propose qu'ils existent sur un dimère Si-Si ne contenant pas d'atome d'oxygène.

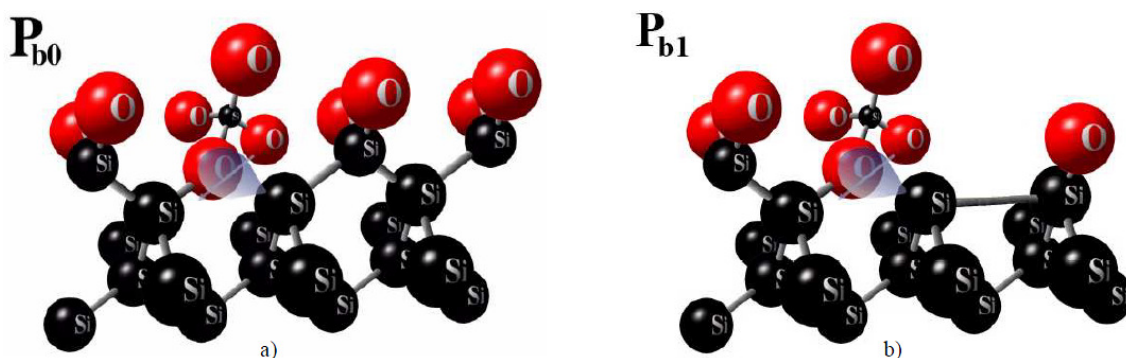


Figure 2-2 : Schéma de la structure atomique des centres a) Pb₀ et b) Pb₁ [Campbell2007].

Les études réalisées par RPE [Lenahan2002] ont permises de localiser les densités d'états d'interfaces introduites par ces deux types de défauts de nature amphotère (capable de piéger des électrons et des trous), comme ce fut également démontré par mesures de recombinaison dépendante du spin (RDS) [Futako2004]. Comme indiqué sur la **Figure 2-3**, les Pb₀ introduisent des densités d'états centrés autour du milieu de la bande interdite du silicium, de type accepteur (0/-)

dans la partie haute et donneur (+/0) dans la partie basse, écartées d'environ 0.7eV, alors que les Pb_1 introduisent des densités d'états plus proches de la bande de valence et écartées de seulement quelques meV.

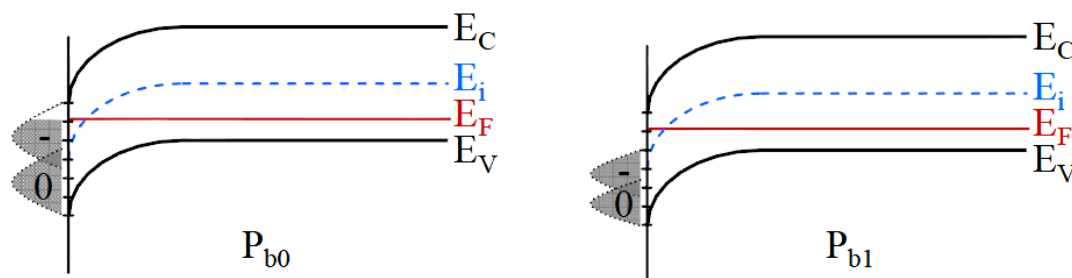


Figure 2-3 : Schéma présentant les positions des densités d'états des centres Pb_0 et Pb_1 dans le diagramme de bande d'un NMOS en inversion. Dans cette représentation, tous les états situés en dessous du niveau de Fermi sont « occupés » (ils ont capturé un électron) [Lenahan2002].

Ces résultats ont été confirmés par la suite par des mesures de capacité à différentes fréquences, dites CV(f) [Nicollian1982, Terman1962, Masson2002, Satter2010, Castagne1971]. La mise en œuvre de cette méthode de caractérisation ainsi que le modèle utilisé pour l'extraction des densités d'états dans la bande interdite seront détaillés dans le chapitre 4. L'une des contributions originale de cette thèse a consisté à participer à l'implémentation et à la validation de modèles physiques complexes de communication des défauts avec le substrat et la grille (paragraphe 3) qui nous a permis d'invalidier les modèles d'extraction de densité d'états dans la bande interdite, dont les limitations avaient déjà été mises en évidence [Nicollian1982, Zaininger1965], ainsi que leur forme communément admise [Uren1996] comme une gaussienne pour chacun des états (donneurs et accepteurs).

Dans le cadre de cette thèse, les transistors utilisés ont été réalisés sur des substrats de silicium dont l'orientation cristallographique est (100), avec un oxyde de grille nitruré pour les raisons mentionnées dans le paragraphe précédent. Or il a été démontré par mesures RDS et RPE [Aubert1999] que les Pb_0 sont également présents à l'interface Si(100)/Si₃N₄ et que les Pb_1 sont majoritairement présents pour des substrats de silicium Si(111) [Campbell2007]. C'est pourquoi nous avons choisi les centres Pb_0 pour modéliser les défauts d'interfaces (paragraphe 3), ce que nous avons pu vérifier par la suite en confrontant nos simulations à des mesures impliquant les défauts d'interface.

Les défauts d'interface sont les plus nombreux et étant situés au plus près du canal de conduction, ils ont le plus d'impact sur le fonctionnement du transistor. De plus, ils sont intrinsèquement actifs, et nécessite d'être passivés avec des atomes d'hydrogènes pour neutraliser leur effet, comme nous le montrerons dans le chapitre suivant. Cependant les imperfections de l'oxyde profond peuvent aussi générer des défauts électriquement actifs qui vont venir perturber la conduction au travers de la grille ainsi que le contrôle électrostatique du canal. La nature de ces défauts est présentée dans le paragraphe suivant.

2.3. Défauts profonds de l'oxyde

L'oxyde de grille « profond » (au-delà des 6 à 8Å de l'interface) peut également comporter des défauts structuraux intrinsèques, étant pour la plupart dus à des lacunes d'oxygène ou des atomes interstitiels d'oxygène [Agnello2000]. On peut retrouver les types de défauts suivants :

- les lacunes d'oxygène : $O_3 \equiv Si-Si \equiv O_3$;
- les ponts peroxyde : $O_3 \equiv Si-O-O-Si \equiv O_3$;
- les atomes d'oxygènes non liant : $O_3 \equiv Si-O \bullet$;
- les atomes de silicium trivalent (défauts E') : $O_3 \equiv Si \bullet$;

- les atomes de silicium bivalent : $O_2=Si\bullet\bullet$.

Les deux types de défauts présents en plus grand nombre dans l'oxyde sont les lacunes d'oxygène et les centres E' . Il est intéressant de remarquer que les lacunes d'oxygène ne forment pas des défauts électriquement actifs (aucun électron non apparié), mais que la liaison Si-Si qui les caractérise constitue un point faible pouvant être rompu. Elle a en effet une énergie de barrière proche de 2eV contre environ 5eV pour une liaison Si-O [McPherson2006]. La rupture de cette liaison donne alors un atome de silicium trivalent, ou défaut E' , électriquement actif.

Les centres E' sont constitués de deux atomes de silicium, chacun lié à 3 atomes d'oxygène, et possédant un électron non apparié sur l'un des deux atomes de silicium et un trou sur l'autre Si, éloigné du premier [Karna2000] **Figure 2-4**.

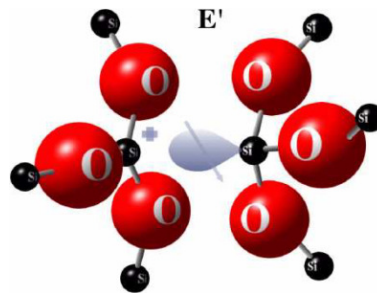
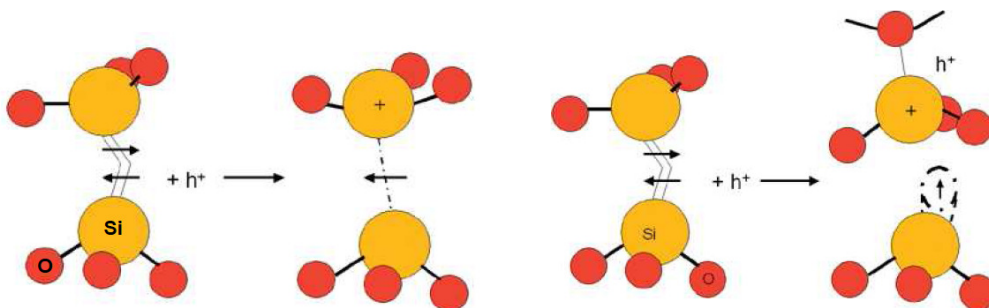


Figure 2-4 : Schéma d'un centre E' , résultant d'une absence ou rupture de liaison Si-Si. Un des deux atomes de Si se retrouve avec un électron non apparié et le second avec un trou [Campbell2007].

Lorsqu'un défaut possède un électron apparié, il devient alors paramagnétique et ses propriétés sont mesurables par RPE. En parallèle de ces mesures expérimentales, des simulations au niveau atomique ont permis de vérifier les propriétés des différents types de centres E' [Karna2000, Cook1987, Cook1988, Tuttle1999]. Il a été démontré par simulation ab-initio qu'en fonction de son environnement, un défaut E' peut se comporter suivant deux façon différentes :

- les centres E'_δ sont présents dans des structures atomiques contraintes dans lesquelles l'électron et le trou sont partagés de façon équitable entre les deux atomes de silicium (**Figure 2-5 a**) ;
- les centres E'_γ sont présents dans des structures atomiques plus relâchées pouvant se déformer. Lors de la capture d'un trou, l'atome de silicium se déplace jusqu'à former une liaison avec un atome d'oxygène voisin, rendant ainsi l'électron apparié localisé uniquement sur le second atome de silicium, ce qui donne une charge positive au centre (**Figure 2-5 b**).



a) Lacune d'Oxygène $\rightarrow E'_\delta$ (faible relaxation) b) Lacune d'Oxygène $\rightarrow E'_\gamma$ (forte relaxation)

Figure 2-5 : Représentation schématique des deux types de centre E' : E'_δ a), avec une faible relaxation structurale au moment de la capture, et E'_γ b), qui montrent un grand déplacement atomique à la capture [Nicklaw2002].

Si au cours des décennies passées, l'existence des défauts de l'oxyde de grille a pu être démontrée et est aujourd'hui acceptée par la communauté scientifique, le sujet de la modélisation du comportement électrique de ces défauts reste à ce jour soumis à débat. Dans les deux parties suivantes, nous présenterons les principaux mécanismes de communication du défaut ainsi que leur modélisation (paragraphe 3.2 et 3.4), dans un premier temps, puis les méthodes expérimentales devant être appliquées pour valider notre approche (paragraphe 4).

3. Modélisation avancée du comportement électrique des défauts

3.1. Introduction

Afin de modéliser le comportement électrique 2-1 des défauts, nous devons savoir calculer la probabilité d'occupation d'un défaut ainsi que l'impact qu'aura le remplissage de ce défaut sur le fonctionnement du transistor. Pour ce faire, nous avons pris part à la réalisation et à la validation d'un simulateur 1D, développé par l'équipe de simulation de ST. Il consiste en la résolution auto-consistante de l'équation de Poisson-Schrödinger, prenant en compte le calcul des probabilités de capture/émission de charges (assistées par transition multi phonon, MP) provenant de la grille ou du canal, pour tout défaut dans l'oxyde (comme indiqué **Figure 2-6**). Nous présenterons dans cette partie les principales caractéristiques des modèles de défauts utilisés, ainsi que la résolution du calcul des probabilités d'occupation en régime continu et transitoire.

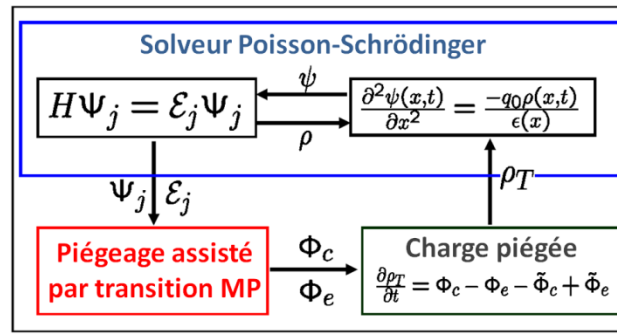


Figure 2-6 : Schéma bloc du modèle utilisé par le simulateur : un solveur Poisson-Schrödinger multi-bandes, un modèle de piégeage assisté par transition MP pour le calcul des flux de capture/émission Φ_c/Φ_e à partir des fonctions d'ondes des porteurs Ψ_j et du niveau énergétique du défaut $\mathcal{E}_j$ et l'équation donnant la charge piégée ρ_T [Garetto2011].

3.2. Modélisation du défaut et calcul de la charge piégée

Les variations de piégeage dans un défaut sont gouvernées par l'équation du taux de piégeage (appelée « rate equation » [Jimenez2001, Garetto2012]), comme indiqué sur la **Figure 2-6** :

$$\frac{\partial \rho_T(x, E_T, t)}{\partial t} = \Phi_c(x, E_T, t) - \Phi_e(x, E_T, t) - \tilde{\Phi}_c(x, E_T, t) + \tilde{\Phi}_e(x, E_T, t) \quad 2-1$$

où la variation temporelle de la charge piégée $\rho_T(x, E_T, t)$ dans un défaut situé à une profondeur x et à un niveau énergétique E_T , est reliée au flux de capture et d'émission des électrons (respectivement, des trous) $\Phi_c(x, E_T, t)$ et $\Phi_e(x, E_T, t)$ (respectivement, $\tilde{\Phi}_c(x, E_T, t)$ et $\tilde{\Phi}_e(x, E_T, t)$).

Nous avons vu précédemment que les défauts d'interface sont de nature amphotère [Lenahan2002, Futako2004] (ils ont une charge neutre lorsqu'ils sont vides et possèdent la possibilité de capturer un trou pour se charger positivement, ou de capturer un électron pour se charger négativement +/0/-). De plus, les défauts profonds de l'oxyde (au-delà des 2 à 10 Å de la couche de transition à l'interface Si/SiO₂ [Markov223, Carrier2002]) ont une nature dépendante du

type de défaut considéré (centre E'_δ ou bien centre E'_v [Goes2008]), soit de type accepteur (neutre lorsqu'ils sont vident et devenant chargé négativement lors du piégeage d'un électron, 0/-), soit de type donneur (chargé positivement lorsqu'ils sont vides et devenant neutre lors du piégeage d'un électron ou de l'émission d'un trou, +/0).

La charge piégée $\rho_T(x, t)$ à une profondeur x , peut être calculée, pour des pièges de type accepteur et donneur, respectivement, en faisant les calculs suivant [Garetto2012]:

$$\rho_T(x, t) = - \int_{E_T} f_T(x, E_T, E_F(x, E_T, t), t) \cdot N_T(x, E_T) \cdot dE_T \quad 2-2$$

$$\rho_T(x, t) = \int_{E_T} (1 - f_T(x, E_T, E_F(x, E_T, t), t)) \cdot N_T(x, E_T) \cdot dE_T \quad 2-3$$

où $f_T(x, E_T, E_F, t)$ est la fonction d'occupation du piège (i.e. la probabilité d'occupation du piège placé à une profondeur x , ayant une énergie E_T), et $N_T(x, E_T)$ est la distribution spatiale et énergétique des défauts dans l'oxyde, supposée indépendante du temps (i.e. la mesure des défauts n'introduit pas de stress supplémentaire, ni ne permet de recouvrir une part de la dégradation). $E_F(x, E_T, t)$ est le quasi-niveau de Fermi, dépendant de la profondeur x , mais également de la position énergétique du défaut E_T .

Afin d'étendre ce formalisme aux défauts amphotères, l'énergie Coulombienne est négligée [Nguyen2010], ce qui nous permet d'exprimer la charge piégée suivant l'équation suivante :

$$\rho_T(x, t) = \int_{E_T} (1 - 2 \cdot f_T(x, E_T, E_F(x, E_T, t), t)) \cdot N_T(x, E_T) \cdot dE_T \quad 2-4$$

Il nous faut à présent calculer les flux de capture et émission pour pouvoir résoudre l'équation 2-1. Pour cela, nous avons utilisé la théorie de piégeage de charge non-radiative par transition assistée par multi phonon [Ridley1978, Goguenheim1991, Zheng1994, Garetto2012].

Les flux d'électrons sont exprimés de la manière suivante :

$$\Phi_c(x, E_T, t) = (1 - f_T(x, E_T, E_F(x, E_T, t), t)) \cdot N_T(x, E_T) \cdot \tau_c^{-1}(x, E_T, t) \quad 2-5$$

$$\Phi_e(x, E_T, t) = f_T(x, E_T, E_F(x, E_T, t), t) \cdot N_T(x, E_T) \cdot \tau_e^{-1}(x, E_T, t) \quad 2-6$$

De la même manière, les flux de trous sont exprimés de la manière suivante :

$$\tilde{\Phi}_e(x, E_T, t) = (1 - f_T(x, E_T, E_F(x, E_T, t), t)) \cdot N_T(x, E_T) \cdot \tilde{\tau}_e^{-1}(x, E_T, t) \quad 2-7$$

$$\tilde{\Phi}_c(x, E_T, t) = f_T(x, E_T, E_F(x, E_T, t), t) \cdot N_T(x, E_T) \cdot \tilde{\tau}_c^{-1}(x, E_T, t) \quad 2-8$$

où $\tau_c^{-1}(x, E_T, t)$ (respectivement, $\tilde{\tau}_c^{-1}(x, E_T, t)$) est le taux de capture pour les électrons (respectivement, pour les trous) et $\tau_e^{-1}(x, E_T, t)$ (respectivement, $\tilde{\tau}_e^{-1}(x, E_T, t)$) est le taux d'émission pour les électrons (respectivement, pour les trous). Afin de résoudre ces équations, il nous faut considérer la théorie MP décrite ci-après pour calculer les probabilités de transition tunnel d'un porteur.

3.3. Théorie multi phonon

On peut voir sur la **Figure 2-7 a** [Garetto2012] une illustration de la transition tunnel assistée par multi phonon, ainsi que les flux de capture et émission à l'interface Si/SiO₂. Dans le modèle considéré, un électron provenant de l'un des réservoirs (la grille ou le canal), ayant une énergie ϵ ,

peut être capturé par un défaut non occupé au niveau énergétique E_T . Cette transition est assistée par émission ou absorption de phonon, associée à une relaxation structurale du réseau cristallin alentour du défaut, ΔE . Le taux de capture varie de façon exponentielle avec ΔE , comme montré plus loin dans cette partie. Dans notre modèle, nous négligeons toute autre relaxation structurale pouvant survenir après la capture, ou tout recouvrement de la dégradation comme proposé par [Grasser2008, Grasser2009, Grasser2010, Grasser2010a, Grasser2009a, Nagumo2010]. Nous montrerons cependant que notre modèle donne des résultats similaires à ceux attendus par Nagumo et Grasser.

La théorie de transition assistée par multi phonon [Ridley1978, Goguenheim1991, Zhen1994, Garetto2012] exprime la probabilité de capture W_c suivant l'équation suivante :

$$W_c(x, \varepsilon, E_T) = \frac{2\pi}{\hbar} \cdot R(\Delta E) \cdot |V|^2 \cdot \exp\left(\frac{F^2}{F_c^2}\right) \cdot [r \cdot S \cdot \left(1 - \frac{\Delta E}{\hbar\omega S}\right)^2 + (1-r) \cdot \sqrt{\left(\frac{\Delta E}{\hbar\omega S}\right)^2 + 4\bar{n} \cdot (\bar{n} + 1)}] \quad 2-9$$

où $\Delta E = \varepsilon - E_T$ et $\bar{n} = (\exp(\frac{\hbar\omega}{k_B T}) - 1)^{-1}$ est le nombre moyen de phonons, de pulsation ω , donné par la statistique de Bose-Einstein, r et le facteur de Huang-Rhys S sont des paramètres du modèle qui seront décrits plus loin dans cette partie [Ridley1980], $|V|^2$ est le recouvrement des fonctions d'ondes du porteur et du défaut.

Le terme $R(\Delta E)$ s'exprime suivant l'équation:

$$R(\Delta E) = \frac{1}{\hbar\omega} \cdot \exp[-(2\bar{n} + 1)S + \frac{\Delta E}{2k_B T}] \cdot \sum_m I_m(\xi) \cdot \delta(m\hbar\omega - \Delta E) \quad 2-10$$

où $I_m(\xi)$ sont les fonctions de Bessel réduites d'ordre m [Watson1995], T est la température du dispositif et $\xi = 2S\sqrt{\bar{n}(\bar{n} + 1)}$. Le facteur $\exp(\frac{F^2}{F_c^2})$ a été inclus afin de prendre en compte la dépendance exponentielle de la probabilité de capture W_c en fonction du champ électrique dans l'oxyde F . Le champ électrique critique F_c est un paramètre du modèle qui peut être extrait à partir de mesures de spectroscopie de défaut dépendante du temps (SDDT) [Grasser2010] ou bien encore par des mesures de spectroscopie de défaut unique (SDU) [Huard2010].

Le calcul de la probabilité d'émission fait l'hypothèse que le piège est à l'équilibre thermique avec la grille et le canal. En appliquant cette hypothèse et le principe reliant la probabilité d'émission à la probabilité de capture [Shockley1952] (appelé « detailed balance principle »), on peut écrire :

$$W_e(x, \varepsilon, E_T) = e^{\frac{-\Delta E}{k_B T}} \cdot W_c(x, \varepsilon, E_T) \quad 2-11$$

Dans un système MOS complet, les flux de porteurs aux deux interfaces de l'oxyde (à gauche – G : interface entre la grille et l'oxyde et à droite – D : interface entre l'oxyde et le canal) sont indiqués sur la **Figure 2.7 b** [Garetto2012]. Les contributions des électrons et des trous ont été prises en compte dans l'équation 2-1. En plus du mécanisme de courant tunnel assisté par défauts (TAD), le courant tunnel quantique direct est également pris en compte, en utilisant le modèle conventionnel de Tsu-Esaki [Tsu1973] et l'approximation de Wentzel-Krammer-Brillouin (WKB) [Majkusiak1990] ou l'approche utilisant la fonction de Green hors équilibre (NEGF) [Clerc2001] pour le calcul de la barrière de transmission. Cette composante du courant tunnel n'est pas directement liée à la dégradation de l'oxyde de grille, bien qu'elle soit influencée par les modifications de l'électrostatique induites par le remplissage des défauts, et sort du cadre des travaux de cette thèse. C'est pourquoi nous ne détaillerons pas ici son implémentation, et proposons au lecteur de se reporter aux travaux de [Garetto2011, Clerc2001] pour plus de détails sur le sujet.

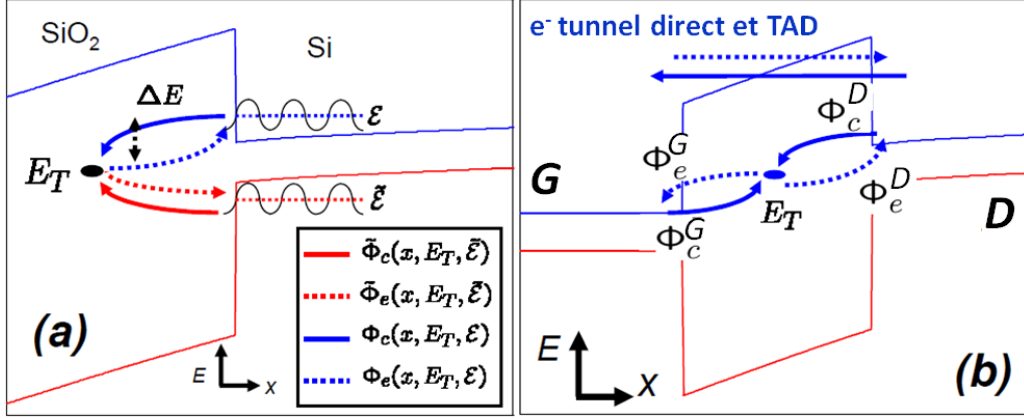


Figure 2-7 : Mécanisme de piégeage assisté par transition multi phonon considéré dans notre modèle. (a) Un électron (respectivement, un trou) du canal, ayant une énergie ε (respectivement, $\tilde{\varepsilon}$) est capturé par transition tunnel inélastique au travers de la barrière Si/SiO₂, en perdant l'énergie ΔE par émission/absorption de phonons (les quatre flux de capture/émission pour les électrons et les trous sont considérés). (b) Représentation schématique du flux d'électrons au travers de la grille par transition tunnel direct et assistée par défauts (le même raisonnement fonctionne pour les trous).

3.4. Calcul des fonctions d'onde et paramètres des défauts

Afin de pouvoir calculer le recouvrement des fonctions d'ondes $|V|^2$ et les paramètres microscopiques du modèle de nos défauts (S et r), nous avons besoin de modéliser les fonctions d'ondes des défauts $\psi(x)$. Le modèle proposé par Ridley [Ridley1981] dit de « boule de billard » est utilisé pour les défauts :

$$\psi(x) = \begin{cases} \frac{1}{\sqrt{x_L^3}} \text{ pour } |x - x_0| \leq \frac{x_0}{2} \\ 0 & \text{ pour } |x - x_0| > \frac{x_0}{2} \end{cases} \quad 2-12$$

où x_0 est l'étendue du défaut, x_L est le côté d'un cube de même volume que la sphère associée au défaut [Ridley1980]. Par conséquent, $x_L = a_T \cdot \left(\frac{4\pi}{3}\right)^{1/3}$ et $a_T = \frac{\hbar}{\sqrt{2m^*(E_c(x) - E_T)}}$, en considérant $E_c(x)$ comme étant le niveau de la bande de conduction à la position x et m^* la masse du porteur dans l'oxyde.

On peut alors exprimer les éléments de la matrice de transition entre deux états b et j [Jimenez2001], pouvant être les deux états représentant le porteur dans son réservoir d'origine, puis dans le piège après avoir été capturé. Le recouvrement des fonctions d'ondes s'exprime alors sous la forme :

$$|V|^2 = |\langle \psi_b | U | \psi_j \rangle|^2 = 5\pi S \cdot (\hbar\omega^2 a_T)^2 \int_{x-x_L/2}^{x+x_L/2} |\zeta(z, \varepsilon_j)|^2 dz \quad 2-13$$

où $\zeta(z, \varepsilon_j)$ est la fonction d'onde des porteurs calculée par le solveur Poisson-Schrödinger.

Des mesures de spectroscopie à effet tunnel sur substrat de silicium [Berthe2008, Berthe2006] ont permis de déterminer les valeurs de $S=9.6$ pour les centres Pb (défauts d'interface). Cette valeur est celle utilisée dans ces travaux pour les défauts d'interfaces. La sensibilité des simulations transitoires (CV(f)) aux variations de S (entre 0.1 et 50) a également été étudiée [Garetto2012a] car le calcul et la mesure de ce paramètre est toujours soumis à débat, et on peut

trouver dans la littérature des valeurs allant de 1 à 50 [Ridley1978, Goguenheim1991, Zheng1994]. Pour les centres E' (défauts profonds de l'oxyde), une valeur de $S=1.4\pm0.5$ a été mise en évidence par spectroscopie laser [Skuja1995] et la valeur de $S=1.5$ a été retenue dans ces travaux. Le champ critique $F_C = 3MV/cm$ a été mesuré par spectroscopie de défaut unique [Huard2010]. L'impact de la variation de ce paramètre a également été étudié sur les simulations en régime transitoires [Garetto2012a] ainsi que sur les simulations de courant tunnel assisté par défauts. On a pu montrer qu'il avait un faible impact sur le comportement des défauts d'interface, mais qu'il jouait un rôle important pour les défauts profonds. Le paramètre $r=1$ a été utilisé dans ces travaux. Cette valeur a été calculée de façon théorique dans les matériaux massifs, et sa valeur a été trouvée entre 0.5 et 1 [Palma1997, Hohn2004]. On présentera au chapitre 4 notre méthode d'extraction des distributions de défauts combinant simulations et mesures électriques.

3.5. Taux de capture et émission

Les taux de capture et émission des électrons sont définis de la manière suivante :

$$\tau_c^{-1}(x, E_T) = \sum_j W_c(x, \varepsilon_j, E_T, t) \cdot g_{2D} \cdot D^-(\varepsilon_j) \quad 2-14$$

$$\tau_e^{-1}(x, E_T) = \sum_j W_e(x, \varepsilon_j, E_T, t) \cdot g_{2D} \cdot D^0(\varepsilon_j) \quad 2-15$$

où $g_{2D} = \frac{m_{Si}^*}{\pi \hbar^2}$ représente la densité d'état en 2D dans le réservoir de porteurs et m_{Si}^* est la masse effective du porteur dans le silicium ($0.19m_0$ et $0.514m_0$ pour les électrons et les trous, respectivement, comparé à la masse de l'électron libre m_0). Les niveaux énergétiques quantifiés dans le réservoir ε_j sont déterminés en utilisant le solveur Poisson-Schrödinger [Garetto2010]. Les coefficients D s'expriment de la manière suivante :

$$D^-(\varepsilon_j) = k_B T \cdot \ln \left[1 + \exp \left(\frac{-(\varepsilon_j - E_F)}{k_B T} \right) \right] \quad 2-16$$

$$D^0(\varepsilon_j) = k_B T \cdot \ln \left[1 + \exp \left(\frac{-(\varepsilon_j - E_F)}{k_B T} \right) \right] \cdot \exp \left(\frac{\varepsilon_j - E_F}{k_B T} \right) \quad 2-17$$

Les taux de capture et émissions des trous sont obtenus de la même manière. En considérant le système comme étant à l'équilibre thermique, on peut utiliser une distribution de Fermi-Dirac pour décrire la fonction de distribution des porteurs dans le réservoir $f(x, \varepsilon, E_F, t)$.

3.6. Relaxation structurelle du défaut

Le modèle de communication des défauts avec la grille ou le canal met en jeu des transitions tunnel assisté par émission/absorption multi phonon. Ces échanges d'énergie lors de la capture/émission sont assimilables à des relaxations structurelles du réseau alentour du défaut. On trouve dans la littérature, différentes utilisations du terme « relaxation ». Ce terme peut être utilisé aussi bien pour décrire le recouvrement des défauts (par reformation de liaison atomique faisant disparaître le défaut) comme le déplacement atomique lors de la capture/émission de charges au niveau d'un défaut. Pour ce dernier, différents formalismes sont également adoptés : le premier considère des transitions tunnel directe (basé sur l'extension de la théorie de recombinaison de Shockley-Read-Hall (SRH) [Shockley1952]) pour la capture de charges, suivies d'une relaxation du réseau [Grasser2010] (voir **Figure 2-8 b**), alors que, dans notre cas, nous considérons des transitions tunnel inélastique (avec perte/gain d'énergie par émission/absorption de phonons), sans déplacement du niveau énergétique du défaut [Ridley1978, Goguenheim1991] (voir **Figure 2-8a**).

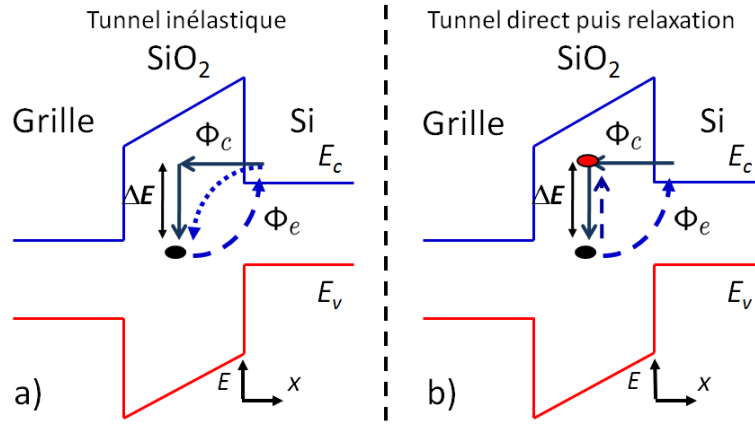


Figure 2-8 :Représentation schématique des deux modélisations de la relaxation structurale du réseau aux alentours du défaut au moment de la capture. a) Notre modèle se base sur des transitions tunnel inélastiques assistées par émission/absorption multi phonon. b) Une autre approche employée dans la littérature [Grasser2010] consiste en la combinaison de transitions tunnel directe suivi d'un déplacement du niveau énergétique du piège.

Il a été démontré que l'extension standard de la théorie de recombinaison de SRH donne une corrélation entre les temps caractéristique de capture/émission et la profondeur physique du défaut [McWhorter1957], en contradiction avec les mesures expérimentales [Nagumo2010]. Mais en combinant les transitions tunnel directe suivies d'une relaxation, il est possible de reproduire les distributions de temps de capture/émission en fonction de la profondeur physique du défaut [Grasser2010].

Notre approche, basée sur les transitions tunnel inélastiques assistées par multi phonon [Ridley1980, Goguenheim1990], a été également utilisée pour calculer la capture/émission de porteurs appliquée au calcul du courant tunnel assisté par les défauts pour des oxydes de grille de type SiO₂ [Jimenez2001, Jimenez2003, Larcher2003, Palma1997, Jimenez2009], et de type HfO₂ [Vandelli2011]. L'étude menée par [Palma1997] a confirmée que les temps de capture/émission observés par mesure de type bruit aléatoire télégraphique (comme celles effectuées par [Nagumo2010]), ainsi que leur dépendance en tension appliquée et température, pouvaient être reproduit avec précision par cette approche.

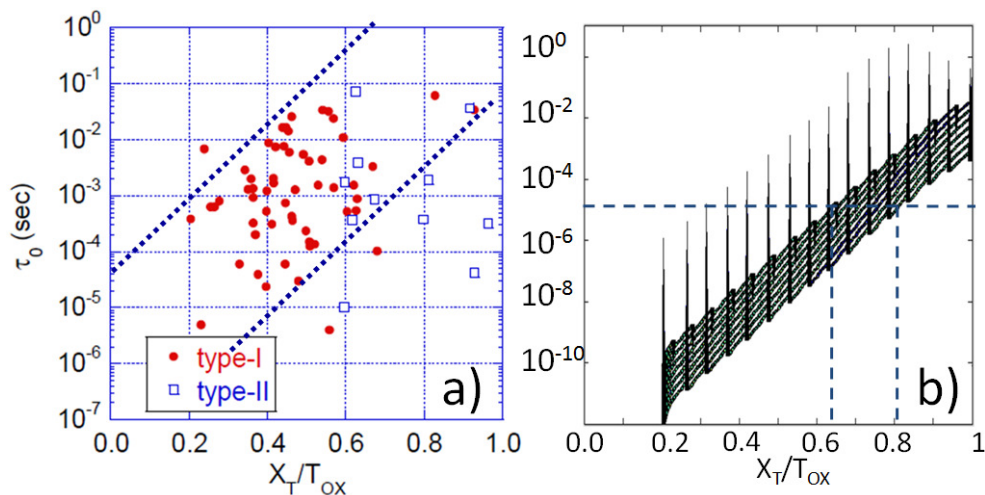


Figure 2-9 : a) mesures de τ_0 faites par [Nagumo2010] pour deux types de défauts. b) Simulations de τ_0 sur un oxyde quelconque montrant la reproduction qualitative de la distribution de τ_0 en fonction de la profondeur avec notre modèle. On retrouve bien une absence de corrélation entre la profondeur du défaut X_T et les temps de capture/émission.

A titre d'illustration, nous présentons sur la **Figure 2-9** une comparaison qualitative entre les mesures des constantes de temps caractéristique τ_0 (pour lesquelles les temps de capture (équation 2-14) et d'émission (équation 2-15) sont égaux) de [Nagumo2010] avec la simulation de ce même paramètre avec notre modèle. On peut voir que le comportement de notre modèle donne des résultats qualitativement proches des mesures de [Nagumo2010], le point principal étant qu'il permet également de prédire un temps de capture/émission non corrélé à la profondeur physique du défaut X_T .

L'approche consistant en l'application du modèle de capture assisté par transition multi phonon à la modélisation de l'impact du piégeage de charge sur l'impédance d'un transistor MOS (capacité et conductance), ainsi que sur le courant pompé mesuré par pompage de charge, n'avait encore jamais été mise en œuvre et représente l'une des contributions originales de ces travaux de thèse, que nous allons présenter dans la partie suivante.

La résolution des probabilités de capture et d'émission dépendra fortement du temps laissé à un porteur pour être capturé ou émis, c'est pourquoi on distingue par la suite les deux régimes d'utilisation continu (quasi-stationnaire) ou transitoire.

3.7. Résolution du calcul du piégeage en régime continu (DC) et transitoire (AC)

Les méthodes numériques utilisées pour résoudre le calcul de l'évolution du piégeage en régime DC et AC sortent du cadre de ces travaux, et on invite pour cela le lecteur à consulter leur description donnée dans [Garetto2011b, Garetto2012, Garetto2012b, Garetto2012a, Garetto2011a, Garetto2010, Garetto2011]. On ne donne dans cette partie qu'une présentation générale de ces méthodes de résolution, des différents cas pour lesquels nous pouvons les appliquer ainsi que de leurs principales caractéristiques.

3.7.1. Modèle DC quasi-statique

Les simulations en régime continu correspondent à des conditions de mesures pour lesquelles la tension appliquée varie suffisamment lentement pour que l'on puisse considérer que tous les défauts ont le temps de se remplir. On peut alors simplifier l'équation 2-1 en posant $\frac{\partial \rho_T(x, E_T, t)}{\partial t} = 0$, ce qui nous donne alors une équation non linéaire dont la résolution permet de calculer le quasi-niveau de Fermi au niveau de chaque défaut. Ce quasi-niveau de Fermi, calculé dans des conditions d'équilibre, reste égale au quasi-niveau de Fermi dans la grille et le canal. Par conséquent, la fonction d'occupation du défaut f_T ainsi que la charge piégée ρ_T peuvent être calculés en supposant une distribution de Fermi-Dirac au niveau du défaut.

Ce régime de fonctionnement correspond aux conditions de mesures utilisées lors de mesures de courant ($I_g(V_g)$), ou pour réaliser des mesures de capacité à très haute fréquence (lorsque les pièges n'ont plus le temps de répondre au signal transitoire appliqué à la grille).

3.7.2. Modèle transitoire et AC

A l'inverse des composantes continues, les simulations transitoires correspondent à des conditions de mesures pour lesquelles les signaux appliqués varient rapidement, ne laissant ainsi pas le temps à tous les défauts de répondre. Ce type de simulations est nécessaire pour reproduire la dégradation de capacités et conductances mesurées à différentes fréquences, ainsi que les mesures de courant pompé, basées exclusivement sur des régimes transitoires, comme il sera montré dans le paragraphe 4.3.

En ce qui concerne les simulations de capacités et conductances, l'approche la plus rigoureuse consiste à appliquer un signal sinusoïdal autour d'une tension fixe. Cela permet d'évaluer les variations transitoires des charges aux bornes de l'oxyde, des courants aux travers de l'oxyde,

ainsi que l'impact du remplissage des défauts sur ces deux précédents paramètres. Cependant, cette approche demande un temps de calcul considérable (de l'ordre de la journée par point de polarisation), c'est pourquoi un modèle petit-signal alternatif a été choisi dans ce cas. Cette approche petit-signal est une nouveauté à laquelle nous avons pris part pour sa validation [Garetto2012, Garetto2010]. Dans ce contexte, un modèle général est établi, applicable aux calculs de taux de capture/émission assistés par multi phonon dépendant de la fréquence. Cette approche est basée sur l'analyse petit-signal des équations présentées dans la première partie de ce chapitre, dans le domaine de Fourier. Elle permet, par exemple, lorsque l'on applique une tension variable $V(t) = V_0 + v(t)$, d'exprimer la fonction d'occupation des défauts f_T en effectuant un développement de Taylor autour de la tension DC V_0 :

$$f_T(x, E_T, V(t)) = f_{T_0} + \delta f_T \quad 2-18$$

où f_{T_0} est la composante quasi-statique et δf_T la partie variable avec le temps de la fonction d'occupation des défauts. Cette approche petit-signal a été validée en la comparant à des simulations faites en régime transitoire, et montre un bon accord (**Figure 2-10**).

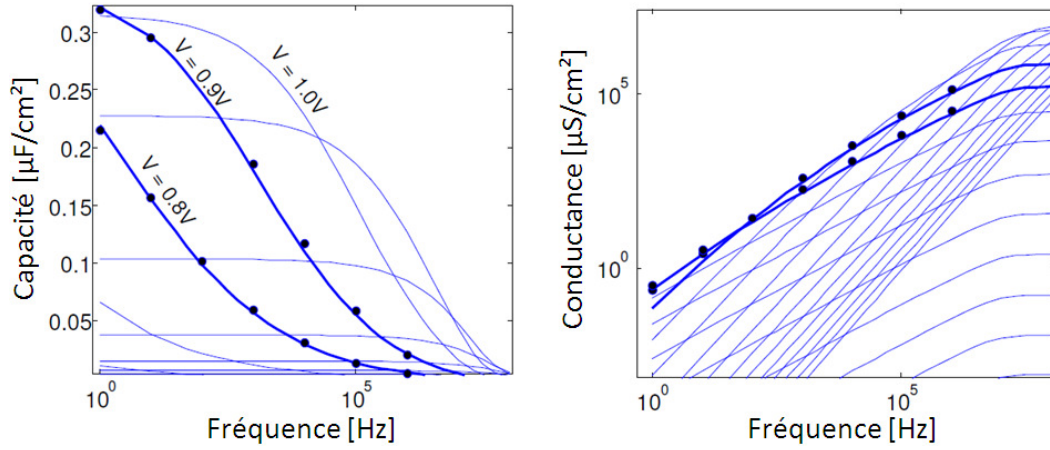


Figure 2-10 : a) Réponse capacitive et b) conductance des défauts, calculées avec le modèle petit-signal AC (lignes) et la méthode transitoire (symboles). Les lignes en gras sont les deux tensions simulées avec les deux approches (petit-signal et transitoires) [Garetto2012].

Le calcul des taux de capture et d'émission 2-14 et 2-15 nous permet de tracer leur évolution en fonction de la profondeur physique du défaut et de sa position en énergie. Comme on peut le voir sur la **Figure 2-11**, les taux de capture et émission des défauts diminuent rapidement lorsque la profondeur et le niveau énergétique du défaut varie. On comprend alors pourquoi il est important d'avoir des modèles de simulation en régime transitoire précis, afin de pouvoir reproduire les dynamiques temporelles de piégeage dans tout le volume de l'oxyde.

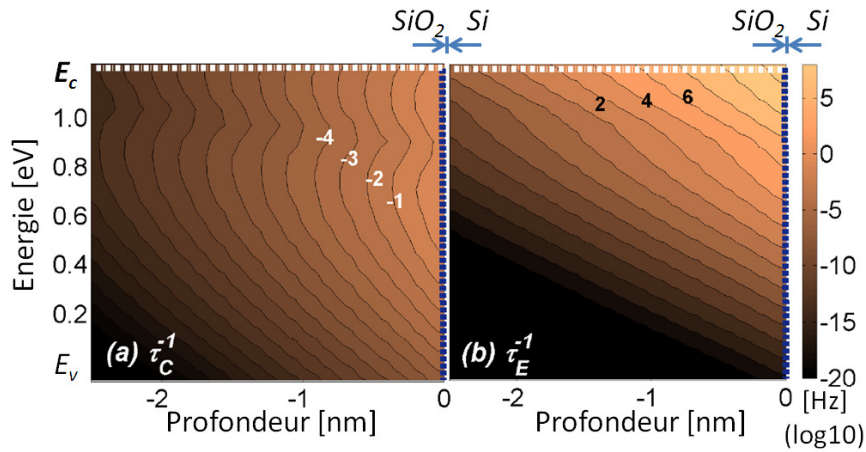


Figure 2-11 : Simulation des fréquences de capture (a) et d'émission (b) en régime d'inversion faible sur NMOS ($V_g=0.9V$) en fonction du niveau énergétique et de la profondeur du défaut dans le volume de l'oxyde. L'interface SiO_2/Si est situé à la profondeur $X_T=0$ nm. Le modèle de piégeage assisté par transition multi phonon prédit une forte décroissance des taux de capture/émission en fonction de la profondeur et du niveau énergétique du défaut [Garetto2011b].

Afin de valider nos modèles pour ces deux régimes de fonctionnement, il nous faut comparer les réponses de notre modèle avec des mesures mettant en œuvre chacun de ces deux régimes. C'est pourquoi différentes méthodes de caractérisations électriques ont été appliquées et reproduites par simulation.

4. Caractérisation électrique des défauts de l'oxyde

De nombreuses méthodes de caractérisation électrique permettant de mesurer l'influence des défauts ont été envisagées pour valider notre modèle (bruit $1/f$, RTN, DLTS, ...). Nous ne présenterons ici que celles que nous avons retenues dans le cadre de notre étude.

4.1. Mesure de capacité/conductance en fréquence

Les mesures de capacités et de conductances se sont naturellement imposées à nous. Elles permettent en effet de mesurer la réponse des pièges dans les deux régimes de fonctionnement (continu et transitoire). Et elles permettent également d'extraire des informations importantes sur les paramètres de l'empilement Si/SiO_2 , tels que l'épaisseur d'oxyde, sa permittivité, le dopage substrat, le dopage de grille, la résistance série ou la mobilité.

4.1.1. Principe et mise en œuvre expérimentale de la méthode

Afin d'illustrer le fonctionnement d'une capacité MOS (avec un substrat de dopage de type P), la variation de la capacité totale vue depuis la grille C en fonction de la tension de grille est représentée **Figure 2-12 a**, ainsi que les diagrammes de bandes correspondant aux différents régimes de fonctionnement[Niccolian2003].

Lorsque l'on part d'une tension fortement négative par rapport au substrat de type p, le premier régime de fonctionnement que l'on rencontre est le régime dit d'accumulation. Les tensions négatives attirent des trous à l'interface Si/SiO_2 et les bandes de conduction et de valence du silicium sont courbées vers le haut **Figure 2-12 b**. Pour les tensions négatives les plus fortes, la densité de trous à l'interface Si/SiO_2 l'emporte sur celle des trous dans le substrat, ce qui a pour effet de donner une plus grande valeur de capacité au substrat (C_s) relativement à celle de l'oxyde ($C_{ox}=\epsilon/T_{ox}$). L'expression de C peut s'écrire sous la forme [Sze1981, Niccolian2003]:

$$\frac{1}{C(Vg)} = \frac{1}{C_s(Vg)} + \frac{1}{C_{ox}}$$

On en déduit donc que $C=C_{ox}$ en régime de forte accumulation. Puis lorsque la tension devient de moins en moins négative, la densité surfacique de trous diminue, faisant ainsi diminuer la capacité C . Lorsque la tension devient nulle, on atteint la condition dite de bandes plates, pour laquelle les bandes de conduction et de valence du silicium forment deux droites parallèles **Figure 2-12 c**.

Lorsque la tension de grille devient positive, les trous (porteurs majoritaires dans un substrat de type P) sont repoussés de l'interface, ce qui résulte en la formation d'une couche de déplétion formée de dopant accepteurs ionisés. Ce régime est appelé régime de déplétion, et les bandes de conduction et de valence du silicium se courbent vers le bas, comme indiqué **Figure 2-12 d**. Plus la tension positive augmente et plus la densité de trous diminue, faisant ainsi diminuer la capacité C , et ce jusqu'à ce que l'augmentation de la densité surfacique d'électrons (n_s) l'emporte sur la diminution de la densité de trous (p_s), leur produit étant constant ($n_s \cdot p_s = n_i^2$, n_i étant la concentration intrinsèque d'électrons libres dans le silicium). Quand le niveau de Fermi (E_F) croise le niveau de Fermi intrinsèque (E_i), les densités surfaciques d'électrons et de trous sont alors égales ($n_s = p_s = n_i$).

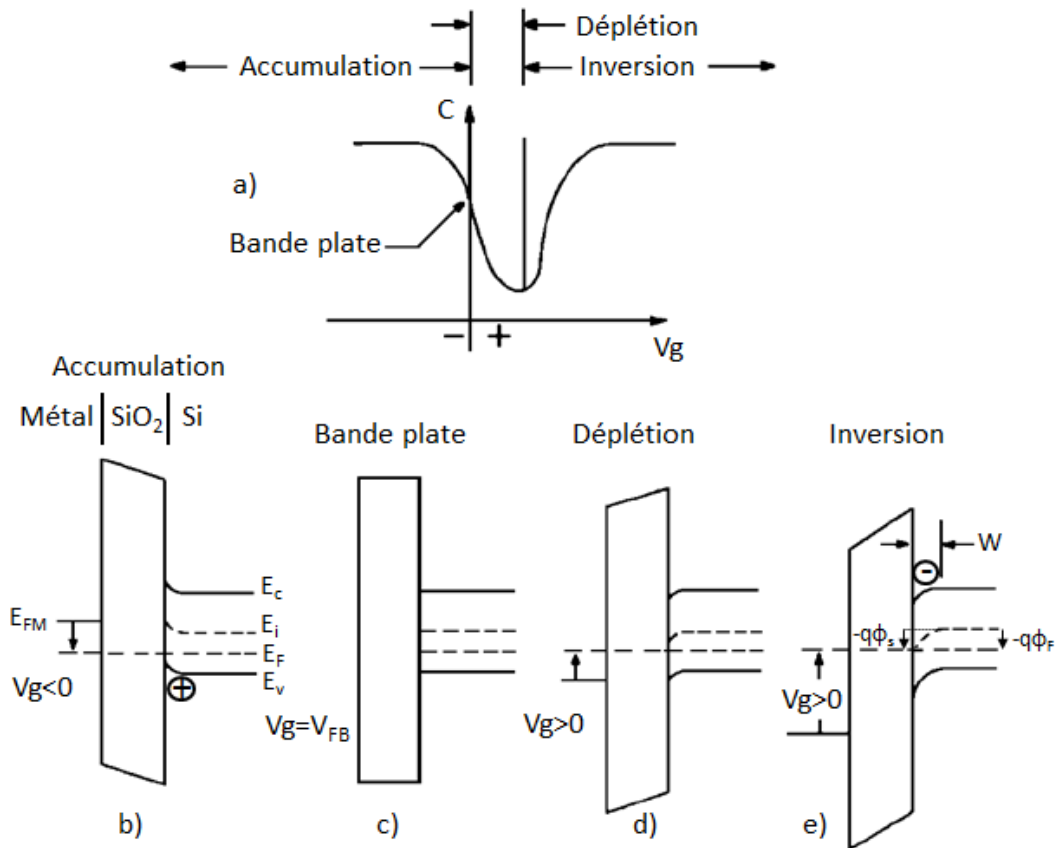


Figure 2-12 : illustration du fonctionnement d'une capacité MOS : a) capacité totale en fonction de la tension de grille, b), c), d) e) représentent les diagrammes de bandes correspondant aux différents régimes de fonctionnement de la capacité MOS (accumulation, bande plate, déplétion et inversion). E_c et E_v sont les bords des bandes de conduction et de valence. E_i est le niveau de Fermi intrinsèque, E_F est le niveau de Fermi dans le silicium et E_{FM} dans le métal. W est l'épaisseur de la couche d'inversion [Nicollian2003]. ϕ_s est le potentiel de surface, et ϕ_F est le potentiel de Fermi.

Ce point de polarisation représente le début de l'inversion. En effet, lorsque la tension est augmentée à partir de ce point, la densité surfacique d'électron dépasse celle des trous, formant ainsi une couche d'inversion d'électrons (**Figure 2-12 e**). On distingue l'inversion faible ($\phi_F \leq \phi_s < 2\phi_F$) de l'inversion forte ($2\phi_F \leq \phi_s$), ce qui permet de définir la tension de seuil d'inversion (V_{TH}) lorsque $\phi_s = 2\phi_F$.

Dans une capacité MOS avec un substrat de type P, les électrons de la couche d'inversion proviennent d'un mécanisme de génération. Dans un transistor MOS avec un substrat de type P (NMOS), les électrons proviennent des source et drain, dopées de type N, qui sont des réservoirs d'électrons. Il devient alors possible de mesurer séparément les capacités d'inversion et d'accumulation. On utilise pour cela la méthode appelée « split CV », dont la mise en œuvre expérimentale est illustrée sur la **Figure 2-13**. On peut ainsi mesurer séparément la capacité grille/substrat (C_{GB}), représentative du régime d'accumulation, ainsi que la capacité grille/canal (C_{GC}) pour le régime d'inversion.

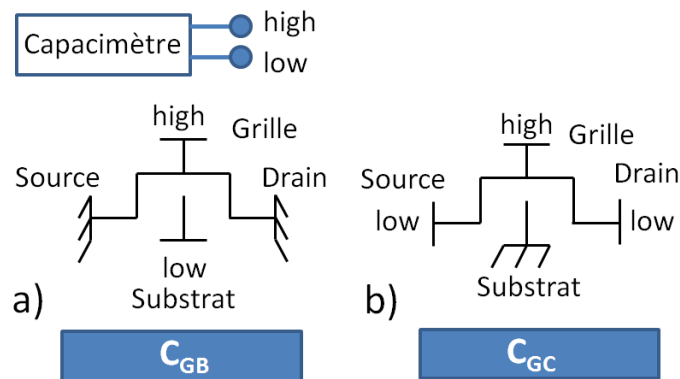


Figure 2-13 : configuration expérimentale pour mesurer séparément les capacités en régime d'accumulation (C_{GB}) et d'inversion (C_{GC}) par la méthode dite « split CV ».

Les capacités ainsi mesurées sont présentées **Figure 2-14**. La capacité C_{GG} est obtenue en sommant C_{GB} et C_{GC} .

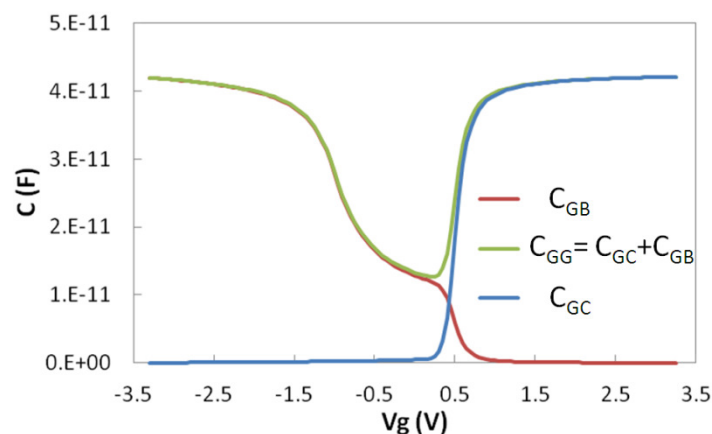


Figure 2-14 : mesures « split CV » des capacités C_{GC} , C_{GB} et C_{GG} sur un transistor NMOS, avec une épaisseur d'oxyde $T_{ox} = 9.8 \text{ nm}$.

4.1.2. Extraction des propriétés de l'empilement Si/SiO₂

Les mesures de capacités permettent d'extraire de nombreuses informations concernant le transistor, comme l'épaisseur d'oxyde, le dopage du substrat, ou la tension de bande plate.

L'épaisseur de l'oxyde de grille (T_{ox}) est classiquement extraite à partir de la mesure de C_{ox} , d'après l'équation [Sze1981] :

$$C_{ox} = \frac{\epsilon_{ox}}{T_{ox}} \quad 2-20$$

Cette valeur de T_{ox} pourra être vérifiée par simulation de courant de grille, comme il sera montré au paragraphe 4.2.3.

Le dopage substrat N_{sub} ainsi que la tension de bande plate V_{FB} sont extraits en suivant la méthode proposée par [Maserjian1974] qui introduit la fonction Y :

$$Y = \frac{1}{C^3} \cdot \frac{\partial C_{GG}}{\partial V_g} = -\frac{1}{2} \cdot \frac{\partial \frac{1}{C_{GG}^2}}{\partial V_g} \quad 2-21$$

La fonction Y correspondant à la mesure de C_{GG} de la **Figure 2-14** est présentée **Figure 2-15**.

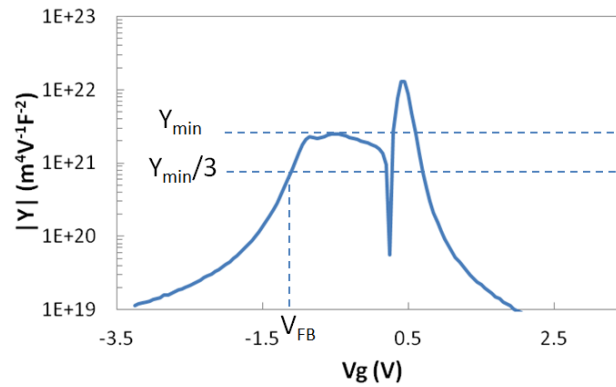


Figure 2-15 : fonction $|Y|$ en fonction de V_g permettant l'extraction du dopage substrat et du V_{FB} .

La fonction Y est constante dans le régime de déplétion. En faisant l'approximation d'un dopage uniforme dans le substrat, on peut alors écrire [Maserjian1974] :

$$Y = \frac{-1}{q\epsilon_{Si}N_{sub}} = Y_{min} \quad 2-22$$

[Ghibaudo2000] a également montré par développement limité de la fonction Y autour de V_{FB} que $Y(V_{FB})$ est proportionnel à Y_{min} suivant l'équation suivante :

$$Y(V_{FB}) = \frac{Y_{min}}{3} \quad 2-23$$

Cette extraction de V_{FB} nous servira dans le calcul des densités de charges à l'interface Si/SiO₂, nécessaires pour l'extraction des profils de défauts dans la profondeur de l'oxyde par mesure de pompage de charge (chapitre 4, paragraphe 2.2).

4.1.3. Impact des défauts sur les mesures CV/GV

Les défauts déforment les CV de deux manières. En élargissant la courbe (« stretch-out »). Cet élargissement est dû au remplissage progressif des pièges suivant la variation continue du signal de grille. Les défauts impactent également les CV en ajoutant une réponse capacitive à basse fréquence. Cette réponse capacitive est due aux pièges pouvant se remplir suffisamment vite pour suivre la variation transitoire du signal de grille. Ces deux effets sont illustrés sur la **Figure 2-16** pour la mesure de C_{GC} . Les mêmes effets sont visibles sur la capacité C_{GB} .

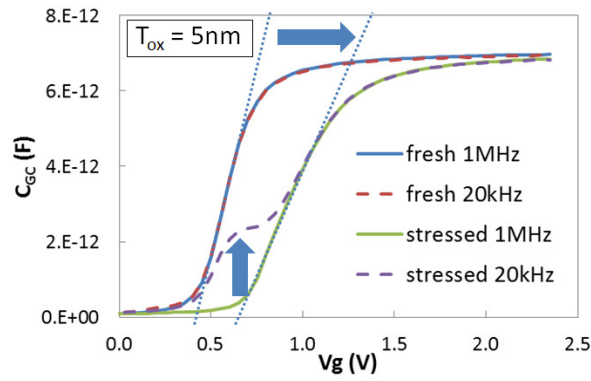


Figure 2-16 : mesure de C_{GC} avant et après stress ($V_g=5.5V$ pendant 100s) illustrant la déformation de la CV induite par les défauts : l'élargissement de la courbe, ainsi que la réponse capacitive à basse fréquence.

L'élargissement des courbes C_{GC} et C_{GB} est une validation expérimentale de la nature amphotère des défauts d'interface, comme présenté précédemment. En effet, si les défauts avaient été accepteurs ou bien donneurs, les courbes C_{GC} et C_{GB} auraient été décalées toutes deux dans le même sens (vers les V_g positifs ou négatifs). Or on constate expérimentalement une diminution du V_{FB} et une augmentation de la tension de seuil V_{TH} , ce qui signifie un piégeage de charges positives en accumulation et négatives en inversion, ce qui est la signature de défauts de type amphotère.

Les mêmes phénomènes se retrouvent sur les mesures de conductance, avec en plus une influence du courant de fuite à fort V_g sur oxyde fin [Garetto2011, Garetto2011b, Garetto2012].

4.1.4. Reproduction des CV avant et après dégradation avec UTOXPP

Les modèles présentés précédemment nous permettent de simuler des CV avant et après dégradation. La **Figure 2-17** montre l'impact des différents paramètres de l'empilement MOS sur la simulation des CV. Le niveau maximum des capacités C_{GB} et C_{GC} est déterminé par T_{ox} et ϵ_{ox} , d'après l'équation 2-20. Le niveau du plateau intermédiaire de C_{GB} dans le régime de déplétion est déterminé par le dopage du substrat.

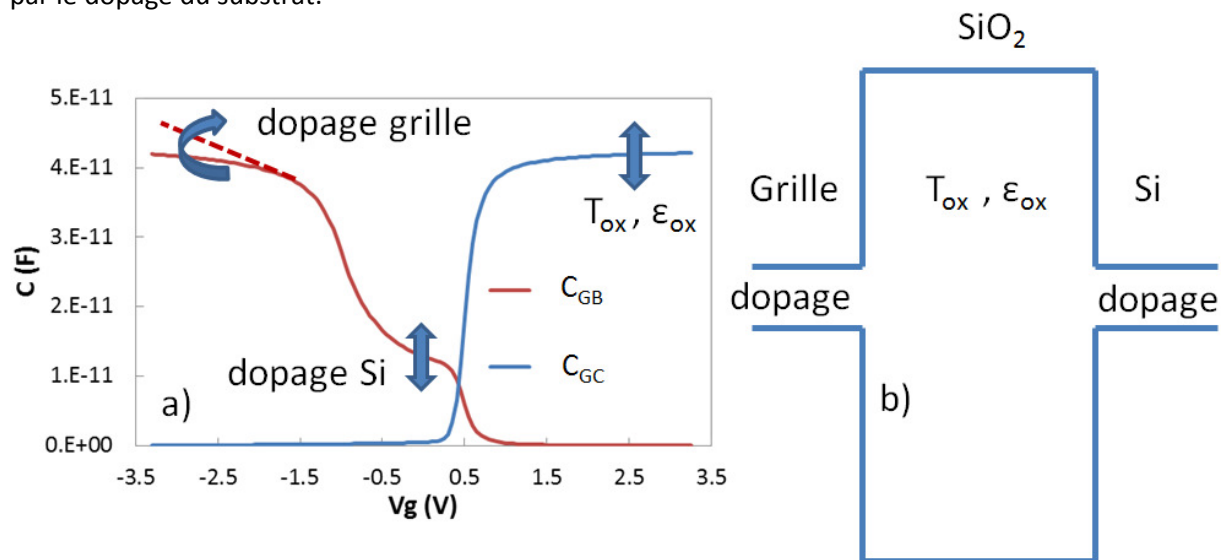


Figure 2-17 : a) illustration de l'impact des paramètres de l'empilement MOS sur la simulation de CV avant dégradation, b) diagramme de bande présentant les principaux paramètres de l'empilement MOS ayant un impact sur la simulation des CV.

Les pentes des capacités en forte accumulation et forte inversion sont déterminées par le dopage de la grille.

Nous avons vu que la dégradation des CV a un impact différent en fonction de la tension et de la fréquence de mesure. Il est alors intéressant d'introduire une représentation en 3D permettant de visualiser la CV en fonction de la tension et de la fréquence (voir **Figure 2-18**).

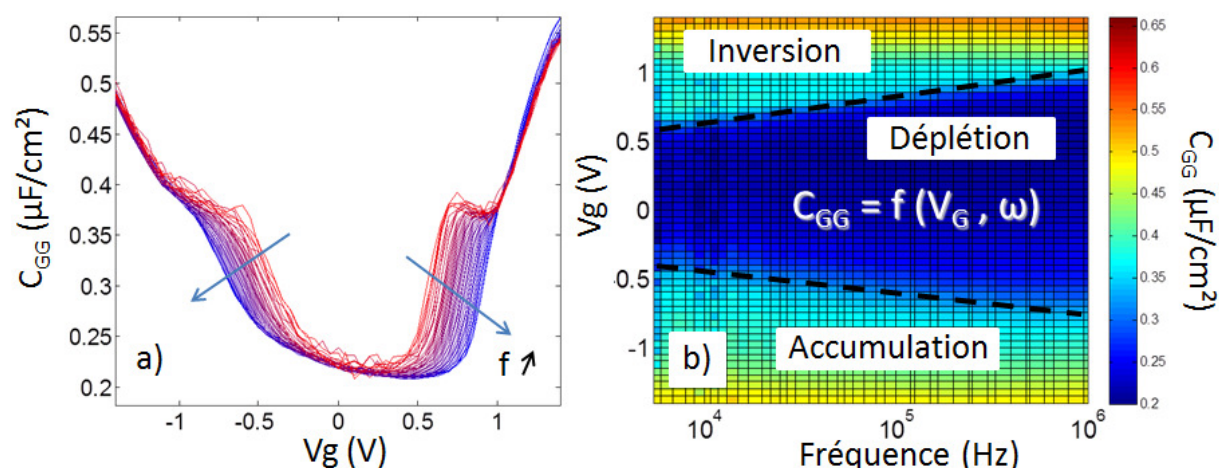


Figure 2-18 : mesure de C_{GG} après stress ($V_g=5.5\text{V}$ pendant 100s, pour un NMOS de $T_{ox}=5\text{nm}$) pour un grand nombre de fréquences ($5\text{kHz} < f < 1\text{MHz}$) tracé dans un graphe CV classique a) et en 3D b). Le graphe 3D montre clairement l'augmentation de la réponse capacitive des pièges avec la diminution de la fréquence, pour les deux régimes d'inversion et d'accumulation.

L'utilisation de ces graphes 3D nous permet de vérifier le comportement qualitatif de notre modèle pour l'impact des défauts sur la dégradation d'une CV, comme on peut le voir sur la **Figure 2-19**.

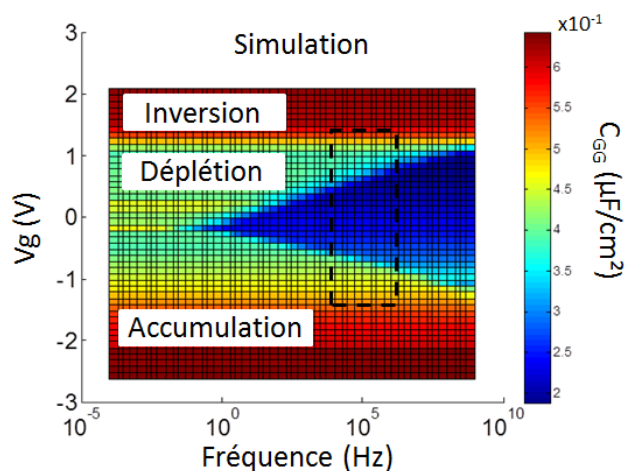


Figure 2-19 : simulation de C_{GG} dégradée, avec une distribution uniforme de défauts en énergie dans le gap du silicium. La simulation permet d'atteindre des fréquences bien au-delà de la gamme expérimentale (indiqué par le carré noir en pointillé) et reproduit l'augmentation de la réponse capacitive des défauts lorsque la fréquence diminue.

L'une des forces de notre modèle est qu'il permet également d'extraire la zone de l'oxyde (en profondeur et énergie) contribuant à la dégradation de la capacité [Garetto2012b], ce qui sera très utile pour l'extraction de la localisation des défauts. Si l'on se place du point de vue de

l'extraction des profils de défauts, cela nous permet de déterminer la zone de l'oxyde sondée par la mesure de CV à différentes fréquences. Cette zone sondée peut être déterminée par la réponse capacitive AC des pièges, normalisée par la densité de défauts :

$$s_{AC}(x, E_T, f) = \int_{V_g} \frac{C_T(x, E_T, V_g, f)}{n_T(x, E_T)} dV_g \quad 2-24$$

où s_{AC} est la zone sondée en AC, C_T est la réponse capacitive des défauts calculée suivant la méthode présentée dans [Garetto2012] et n_T la densité de défauts. Une portion limitée de l'oxyde est sondée pour chaque V_g , c'est pourquoi on intègre sur toute la gamme de V_g mesurée afin d'obtenir la zone sondée en entier. La **Figure 2-20 b** présente la zone sondée pour un oxyde d'épaisseur 2.8nm, mesurée à une fréquence de 20kHz, et son diagramme de bande équivalent, **Figure 2-20 a**. A cause de la courbure de bande induite par la polarisation de la grille, la forme de la zone sondée est déformée vers les hautes et basses énergies, permettant d'accéder à des défauts plus profonds.

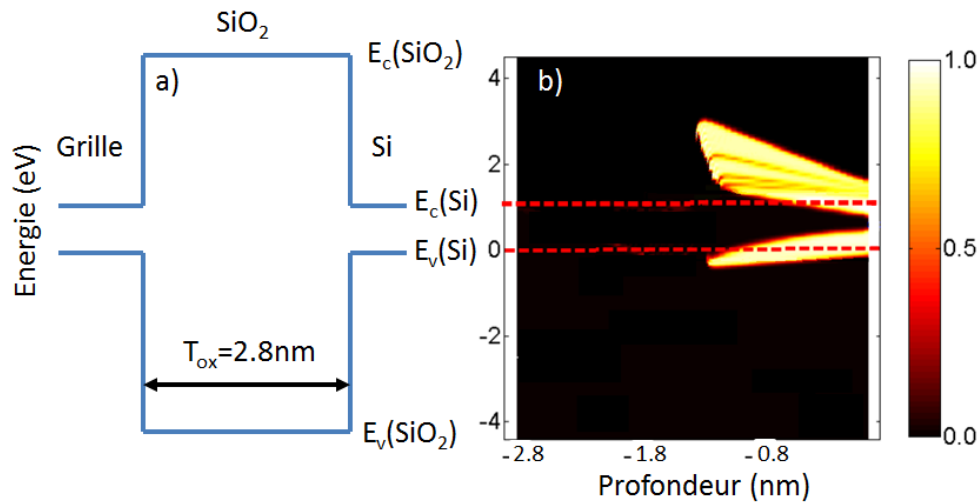


Figure 2-20 : a) diagramme de bande d'un empilement MOS avec un oxyde de 2.8nm d'épaisseur. b) simulation de la zone sondée sur l'empilement MOS a) à une fréquence de 20kHz [Garetto2012b].

La **Figure 2-21** présente un agrandissement de la **Figure 2-20 b**, centré autour du milieu du gap du silicium, et simulé à deux fréquences (20kHz et 1MHz). On peut voir sur la **Figure 2-21 b** que l'augmentation de la fréquence a pour effet de diminuer l'étendue de la zone sondée, en la rapprochant de l'interface Si/SiO₂. Indépendamment de la fréquence, la zone sondée est située proche des bandes de valence et conduction du silicium et proche de l'interface Si/SiO₂. On peut également voir que les défauts situés au milieu du gap du silicium ne contribuent pas à la dégradation de la capacité.

L'impact des paramètres du modèle des défauts propres au mécanisme multi-phonon (S , F_c et r) ainsi que celui de la température sur la zone sondée par mesure CV ont été étudiés et présentés dans d'autres travaux[Garetto2011, Garetto2012b, Garetto2012]qui sortent du cadre de cette étude.

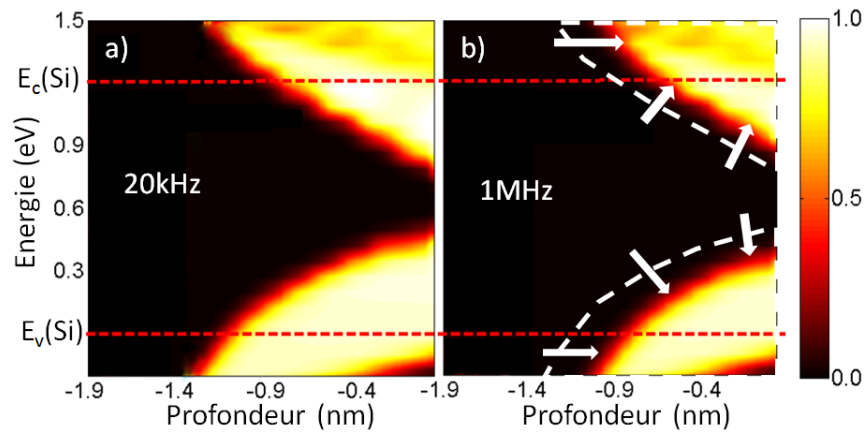


Figure 2-21 : agrandissement de la Figure 2-20 b), simulé à 20kHz a) et 1MHz b). Les lignes en pointillés blanc sur la figure b) reprennent la zone sondée de la figure a). Les flèches indiquent la réduction de la zone sondée avec l'augmentation de la fréquence de simulation [Garetto2012b].

4.2. Mesure de courant de grille/SILC

4.2.1. Principe et mise en œuvre expérimentale de la méthode

Le courant de grille est un bon indicateur de l'état de dégradation de l'oxyde de grille, les défauts ayant un impact sur la conduction au travers de la grille. Il est mesuré simplement en appliquant une tension sur la grille et en mesurant son courant, la source, le drain et le substrat étant mis à la masse. La **Figure 2-22** illustre les différents mécanismes de conduction au travers de l'oxyde, pour les électrons provenant de la bande de conduction du silicium. Pour les oxydes épais (**Figure 2-22 a**), la conduction est limitée par l'épaisseur de l'oxyde et se fait au travers de défauts présents dans l'oxyde. Lorsque l'épaisseur d'oxyde est suffisamment faible (**Figure 2-22 b**), les porteurs peuvent transiter directement au travers de l'oxyde, soit par transition tunnel direct, soit par transition Fowler Nordheim lorsque le porteur traverse une barrière triangulaire. Nous ne considérons que le courant tunnel (direct ou Fowler Nordheim) ainsi que le courant tunnel assisté par défauts (TAD) dans le cadre de ces travaux.

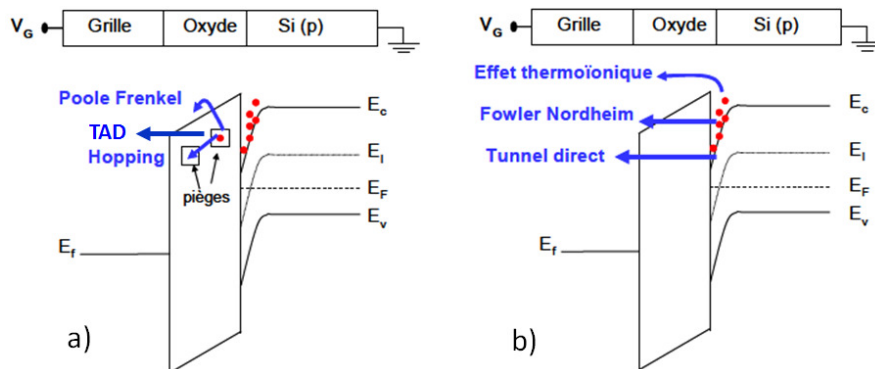


Figure 2-22 : représentation schématique des différents mécanismes de conduction au travers de l'oxyde de grille pour les oxydes épais a) et pour les oxydes fins b) [Rafik2008]. Les oxydes épais mettent en jeu une conduction assistée par défauts alors que les oxydes fins permettent des transitions directes de porteurs au travers de l'oxyde.

Plusieurs effets sont à prendre en compte pour bien modéliser le courant de grille. La **Figure 2-23 a** montre une comparaison entre mesure et simulation de courant de grille. On peut y voir la transition entre le mode de conduction par tunnel direct et Fowler Nordheim. Le diagramme de

bande correspondant à cette transition est représenté **Figure 2-23 b**, montrant bien le passage d'un niveau de Fermi délimitant une barrière trapézoïdale (cas du courant tunnel direct) à une barrière triangulaire (cas du courant tunnel Fowler Nordheim).

La **Figure 2-23 a** illustre également la difficulté de simuler le courant de grille dans la zone de déplétion. En effet, cette zone peut être perturbée par un courant TAD, comme on le verra dans le paragraphe suivant.

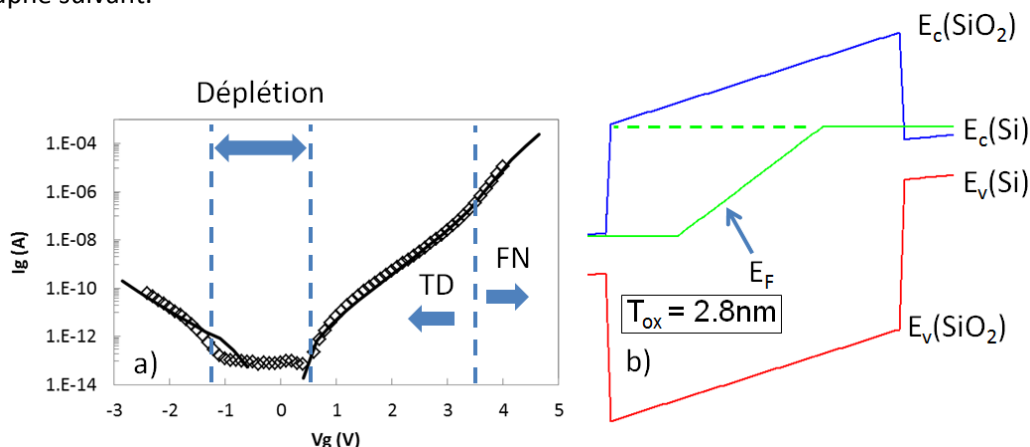


Figure 2-23 : a) comparaison entre mesures (symboles) et simulations (lignes) du courant de grille (NMOS, $T_{ox}=2.8nm$), mettant en évidence les difficultés de simulation en régime de déplétion, ainsi que la transition entre le régime de conduction par tunnel direct (TD) et Fowler Nordheim (FN). b) diagramme de bande pour la tension de grille correspondant à la transition entre TD et FN : le niveau de Fermi est à la limite entre une barrière carrée (TD) et une barrière triangulaire (FN).

Un autre effet important à fort V_g est celui de la déplétion de la grille. Elle a pour effet d'induire une chute de potentiel ce qui résulte en une tension effective appliquée plus faible qu'escomptée. Cela ralentira donc l'augmentation du courant de grille à fort V_g [Clerc2001].

Les modèles physiques utilisés vont également avoir un impact important sur la précision des simulations. L'approximation semi-classique (WKB) donne de bons résultats sur les oxydes épais ($>1.8nm$) [Clerc2001]. Elle consiste à considérer un continuum d'états dans la couche d'inversion et d'accumulation. Or pour les oxydes minces apparaît un phénomène de confinement dans les couches d'inversion et d'accumulation, nécessitant un traitement quantique du problème par une approche en fonction de Green hors équilibre (NEGF). Il est donc important d'avoir connaissance de ces mécanismes pour choisir les modèles les mieux adaptés aux structures et conditions de simulations étudiées. Les modèles de bandes ainsi que les masses effectives dans l'oxyde utilisés vont également avoir un rôle important [Clerc2001], mais l'étude détaillée de la modélisation du courant de grille est un sujet vaste et complexe qui a fait l'objet de nombreux travaux ces dernières années [Clerc2001, Coignus2010, Yih1998, Vuillaume1993, Huang1992, Hofmann1985].

4.2.2. Impact des défauts sur les mesures de courant de grille

La présence des défauts dans le volume de l'oxyde peut avoir un impact sur le courant de grille en fonction de la position de ces défauts et en fonction de l'épaisseur de l'oxyde de grille. L'augmentation du courant de grille après un stress est appelée « Stressed Induced Leakage Current » (SILC) et est due à un courant tunnel assisté par défauts (TAD). On distingue deux types de SILC dans la littérature : celui dû à des défauts profonds de l'oxyde [Degraeve2005, Stathis2004] et celui dû aux défauts d'interface, appelé « Low Voltage SILC » (LVSILC) [Stathis2004, Nicollian1999]. Le LVSILC apparaît sur oxyde fins ($T_{ox} < 3.5nm$) [Nicollian1999] et peut être mesuré uniquement à faible tension ($V_{fb} < V_g < 0V$), lorsque le courant tunnel direct s'effondre.

D'autre part, si la condition de stress est maintenue suffisamment longtemps, on peut alors atteindre une densité critique de défauts menant à la formation d'un chemin de percolation

[Sune1990] qui offre alors un chemin de conduction au travers de l'oxyde. L'origine physique de ce chemin de percolation est encore soumise à débat, mais certaines mesures physiques par microscope à transmission d'électrons ont montré la croissance d'un filament de silicium dans l'oxyde de grille après l'apparition d'un saut de courant attribué à l'ouverture d'un chemin de percolation [Yao2012]. La percolation de l'oxyde de grille sera étudiée plus en détail au chapitre 5.

Seul le SILC dû aux défauts profonds de l'oxyde sera considéré dans ces travaux. La Figure 2-24 montre des mesures d' $\lg(V_g)$ avant stress, après stress pour un cas présentant du SILC et un cas après formation d'un chemin de percolation.

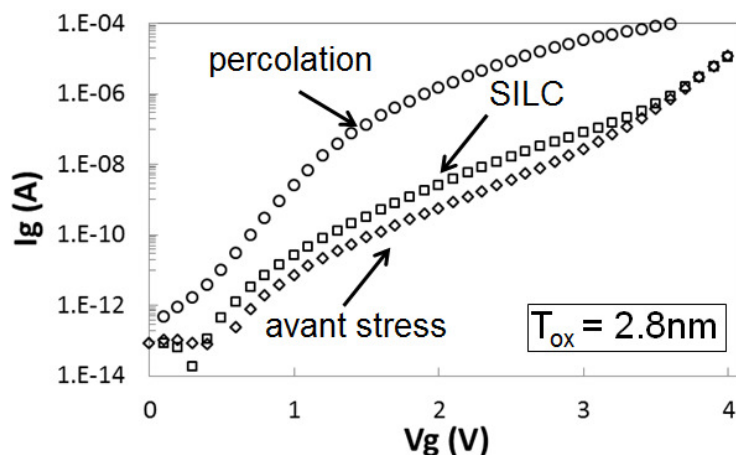


Figure 2-24 : mesures de courant de grille en fonction de V_g avant stress et après stress pour un cas présentant du SILC et un cas après formation d'un chemin de percolation (NMOS). On remarque que le SILC n'est plus visible une fois que la conduction au travers de l'oxyde est dominée par le courant Fowler Nordheim.

4.2.3. Reproduction du courant de grille avant et après dégradation avec UTOXPP

Les modèles présentés précédemment nous permettent de reproduire les mesures de courant de grille avant et après dégradation. La Figure 2-25 illustre l'effet des différents paramètres du modèle sur la forme des courants de grille simulés. Les valeurs du dopage substrat, de la grille, ainsi que de l'épaisseur d'oxyde peuvent être extraites conjointement en reproduisant des mesures de capacité et de courant de grille.

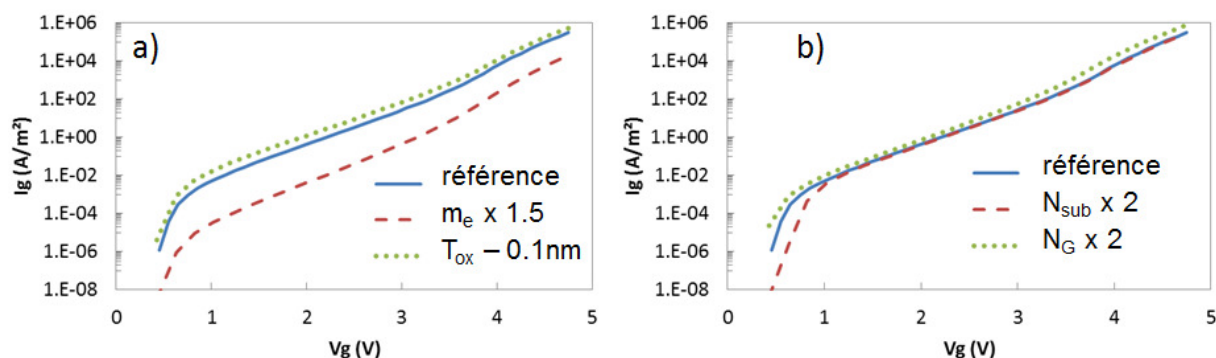


Figure 2-25 : illustration de l'effet des différents paramètres du modèle sur une simulation de courant de grille par rapport à la courbe de référence de la Figure 2-23. a) l'augmentation de la masse effective des électrons (m_e) a pour effet de diminuer le courant de grille et déformer la courbe ; diminuer l'épaisseur d'oxyde de 0.1nm augmente le courant de grille. b) doubler le dopage du substrat (N_{sub}) a un impact uniquement à faible V_g ; doubler le dopage de grille a un impact à faible V_g et également à fort V_g en réduisant l'effet de la polydélétion.

Les masses effectives des porteurs utilisées sont celles reportées dans la littérature ($m_e=0.5m_0$, où m_0 est la masse de l'électron libre [Coignus2010]).

De la même manière que pour les simulations de capacités, notre modèle permet d'extraire la zone de l'oxyde (en profondeur et énergie) contribuant à la dégradation du courant de grille [Garetto2012a]. La zone sondée de l'oxyde lors d'une mesure de courant de grille peut être déterminée par la densité de courant TAD, normalisée par la densité de défauts :

$$s_{TAD}(x, E_T, f) = \int_{Vg} \frac{J_{TAD}(x, E_T, Vg)}{n_T(x, E_T)} dVg \quad 2-25$$

où s_{TAD} est la zone sondée par courant TAD, J_{TAD} est la densité de courant TAD calculée suivant la méthode présentée dans [Garetto2012] à partir des flux de capture/émission entre l'oxyde et la grille ou le substrat, et n_T la densité de défauts. Une portion limitée de l'oxyde est sondée pour chaque Vg , c'est pourquoi on intègre sur toute la gamme de Vg mesurée afin d'obtenir la zone sondée en entier. Pour l'analyse de la zone de l'oxyde qui contribue au courant TAD, il est intéressant de considérer la zone sondée ainsi que l'amplitude maximum du courant pour une polarisation et au maximum de la zone sondée (zone contribuant le plus au courant TAD pour une polarisation donnée). Ces deux paramètres dépendent fortement de la tension de grille, comme illustré sur la **Figure 2-26**. On peut voir sur la **Figure 2-26 a** que la zone sondée adresse des défauts situés de plus en plus haut en énergie lorsque la tension de grille augmente. De la même manière (**Figure 2-26 b**), le maximum du courant TAD augmente avec Vg .

Si on analyse conjointement les mesures de courant de grille avant/après dégradation (**Figure 2-24**) avec la zone sondée (**Figure 2-26**) on peut se faire une idée des zones pouvant comporter des défauts ou non. On a vu sur la **Figure 2-24** que la conduction au travers de la grille passait du tunnel direct au Fowler Nordheim pour une tension de grille proche de 3.5V. Au-delà de cette tension, la contribution du SILC au courant de grille devient négligeable devant celle du courant Fowler Nordheim. On peut donc en déduire que la zone sondée à partir de $Vg=3.5V$ ne peut pas contenir de défauts, autrement dit, il ne peut y avoir de défauts proche de la bande de conduction du SiO_2 .

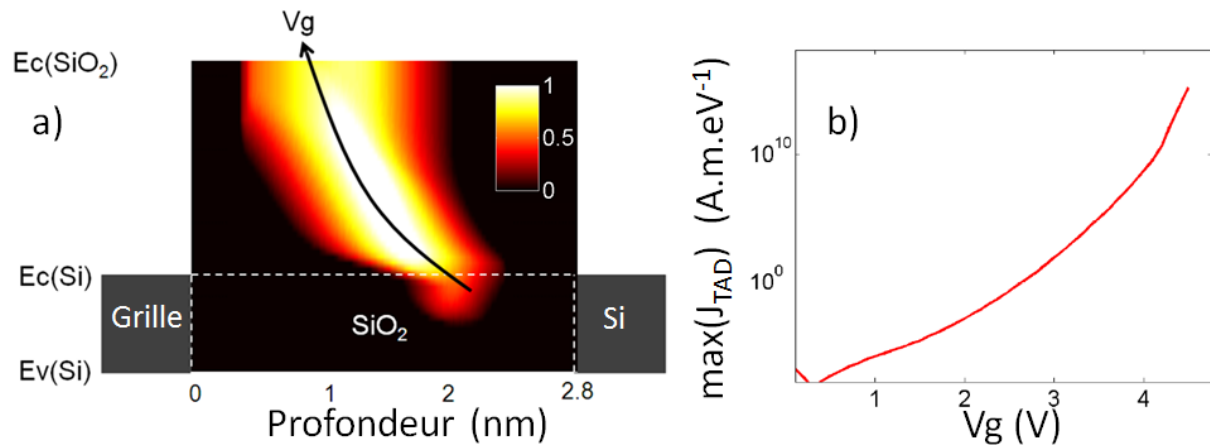


Figure 2-26 : a) simulation de la zone sondée sur l'empilement MOS lors de mesure de courant de grille pour Vg allant de 0V à 4.5V, b) variation du maximum du courant TAD en fonction de Vg . La zone sondée se décale vers les niveaux d'énergies les plus hauts (proche de la bande de conduction du SiO_2) et le maximum du courant TAD augmente lorsque la tension appliquée sur la grille augmente.

L'impact des paramètres du modèle des défauts (S , F_c et r) ainsi que celui de la température sur la zone sondée par mesure de courant de grille a été étudiée préalablement et présentée dans des précédents travaux [Garetto2011, Garetto2012a, Garetto2012]. On peut cependant remarquer que ces paramètres ont un très grand impact sur la zone sondée, mais qu'une fois fixés à partir de mesures reportés dans la littérature, il n'existe qu'une seule et unique distribution de défauts pouvant reproduire une mesure de courant de grille dégradée.

4.3. Mesure de pompage de charge

4.3.1. Principe et mise en œuvre expérimentale de la méthode

Le pompage de charge (CP) a été introduit pour la première fois en 1969 par Brugler et Jaspers [Brugler1969]. Ces auteurs ont constatés que lorsque le canal d'un transistor MOS passe successivement de l'inversion à l'accumulation, les défauts situés à l'interface Si-SiO₂ vont capturer des électrons, puis des trous, faisant apparaître un courant de recombinaison. Ce mécanisme donne naissance à un courant dit "courant pompé", mesuré sur le bulk, directement proportionnel au nombre d'états d'interface. La **Figure 2-27** présente le schéma du montage expérimental utilisé pour le pompage de charge.

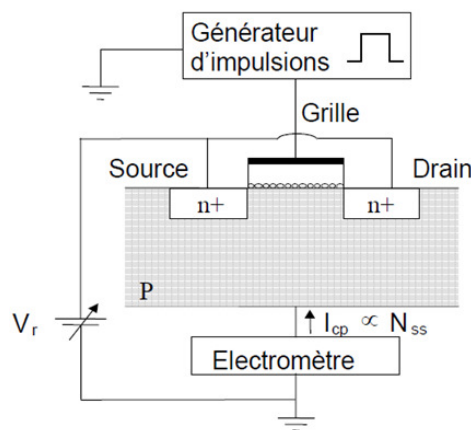


Figure 2-27 : schéma du montage expérimental utilisé lors de mesure de courant pompé [Maneglia1998].

Le pulse appliqué sur la grille est à l'origine de cette alternance entre couche d'inversion et couche d'accumulation à la surface du canal. Les deux situations énergétiques sont représentées à l'équilibre sur la **Figure 2-28** dans le cas d'un transistor à canal n. La portion en gris du dessin représente les états occupés par des électrons.

Durant l'inversion, les porteurs minoritaires provenant des régions de source et de drain viennent constituer la couche d'inversion et une partie d'entre eux est capturée par les états d'interface situés sous le niveau d'énergie E_{inv} (**Figure 2-28 a**). Lors du passage de l'inversion à l'accumulation, les porteurs minoritaires qui formaient la couche d'inversion repartent vers les régions de source et de drain sous l'influence d'une tension inverse V_r appliquée sur le drain. Durant l'accumulation, les porteurs majoritaires du substrat sont capturés à leur tour par les états d'interface situés au-dessous de l'énergie E_{acc} où ils se recombinaient avec les porteurs minoritaires précédemment piégés (**Figure 2-28 b**). Ainsi, à chaque période du signal de grille, des porteurs minoritaires provenant des régions de source et de drain se recombinaient avec des porteurs majoritaires du substrat, ce qui donne lieu à un courant de substrat [Maneglia1998].

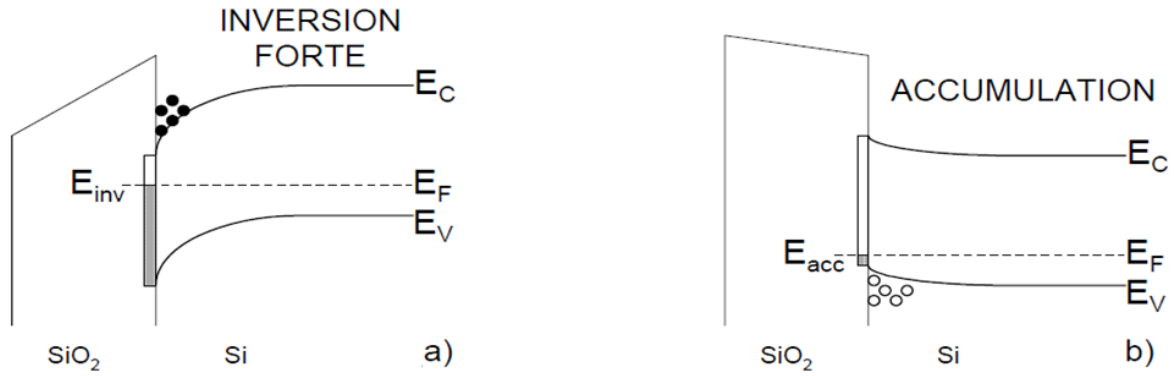


Figure 2-28 : diagramme de bande pour les deux conditions extrêmes d'un pulse appliqué lors de mesures de courant pompé a) en inversion forte et b) en accumulation. Dans les deux cas, on considère une situation énergétique à l'équilibre, supposant que tous les défauts situés sous le niveau de Fermi ont capturés un électron[Maneglia1998].

Brugler et Jaspers considèrent que les états d'interface qui participent à la recombinaison sont ceux compris énergétiquement parlant entre les positions du niveau de Fermi à l'interface en inversion et en accumulation, E_{inv} et E_{acc} . En considérant une densité d'états d'interface, N_{it} , indépendante de l'énergie et uniforme le long du canal, la charge recombinée, Q_{CP} , s'exprime alors par [Brugler1969] :

$$Q_{CP} = A \cdot q \cdot N_{it} \cdot (E_{inv} - E_{acc}) \quad 2-26$$

où A est l'aire de grille et q la charge de l'électron.

Le courant de pompage de charges (ou Charge Pumping CP), I_{CP} , est relié à la charge par la fréquence f du signal de grille selon :

$$I_{CP} = f \cdot Q_{CP} = f \cdot A \cdot q \cdot N_{it} \cdot (E_{inv} - E_{acc}) \quad 2-27$$

Cette expression du courant ignore les phénomènes d'émission de porteurs par les pièges qui se produisent durant le passage de l'inversion à l'accumulation et inversement (**Figure 2-29 a**).

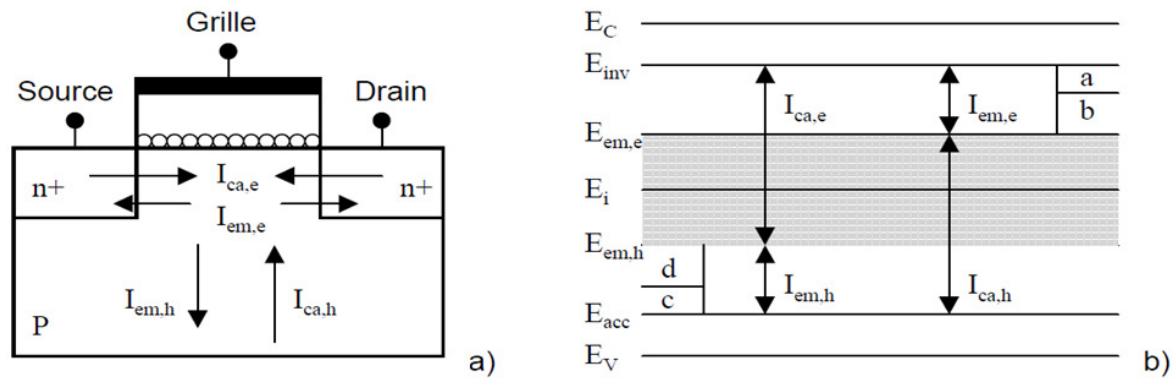


Figure 2-29 : Représentation des quatre courants rencontrés à chaque cycle de pompage a) et des situations énergétiques associées b) [Groeseneken1984].

En 1984 est publiée une nouvelle analyse du pompage de charge prenant en compte les phénomènes d'émission et de capture [Groeseneken1984]. Les différents courants liés à la capture et à l'émission de porteurs lors des trois régimes (accumulation, désertion, inversion) rencontrés durant chaque période du signal de grille sont représentés sur la **Figure 2-29 a** dans le cas d'un transistor à canal n. Les quatre courants sont :

- $I_{ca,e}$ et $I_{em,e}$, les courants de capture et d'émission d'électrons ;
- $I_{ca,h}$ et $I_{em,h}$, les courants de capture et d'émission de trous.

Considérons un pulse tel que celui décrit sur la **Figure 2-30**.

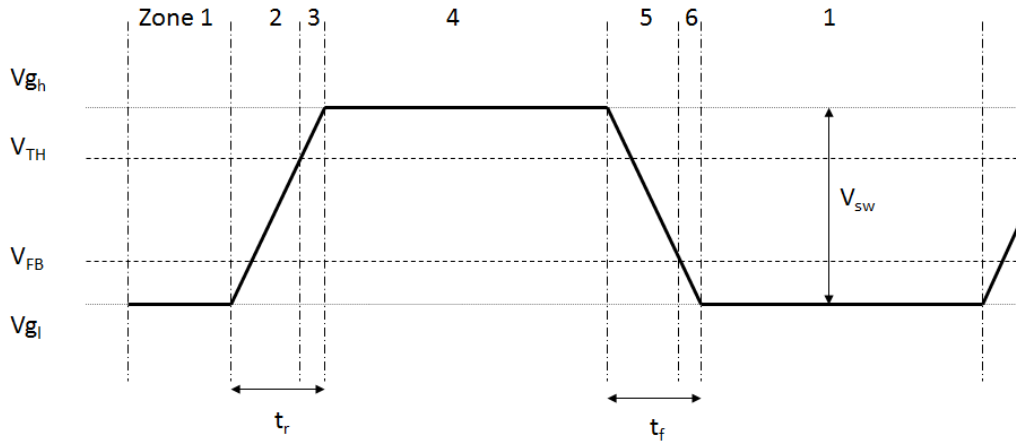


Figure 2-30 : schéma décrivant les différentes parties d'un pulse trapézoïdal appliqué lors de mesure de courant pompé.

Présentation des différentes phases de capture et d'émission (NMOS) :

- **Zone 1** : accumulation ($V_g = V_{g_i}$, **Figure 2-30**)

La surface est en accumulation et l'équilibre est atteint. Tous les états situés sous le niveau de Fermi E_{acc} sont occupés par des électrons, tandis que les autres sont vides (**Figure 2-31**).

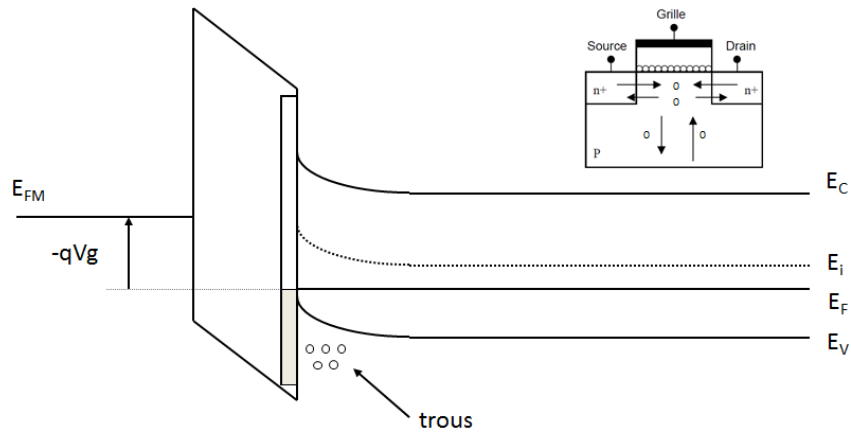


Figure 2-31 : Diagramme de bandes de la structure MOS pour le niveau bas du signal de grille.

- **Zone 2** : Emission de trous ($V_{g_i} < V_g < V_{TH}$, **Figure 2-30**)

Avec l'augmentation de V_g , le potentiel de surface change à une certaine vitesse $d\phi_s/dt$. De ce fait des trous sont émis depuis les défauts vers la bande de valence du substrat. Tant que le taux d'émission de trous, $dQ_{t,em}/dt$, est supérieur au taux de variation de la charge à l'interface balayée par le niveau de Fermi, $dQ_{t,ss}/dt$, l'équilibre est maintenu (zone c de la **Figure 2-29 b**) :

$$\frac{dQ_{t,em}}{dt} > \frac{dQ_{t,ss}}{dt} = -q^2 \cdot N_{ss} \cdot \frac{d\phi_s}{dt} \quad 2-28$$

où N_{ss} est la charge d'interface. Le potentiel de surface ϕ_s variant rapidement avec V_g entre V_{FB} et V_{TH} et le taux d'émission diminuant exponentiellement avec $E_t - E_v$, l'émission de trous à l'équilibre cesse pour une tension de grille proche de V_{FB} et laisse place à un régime d'émission de trous hors équilibre (zone d de la **Figure 2-29 b**) [Maneglia1998] (**Figure 2-32**).

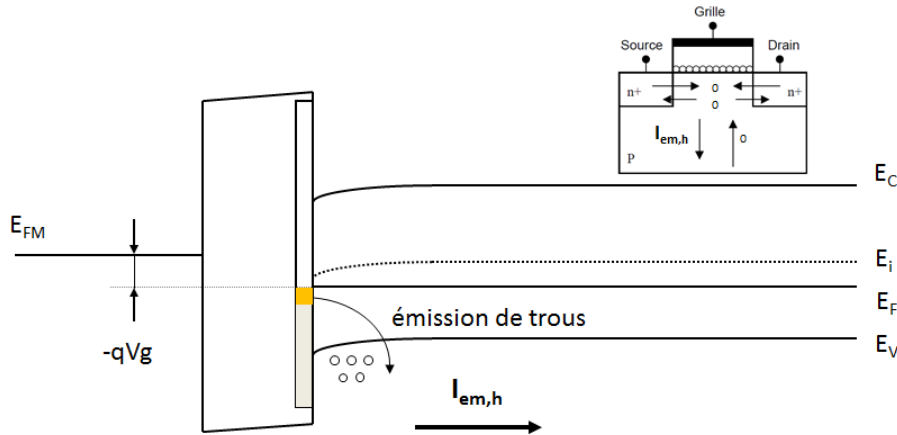


Figure 2-32 : Diagramme de bandes de la structure MOS pour l'émission de trous.

- **Zone 3 : Capture d'électrons (**Figure 2-30**).**

La constante de temps de capture des électrons, τ_n , est donnée par la statistique Shockley-Read-Hall [Shockley1952]:

$$\tau_n = \frac{1}{c_n} = \frac{1}{n_s \cdot \sigma_n \cdot v_{th}} \quad 2-29$$

où c_n est le taux de capture des électrons, n_s , la concentration des électrons à la surface, σ_n , la section de capture des défauts pour les électrons et v_{th} , la vitesse thermique des porteurs.

La concentration en électrons augmentant avec V_g , les constantes de temps de capture diminuent et la capture des électrons l'emporte sur l'émission de trous hors équilibre à partir d'une tension de grille proche de la tension de seuil. Des électrons provenant des régions de source et de drain sont donc capturés et recombinaison par les états non encore vides de trous (**Figure 2-33**).

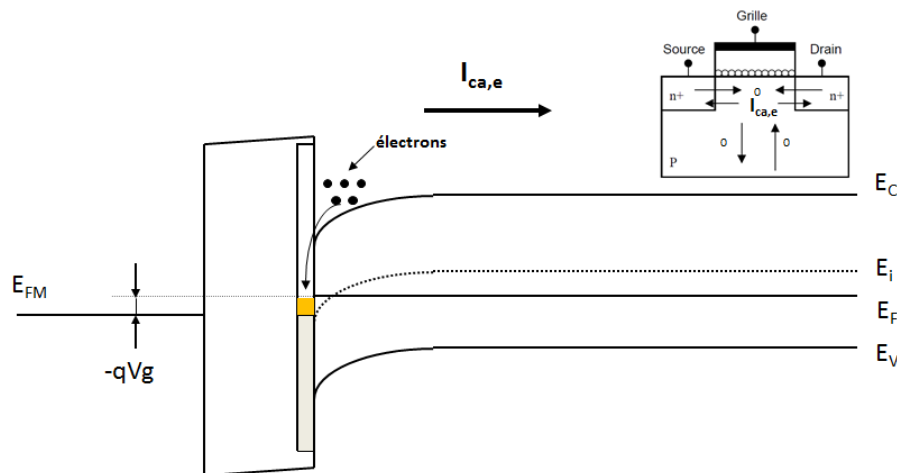


Figure 2-33 : Diagramme de bandes de la structure MOS pour la capture d'électrons.

- **Zone 4 : Inversion forte** ($V_g = V_{g_h}$, **Figure 2-30**)

La surface est en inversion et l'équilibre est atteint. Tous les états d'énergies situés sous le niveau de Fermi E_{inv} sont occupés par des électrons, tandis que les autres sont vides (**Figure 2-34**).

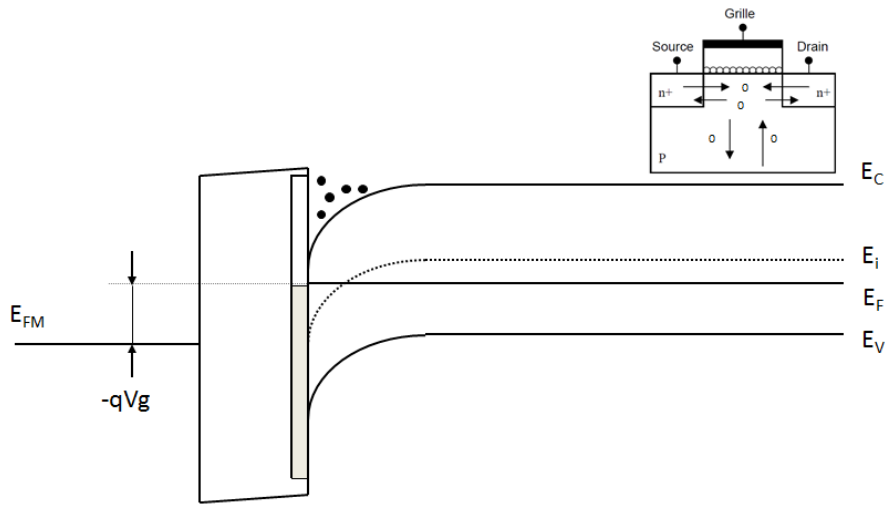


Figure 2-34 : Diagramme de bandes de la structure MOS pour l'inversion forte ($V_g = V_{g_h}$).

- **Zone 5 : Passage de l'inversion forte à l'accumulation** (V_g passe de V_{g_h} à V_{g_l}) : émission d'électrons.

Des électrons sont émis par les états d'interface vers la bande de conduction et reviennent vers les régions de source et de drain. Cette émission s'effectue d'abord à l'équilibre tant que la condition (**Eq. 2-28**) est respectée, approximativement tant que la tension de grille reste supérieure à la tension de seuil (zone a de la **Figure 2-29 b**). Lorsque V_g devient inférieur à V_{TH} se produit une émission d'électrons hors équilibre (zone b de la **Figure 2-29 b**).

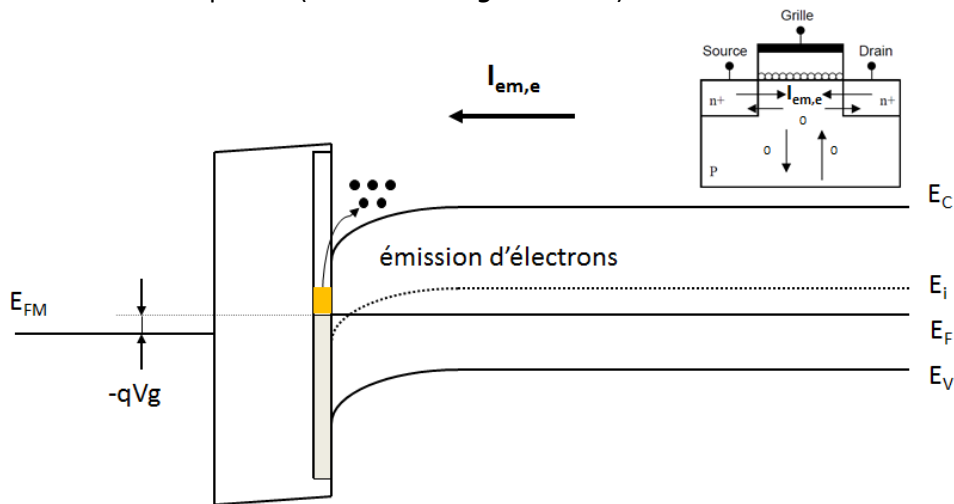


Figure 2-35 : Diagramme de bandes de la structure MOS pour l'émission d'électrons.

- **Zone 6 : Capture de trous** (**Figure 2-30**)

La constante de temps de capture des trous, τ_p , donnée par la statistique Shockley-Read-Hall a pour expression [**Shockley1952**] :

$$\tau_p = \frac{1}{c_p} = \frac{1}{p_s \cdot \sigma_p \cdot v_{th}}$$

2-30

où c_p est le taux de capture des électrons, p_s , la concentration des électrons à la surface, σ_p , la section de capture des pièges pour les électrons et v_{th} , la vitesse thermique des porteurs.

Avec la diminution de V_g , les concentrations en trous augmentent et leur taux de capture devient important. La capture des trous devient prépondérante sur l'émission des électrons à partir d'une tension de grille proche de la tension de bande plate. De ce fait des trous provenant du substrat sont capturés et recombinés par des états encore occupés par des électrons (**Figure 2-36**).

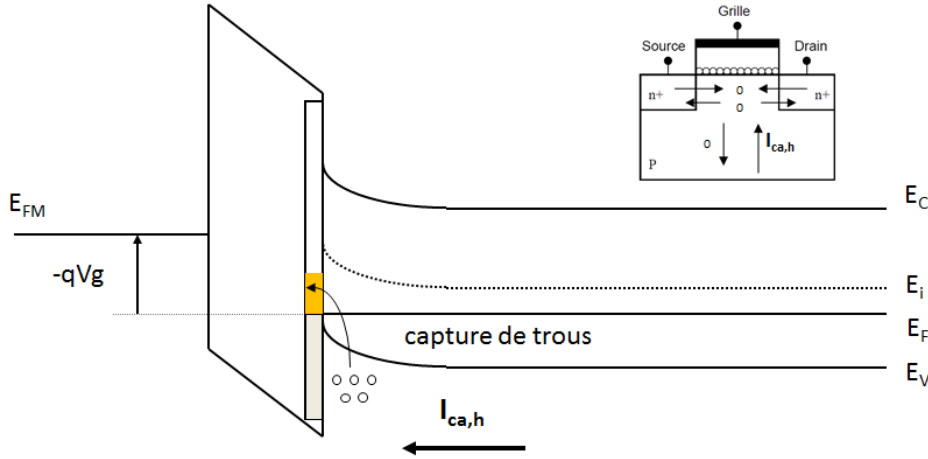


Figure 2-36 : Diagramme de bandes de la structure MOS pour la capture de trous.

Expression du courant pompé :

Les différents courants liés à la capture et à l'émission de porteurs lors des trois régimes, accumulation, désertion, inversion, rencontrés durant chaque période du signal de grille sont représentés sur la **Figure 2-29 b** dans le cas d'un transistor à canal n.

Le courant de pompé, I_{cp} , mesuré au niveau du substrat s'écrit donc [Groeseneken1984] :

$$I_{cp} = I_{ca,h} + I_{em,h} = f \cdot A \cdot q \cdot N_{it} \cdot (E_{em,e} - E_{em,h}) \quad 2-31$$

Le calcul des niveaux de fin d'émission $E_{em,e}$ et $E_{em,h}$ a été effectué par Simmons et Wei[Simmons1973] :

$$E_{em,e} = E_i - k \cdot T \cdot \ln(t_{em,e} \cdot n_i \cdot v_{th} \cdot \sigma_n) \quad 2-32$$

$$E_{em,h} = E_i - k \cdot T \cdot \ln(t_{em,h} \cdot n_i \cdot v_{th} \cdot \sigma_p) \quad 2-33$$

où $t_{em,e}$ et $t_{em,h}$ sont les temps d'émission et de capture des électrons et des trous, définis, dans le cas d'un signal de grille trapézoïdal :

$$t_{em,e} = t_f \cdot \frac{|V_{FB} - V_{TH}|}{V_{SW}} \quad 2-34$$

$$t_{em,h} = t_r \cdot \frac{|V_{FB} - V_{TH}|}{V_{SW}} \quad 2-35$$

où t_r et t_f sont, respectivement, les temps de montée et de descente du signal de grille, tels que décrits sur la **Figure 2-30**.

Résultats expérimentaux :

En utilisant la méthode de pompage de charge à 2 niveaux (V_{g1} et V_{g2}), il existe trois manières de mesurer le courant pompé :

- en fixant l'amplitude du pulse, V_{sw} , et en faisant varier le niveau bas (V_{g_l}) ;
- en fixant le niveau bas, V_{g_l} , du pulse et en faisant varier le niveau haut (V_{g_h}) ;
- en fixant le niveau haut, V_{g_h} , du pulse et en faisant varier le niveau bas (V_{g_l}).

Les deux premiers cas ($I_{cp}(V_{g_l})$ à V_{sw} constant et $I_{cp}(V_{g_h})$ à V_{g_l} constant) sont représentés sur la **Figure 2-37**.

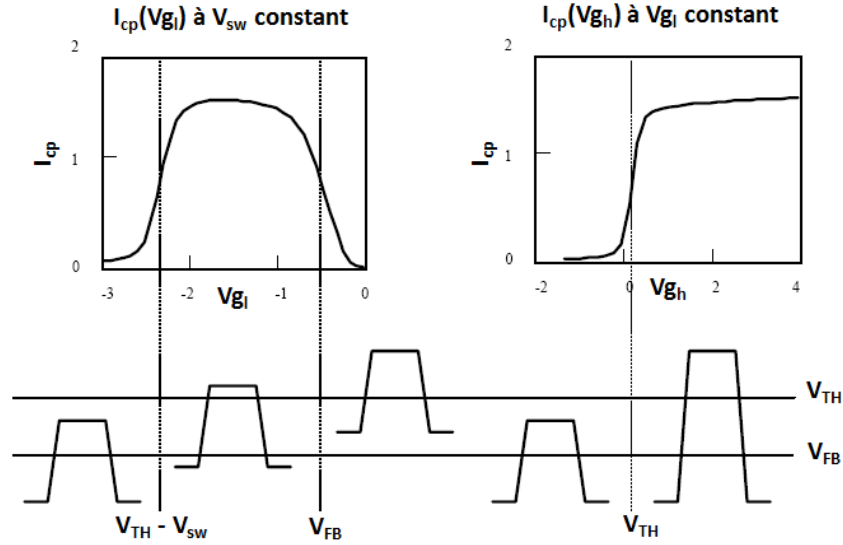


Figure 2-37 : Courbes conventionnelles de pompage de charges dans le cas d'un transistor à canal n [Maneglia1998].

Dans les trois cas, un courant pompé n'est observé que lorsque les concentrations en électrons et en trous et les temps passés en inversion et en accumulation sont suffisant pour permettre la capture dans ces deux situations. En ce qui concerne les concentrations, cela arrive en première approximation lorsque les tensions de grille sont situées au-delà et en deçà des tensions de seuil et de bandes plates, V_{TH} et V_{FB} .

La densité d'états d'interface est calculée au maximum du courant pompé et les tensions de seuil et de bande plate de pompage de charges sont souvent déduites des flancs des courbes, à 50 % du courant maximum.

4.3.2. Reproduction de la dégradation du courant pompé avec UTOXPP

Les mesures de courant pompé ne sont possibles que sur un dispositif possédant déjà des défauts pouvant participer au courant de recombinaison. Pour reproduire par simulation une courbe de courant pompé sur un dispositif avant dégradation, il sera donc nécessaire d'introduire une distribution de défauts due au procédé de fabrication du transistor.

De la même manière que pour les simulations de capacités et de courant de grille, notre modèle permet d'extraire la zone de l'oxyde (en profondeur et énergie) contribuant à l'augmentation du courant pompé [Garetto2012a]. La zone sondée de l'oxyde lors d'une mesure de courant pompé peut être déterminée par la différence des flux de capture et d'émission des trous, intégrée sur toute la durée d'un pulse, et normalisée par la densité de défauts :

$$s_{CP}(x, E_T) = \int_{T_p} \frac{\tilde{\phi}_c(x, E_T, t) - \tilde{\phi}_e(x, E_T, t)}{n_T(x, E_T)} dt \quad 2-36$$

où T_p est la période du pulse, $\tilde{\phi}_c$ et $\tilde{\phi}_e$ sont les flux de capture et d'émission des trous. La zone sondée s_{CP} donne une bonne estimation de la zone contribuant aux mesures de courant pompé, ce qui sera très utile pour valider les modèles compacts utilisés dans le chapitre 4 pour extraire les

profils de défauts suivant la profondeur de l'oxyde. L'expression de la zone sondée est similaire à l'expression du courant pompé (équation 2-31) ne considérant que les défauts ayant participé à une recombinaison après capture d'un électron, puis d'un trou (et non pas capture d'un électron puis émission d'un électron).

La **Figure 2-38** montre une simulation de la zone sondée lors d'une mesure de courant pompé dans les conditions de mesures permettant de sonder une portion maximale de l'oxyde, c'est-à-dire pour un pulse correspondant au maximum du courant pompé, une fréquence minimale (5kHz) et une amplitude de pulse maximale ($V_{SW}=2.5V$). Les défauts situés dans les zones proches des bandes de valence et de conduction du silicium ne peuvent pas contribuer au courant pompé, étant donné qu'ils capturent et émettent le même type de porteur, seuls les défauts situés proches du midgap contribuent au courant de recombinaison.

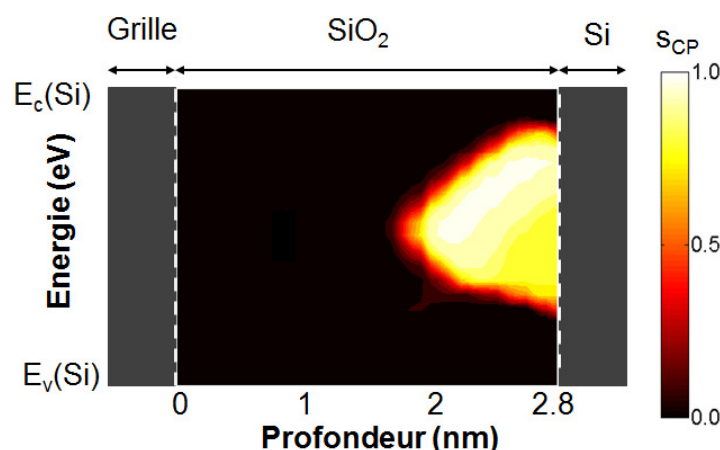


Figure 2-38 : simulation de la zone sondée sur l'empilement MOS lors d'une mesure de courant pompé $I_{cp}(V_{g_i})$ au maximum du courant pompé, pour la fréquence la plus basse (5kHz), et l'amplitude de pulse la plus grande ($V_{SW}=2.5V$), mettant en évidence la zone sondée maximale.

La dépendance du niveau de Fermi et de l'occupation des défauts en fonction de l'énergie a été prise en compte dans ces simulations, en considérant que les défauts ne peuvent communiquer qu'avec les réservoirs de porteurs (grille et canal) et non pas avec les autres défauts, comme présenté dans nos travaux [Garetto2012b]. En conséquence, la zone sondée apparaît triangulaire, à la différence d'autres approches analytiques basées sur des approximations de l'occupation des défauts et ne reproduisant pas la dépendance de la zone sondée avec l'énergie [Masduzzaman2009].

L'impact des paramètres du modèle des défauts (S , F_c et r) ainsi que celui de la température sur la zone sondée par mesure de courant pompé a été étudiée spécifiquement et présentée dans de précédents travaux [Garetto2011, Garetto2012a, Garetto2012b] et sort du cadre de ces travaux. Les simulations de courant pompé ne peuvent être faites avec une approximation petit-signal, à la différence des simulations de capacités. Chaque polarisation d'un pulse nécessite un temps important de simulation (plusieurs heures) et chaque courbe de courant pompé nécessite plusieurs pulses, ce qui donne des temps de simulations se comptant en journées pour une courbe complète, comme celles de la **Figure 2-37**.

4.4. Mesure DCIV/Gated-Diode

Les mesures DCIV (Direct-Current Current-Voltage) et Gated-Diode (GD) reposent sur les mêmes principes. La mesure GD a été introduite comme méthode de mesure des défauts de l'interface dans les transistors MOS. Pour ce faire, la tension de grille est variée depuis la faible inversion vers la forte accumulation, tout en appliquant une tension au drain rendant la jonction drain-substrat faiblement polarisée en direct, avec la source laissée flottante (voir insert **Figure 2-39**). Dans le cas de la mesure DCIV, le courant est mesuré au substrat, alors que, dans le cas de la mesure

GD, il est mesuré au drain. L'interprétation de la mesure est ensuite basée sur l'apparition d'un courant de génération-recombinaison dans la zone de déplétion entourant le drain, suivant la statistique de Shockley-Read-Hall. Il a été montré récemment [Asenov1991], [Speckbacher1995] que la mesure GD combinée à des simulations numériques en 2D, peut donner une mesure de la distribution spatiale des défauts d'interface. Mais pour être précis, la simulation doit prendre en compte l'impact local des défauts sur le potentiel de surface, nécessitant de connaître la localisation des défauts.

Néanmoins, l'étude de la forme de la courbe obtenue lors de mesures GD (ou DCIV) constitue déjà une importante source d'informations sur la localisation des défauts et des charges fixes.

En observant une courbe GD (ou DCIV) mesurée après un stress de type porteur chaud (Hot carrier, HC), nous pouvons voir des pics croître et se décaler avec le temps de stress. Chacun de ces pics est représentatif d'une zone du transistor : le canal, la zone de charge d'espace (ZCE), et le LDD [Sah2001], comme illustré sur la **Figure 2-39**.

Le pic représentant la dégradation du canal peut être identifié en superposant des courbes GD mesurées en direct (côté drain) et inverse (côté source) (**Figure 2-39**).

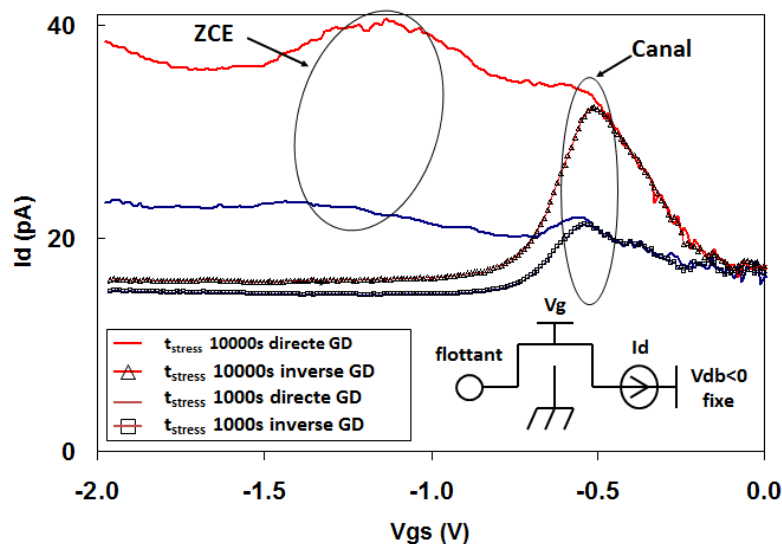


Figure 2-39 : courbes de GD après stress HC ($V_g=V_d=3.3\text{V}$), avec un temps de stress de 1000 et 10000s, et un $V_{db}=-0.4\text{V}$. Les mesures sont effectuées en direct (depuis le drain) et inverse (depuis la source) mettant en évidence l'asymétrie de la dégradation HC. L'insert en bas à droite montre les conditions de mesure (adapté de [MamyRandriamihaja2010]).

La variation de la tension de grille au pic ($\Delta V_{g_{\text{pic}}}$) avec la tension appliquée au drain est, quant à elle, représentative du dopage de la zone mesurée ($\Delta V_{g_{\text{pic}}}(V_{db}) < 0$ pour un dopage de type P, $\Delta V_{g_{\text{pic}}}(V_{db}) > 0$ pour un type N [Wang2001]). La **Figure 2-40** montre que le pic de droite (celui représentant le canal), à un $\Delta V_{g_{\text{pic}}}(V_{db}) < 0$, ce qui implique un dopage de type P, ce qui est attendu pour le canal d'un transistor NMOS. Alors que le pic de gauche a un $\Delta V_{g_{\text{pic}}}(V_{db}) > 0$, ce qui implique un dopage de type N (ou un dopage de type P déplété, comme c'est le cas pour la ZCE).

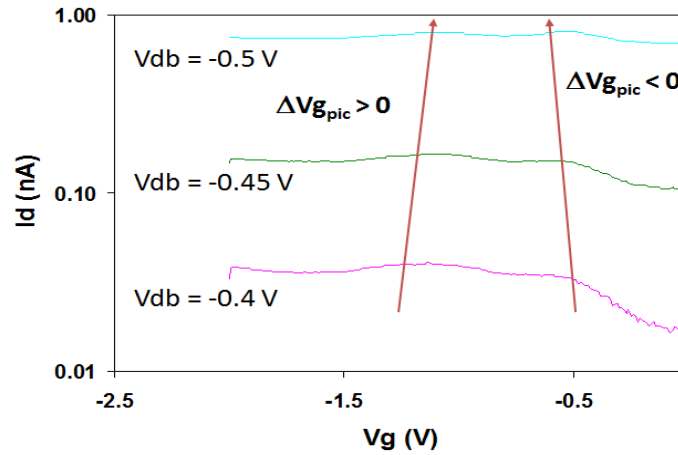


Figure 2-40 : courbes de GD après stress HC ($V_g=V_d=3.3V$), avec un temps de stress de 10000s, et un V_{db} de -0.4/-0.45/-0.5V. Le pic de droite (représentant le canal), à un $\Delta V_{g_{pic}}(V_{db}) < 0$, ce qui implique un dopage de type P, alors que le pic de gauche (représentant la ZCE) a un $\Delta V_{g_{pic}}(V_{db}) > 0$ ce qui implique un dopage de type N (adapté de [MamyRandriamihaja2010]).

5. Application aux empilements de grille avancés : le cas du HiK

La grande majorité des travaux réalisés dans cette thèse ont été faits sur transistors à oxyde de grille de type SiO_2 ou $SiON$. Afin de démontrer l'utilité des résultats de cette thèse pour les nœuds technologiques les plus avancés, nous avons appliqué une partie de nos méthodes à des dispositifs avancés, comme les transistors à grille métallique et oxyde à forte permittivité (dit « HiK ») du nœud 28nm.

Les oxydes HiK ont été introduits afin de réduire les fuites de grilles dues à la diminution de l'épaisseur d'oxyde, tout en augmentant le courant débité par le transistor. Quant aux grilles métalliques, elles permettent de s'affranchir des effets de polydéplétion rencontrés sur les grilles en poly-silicium.

L'introduction de matériaux HiK a représenté un défi technologique. En effet, ces matériaux n'étant plus constitués d'oxyde de silicium, la mauvaise qualité de l'interface entre le canal de silicium et ces oxydes à forte permittivité est apparue comme un point potentiellement bloquant. C'est pourquoi on utilise une couche d'interface (ou « interfacial layer » IL) d'oxyde de silicium classique (d'environ 1nm), sur laquelle est déposée le HiK. Cette particularité nous assure la similarité des défauts d'interfaces, l'IL étant un oxyde de silicium classique. On comprend alors qu'il sera aisé de reproduire la dégradation de capacités, principalement impactées par les défauts d'interface, comme présenté au paragraphe 4.1.4. La principale difficulté viendra du courant de grille et du SILC, qui seront complètement différents de ceux rencontrés sur structure MOS à oxyde de silicium.

La reproduction des capacités est assez aisée, alors que la reproduction d'une mesure de courant de grille avant dégradation représente déjà une tâche difficile. La **Figure 2-41** présente le diagramme de bande d'un transistor à oxyde de grille HiK, ainsi que les différents paramètres nécessaires pour reproduire une mesure de courant de grille. De gauche à droite, on retrouve : le travail de sortie du métal, l'affinité électronique du HiK, le gap du HiK, la permittivité, les masses effectives des électrons et des trous dans le HiK et le SiO_2 , ainsi que les dipôles situés à l'interface HiK / IL [Kita2009] et le dopage substrat. On peut trouver des valeurs approximées de ces paramètres dans la littérature [Coignus2010].

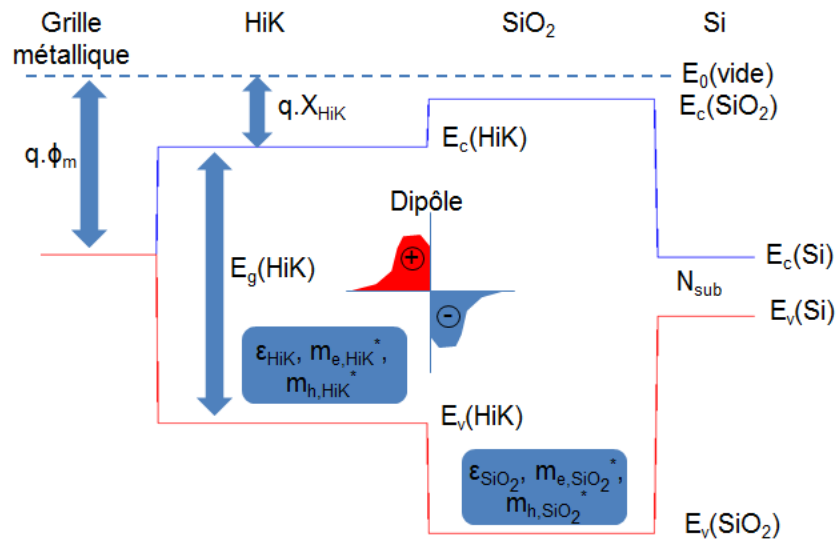


Figure 2-41 : diagramme de bande d'un empilement de grille pour un MOS à oxyde HiK. Les différents paramètres nécessaires pour reproduire une mesure de courant de grille sont représentés (de gauche à droite) : le travail de sortie du métal, l'affinité électronique du HiK, le gap du HiK, la permittivité, les masses effectives des électrons et des trous dans le HiK et le SiO₂, ainsi que les dipôles situés à l'interface HiK / IL et le dopage substrat.

La **Figure 2-42** montre une comparaison entre mesure et simulation de courant de grille sur un dispositif PMOS à oxyde HiK mince ($T_{IL}=1.3\text{nm}$, $T_{HiK}=1.55\text{nm}$), sur une architecture avancée de type FDSOI, pour le nœud technologique 28nm. Pour obtenir ce type de simulations, les paramètres utilisés sont les suivants :

- Masses effectives des électrons : $m_e=0.5m_0$;
- Masses effectives des trous : $m_{HH}=0.27m_0$, $m_{LH}=0.20m_0$, $m_{SH}=0.23m_0$;
- Permittivités : $\epsilon_{IL}=4.95$, $\epsilon_{HiK}=20$;
- Gap du HiK : $E_{G-HiK}=5.5\text{eV}$;
- Affinité du HiK : $X_{HiK}=2\text{eV}$;
- Travail de sortie du métal : $q\cdot\phi_m=4.15\text{eV}$;
- Densité de charges du dipôle à l'interface IL/HiK : $d=2\cdot 10^{12}\text{cm}^{-2}$.

On trouve un bon accord entre simulation et mesure en inversion et accumulation forte. Le plus fort courant de grille mesuré à faible V_g peut être dû au SILC, comme proposé par [Clerc2001], qui n'a pas été pris en compte dans cette simulation.

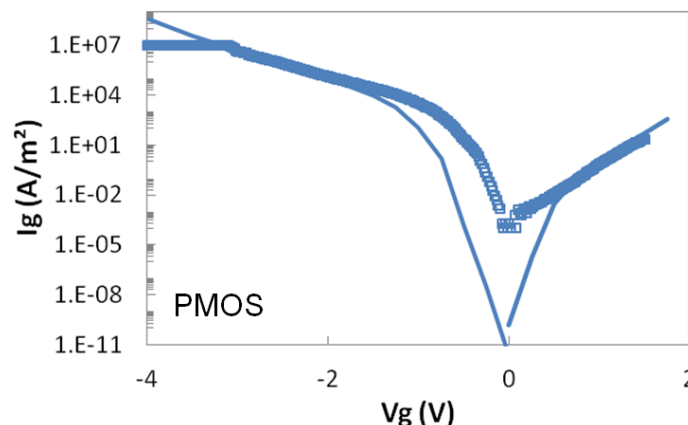


Figure 2-42 : mesure (symboles) et simulation (lignes) du courant de grille sur un transistor PMOS à oxyde mince ($T_{HiK}=1.55\text{nm}$, $T_{SiO2}=1.3\text{nm}$). Un bon accord est trouvé à fort V_g .

Afin de s'assurer de la validité des paramètres utilisés pour cette simulation, il sera nécessaire de les vérifier sur d'autres dispositifs (NMOS, différents T_{ox} , ...). Cela montre cependant l'adaptabilité de nos modèles aux transistors les plus avancés.

6. Conclusion

L'oxyde de grille est l'un des éléments clé pour assurer le bon fonctionnement d'un transistor. Nous avons vu comment sa fabrication pouvait laisser des défauts électriquement actifs et avons modélisé le comportement de ces défauts, en collaboration avec l'équipe de modélisation avancée de ST. Nos modèles ont été validés en les confrontant à des mesures faisant intervenir les deux régimes de fonctionnement continu et transitoire.

Nous avons pu extraire de nos simulations les zones sondées par chaque mesure électrique (CV, SILC et CP), comme illustré sur la **Figure 2-43**. Chacune de ces méthodes adresse des zones différentes de l'oxyde, tout en ayant une zone de recouvrement. Le fait que cette zone de recouvrement existe nous permettra de comparer les profils de défauts extraits à partir de ces différentes mesures.

Enfin, ces travaux nous ont permis de constater comment ces défauts allaient dégrader le fonctionnement d'un transistor, mettant en évidence la nécessité de comprendre et maîtriser la quantité de défauts créés et leur localisation lors de l'utilisation du transistor. Dans la prochaine partie, nous étudierons les mécanismes physiques de création de défauts à l'échelle microscopique.

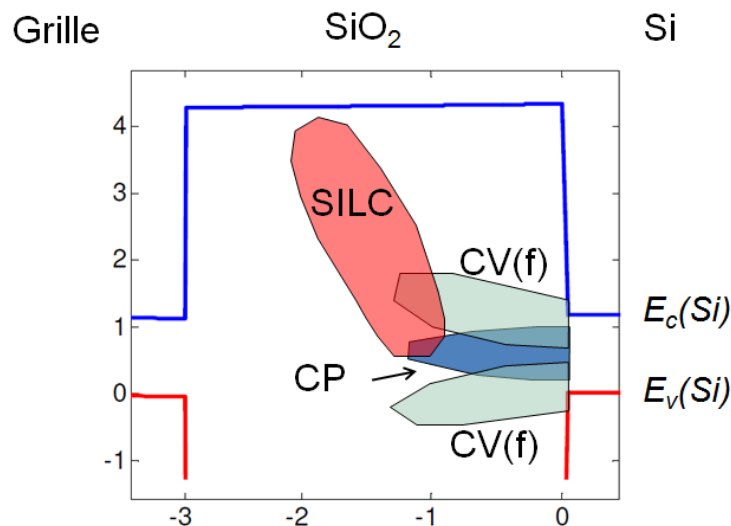


Figure 2-43 : schéma représentant les zones de l'oxyde sondées par chacune des mesures électriques considérées (CV, SILC et CP). La zone de recouvrement entre ces trois zones sondées permettra de comparer les profils de défauts extraits à partir de ces trois types de mesures.

Références bibliographique du chapitre 2

- [Agnello2000] S. Agnello, "Gamma ray induced processes of point defect conversion in silica", Thesis(2000)
- [Asenov1991] A. Asenov, J. Berger, W. Weber, M. Bollu, F. Koch, "Spatially resolved measurements of hot-carrier generated defects at the Si-SiO₂ interface", Insulating Films On Semiconductors, Liverpool (1991)
- [Aubert1999] A. Aubert, H.J. von Bardelben, F. Delmotte, J. L. Cantin, M.C. Hugon, "Electron-paramagnetic-resonance study of the (100)Si/Si₃N₄ interface", Phys. Rev. B **59**, 10677 (1999)
- [Berthe2006] M. Berthe, A. Urbieto, L. Perdigo, B. Grandidier, D. Deresmes, C. Delerue, D. Stievenard, R. Rurali, N. Lorente, L. Magaud, "Electron transport via local polarons at interface atoms", Phys. Rev. Lett. **97**, p. 206801 (2006)
- [Berthe2008] M. Berthe, R. Stiufiuc, B. Grandidier, D. Deresmes, C. Delerue, D. Stievenard, "Probing the carrier capture rate of a single quantum level", Science **319**, p. 436 (2008)
- [Brugler1969] J.S. Brugler, P.G.A. Jespers, "Charge pumping in MOS devices", IEEE Trans. Elec. Dev **16**, p. 297 (1969)
- [Campbell2007] J. P. Campbell, P. M. Lenahan, C. J. Cochrane, A. T. Krishnan, S. Krishnan, "Atomic-Scale Defects Involved in the Negative-Bias Temperature Instability", IEEE Tran. Dev.Mat. Reliab. **7**, 540 (2007)
- [Carrier2002] P. Carrier, L. Lewis, M. Dharma-Wardana, "Optical properties of structurally relaxed Si/SiO₂ super lattices: The role of bonding at interfaces" Phys. Rev. B **65**,165339 (2002)
- [Castagne1971] R. Castagne, A. Vapaille, "Description of the SiO₂-Si interface properties by means of very low frequency MOS capacitance measurements", Surf. Sci. **28**, 157 (1971)
- [Clerc2001] R. Clerc, "Etude des effets quantiques dans les composants CMOS à oxide de grille ultra mince, Modélisation et Caractérisation", thèse, INPG (2001)
- [Coignus2010] J. Coignus, « Etude de la conduction électrique dans les diélectriques à forte permittivité utilisés en microélectronique », thèse (2010)
- [Cook1987] M. Cook, C. White, "Hyperfine interactions of the Pb center at the SiO₂/Si (111) interface" Phys. Rev. Lett. **59**, 1741 (1987)
- [Cook1988] M. Cook, C. White, "Hyperfine interactions in cluster models of the Pb defect center", Phys. Rev. B **58**, 9674 (1988)
- [Degraeve2005] R. Degraeve, B. Govoreanu, B. Kaczer, J. Van Houdt, G. Groeseneken, "Measurement and statistical analysis of single trap current-voltage

- characteristics in ultrathin SiON", IEEE Int. Reliab. Phys. Symp. (2005)
- [Demkov1999] A. Demkov, O. F. Sankey, "Growth Study and Theoretical Investigation of the Ultrathin Oxide SiO₂-Si Hetero junction", Phys. Rev. Lett. **83**, 2038 (1999)
- [Futako2004] W. Futako, N. Mizuochi, S. Yamasaki, "In situ ESR Observation of Interface Dangling Bond Formation Processes During Ultrathin SiO₂ Growth on Si(111)", Phys. Rev. Lett. **92**, 105505 (2004)
- [Garetto2010] D. Garetto, Y. Mamy Randriamihaja, D. Rideau, E. Dornel, F. William, A. Schmid, V. Huard, H. Jaouen, Y. Leblebici, "Small signal analysis of electrically-stressed oxides with poisson-schroedinger based multiphonon capture model", IEEE Comp. Elec. (IWCE) (2010)
- [Garetto2011] D. Garetto, "Numerical and compact modeling of embedded flash memory devices targeted for IC design" thèse (2011)
- [Garetto2011a] D. Garetto, Y. Mamy Randriamihaja, A.; Zaka, D. Rideau, A. Schmid, H. Jaouen, Y. Leblebici, "AC analysis of defect cross sections using non-radiative MPA quantum model", Ulti. Int. Sil. (2011)
- [Garetto2011b] D. Garetto, Y. Mamy Randriamihaja, A.; Zaka, D. Rideau, A. Schmid, H. Jaouen, Y. Leblebici, "Analysis of defect capture cross sections using non-radiative multiphonon-assisted trapping model", Sol. Stat. Elec. **71**, p.74 (2011)
- [Garetto2012] D. Garetto, Y.M. Mamy Randriamihaja, A. Zaka, D. Rideau, A. Schmid, H. Jaouen, Y. Leblebici, "Modeling stressed MOS oxides using a multiphonon-assisted quantum approach - part I: impedance analysis", IEEE Trans. Elec. Dev. **59**, 610 (2012)
- [Garetto2012a] D. Garetto, Y. Mamy Randriamihaja, D. Rideau, A. Schmid, H. Jaouen, "Comparing defect characterization techniques with non-radiative multiphonon charge trapping model", Jour. Comp. Elec., in press, (2012)
- [Garetto2012b] D. Garetto, Y.M. Mamy Randriamihaja, A. Zaka, D. Rideau, A. Schmid, H. Jaouen, Y. Leblebici, "Modeling stressed MOS oxides using a multiphonon-assisted quantum approach - part II: transient effects", IEEE Trans. Elec. Dev. **59**, p. 621 (2012)
- [Ghibaudo2000] G. Ghibaudo, S. Bruyère, T. Devoivre, B. DeSalvo, E. Vincent, "Improved method for the oxide thickness extraction in MOS structures with ultrathin gate dielectrics", IEEE Trans.Semi. Manuf.(2000).
- [Goes2008] W. Goes, M. Karner, V. Sverdlov, T. Grasser, "Charging and Discharging of Oxide Defects in Reliability Issues", IEEE Trans. Dev. Mat. Reliab. **8**, 491 (2008)
- [Goguenheim1990] D. Goguenheim, M. Lannoo, "Theoretical and experimental aspects of the thermal dependence of electron capture coefficients", Jour. Appl. Phys. **68**, p.1059 (1990)
- [Goguenheim1991] D. Goguenheim, M. Lannoo, "Theoretical calculation of the electron-capture cross section due to dangling bond at the Si (111)-

- SiO₂interface”, Phys. Rev. B **44**, 1724 (1991)
- [Grasser2008] T. Grasser, W. Goes, B. Kaczer, “Dispersive transport and negative bias temperature instability: Boundary conditions, initial conditions, and transport models”, IEEE Trans. Dev. Mat. Reliab. **8**, 79 (2008)
- [Grasser2009] T. Grasser, B. Kaczer, “Evidence that two tightly coupled mechanisms are responsible for negative bias temperature instability in oxynitride MOSFETs”, IEEE Trans. Elec. Dev. **56**, 1059 (2009)
- [Grasser2009a] T. Grasser, B. Kaczer, “Critical Modeling Issues in Negative Bias Temperature Instability”, Europ. Symp. Reliab. Elec. Dev. (2009)
- [Grasser2010] T. Grasser, H. Reisinger, W. Goes, T. Aichinger, P. Hehenberger, P. Wagner, M. Nelhiebel, J. Franco, B. Kaczer, “Switching oxide traps as the missing link between negative bias temperature instability and random telegraph noise”, IEEE Int. Elec. Dev. Meet. (2010)
- [Grasser2010a] T. Grasser, H. Reisinger, P. Wagner, F. Schanovsky, W. Goes, B. Kaczer, “The time dependent defect spectroscopy (TDDS) for the characterization of the bias temperature instability”, IEEE Int. Reliab. Phys. Symp., 16 (2010)
- [Groeseneken1984] G. Groeseneken, H.E. Maes, N. Beltran, R. De Keersmaecker, “A reliable approach to charge-pumping measurements in MOS transistors”, IEEE Trans. Elec. Dev. **31**, p. 42 (1984)
- [Hofmann1985] K.R. Hofmann, C. Werner, W. Weber, G. Dorda, “Hot-electron and hole-emission effects in short n-channel MOSFET’s”, IEEE Trans. Elec. Dev. **32**, p. 691 (1985)
- [Hohr2004] T. Hohr, A. Schenk, W. Fichtner, “Revised Shockley-Read-Hall lifetimes for quantum transport modeling”, J. Appl. Phys. **95**, p. 4875 (2004)
- [Huang1992] C. Huang, T. Wang, C.N. Chen, M.C. Chang, J. Fu, “Modeling hot-electron gate current in Si MOSFET’s using a coupled drift-diffusion and Monte Carlo method”, **39**, p. 2562 (1992)
- [Huard2010] V. Huard, “Two independent components modeling for negative bias temperature instability”, IEEE. Int. Reliab. Phys. Symp. (2010)
- [Jimenez2001] F. Jimenez-Molinos, A. Palma, F. Gamiz, J. Banqueri, J. Lopez-Villanueva, “Physical model for trap-assisted inelastic tunneling in metal-oxide-semiconductor structures”, Jour. Appl. Phys. **90**, 3396 (2001)
- [Jimenez2003] F. Jimenez-Molinos, A. Palma, A. Gehring, F. Gamiz, H. Kosina, S. Selberherr, « Static and transient simulation of inelastic trap-assisted tunneling », Workshop on Modeling and simulation of Elec. Dev., p. 65 (2003)
- [Jimenez2009] F. Jimenez-Molinos, F. Gamiz, A. Palma, P. Cartujo, J. Lopez-Villanueva, « Direct and trap-assisted elastic tunneling through ultrathin gate oxides », Jour. Appl. Phys. **91**, p. 5116 (2009)
- [Karna2000] S. P. Karna, A. C. Pineda, R. D. Pugh, W. M. Shedd, T. R. Oldham, “Electronic Structure Theory and Mechanisms of the Oxide Trapped Hole Annealing Process”, IEEE Trans. Nucl. Sci. **47**, 2316 (1999)

- [Kita2009] K. Kita, A. Toriumi, "Origin of electric dipoles formed at high-k/SiO₂ interface", Appl. Phys. Lett. **92**, p.132902 (2009)
- [Larcher2003] L. Larcher, "Statistical simulation of leakage currents in MOS and flash memory devices with a new multiphonon trap-assisted tunneling model", IEEE Trans. Elec. Dev. **50**, p1246 (2003)
- [Lenahan2002] P. M. Lenahan, N. A. Bohna, J. P. Campbell, "Radiation-Induced Interface Traps in MOS Devices: Capture Cross Section and Density of States of Pb1 Silicon Dangling Bond Centers", IEEE Trans. Nuc. Sci. **49**, 2708 (2002)
- [Majkusiak1990] B. Majkusiak, "Gate tunnel current in an MOS transistors", IEEE Trans. Elec. Dev. **37**, p. 1087 (1990)
- [MamyRandriamihaja2010] Y. Mamy Randriamihaja, A. Bravaix, V. Huard, D. Rideau, M. Rafik, D. Roy, D., "Multiple microscopic defects characterization methods to improve macroscopic degradation modeling of MOSFETs", IEEE Int. Integ. Reliab. Work. (2010)
- [Maneglia1998] Y. Maneglia, "Analyse en profondeur des défauts de l'interface Si-SiO₂ par la technique du pompage de charges", these, 1998
- [Markov2009] S. Markov, "Gate Leakage Variability in Nano-CMOS Transistors", manuscript de thèse de l'université de Glasgow(2009)
- [Maserjian1974] J. Maserjian, N. Zamani, "Saturation capacitance of thin oxide MOS structures and the effective surface density of states of silicon", Sol. Stat. Elec.**17**, p. 335 (1974)
- [Masson2002] P. Masson, J. Autran, M. Houssa, X. Garros, C. Leroux, "Frequency characterization and modeling of interface traps in HFSixOy/HFO₂ gate dielectric stack from a capacitance point-of-view", Appl. Phys. Lett. **81**, 3392 (2002)
- [Masduzzaman2009] M. Masduzzaman, A. Islam, M. Alam, « Physics and mechanisms of dielectric trap profiling by multi-frequency charge pumping (mfcp) method », IEEE Int. Reliab. Phys. Symp. (2009)
- [McPherson2006] J. McPherson, "Extended Mie-Gruneisen molecular model for time dependent dielectric breakdown in silica detailing the cristal roles of O-Si≡O₃ tetragonal bonding, stretched bonds, hole capture, and hydrogen release", Jour. Appl. Phys. **99**, 083501 (2006)
- [McWhorter1957] A.L. McWhorter, "1/f Noise and Germanium Surface Properties", Semi. Surf. Phys., p. 207 (1957)
- [Nagumo2010] T. Nagumo, K. Takeuchi, T. Hase, Y. Hayashi, "Statistical Characterization of Trap Position, Energy, Amplitude and Time Constant by RTN Measurement of Multiple Individual Traps", IEEE Int Elec. Dev. Meet. (2010)
- [Nguyen2010] T. Nguyen, G. Mahieu, M. Berthe, B. Grandidier, C. Delerue, D. Stievenard, P. Ebert, "Coulomb Energy Determination of a Single Si Dangling Bond", Phys. Rev. Lett. **105**, 226404 (2010)
- [Nicklaw2002] C. J. Nicklaw, Z.-Y. Lu, D. M. Fleetwood, R. D. Schrimpf, S. T. Pantelides,

- “The Structure, Properties, and Dynamics of Oxygen Vacancies in Amorphous SiO₂”, IEEE Trans. Nuc. Sci. **49**, 2667 (2002)
- [Nicollian1982] E.H. Nicollian, J.R. Brews, “MOS (Metal Oxide Semiconductor) Physics and Technology”, livre de Wiley-interscience publication (1982)
- [Nicollian1999] P.E. Nicollian, M. Rodder, D.T. Grider, P. Chen, R.M. Wallace, S.V. Hattangady, “Low voltage stress-induced-leakage-current in ultrathin gate oxides”, IEEE Int. Reliab. Phy. Symp. (1999)
- [Nicollian2003] E.H. Nicollian, J.R. Brews, “MOS (Metal Oxide Semiconductor) Physics and Technology”, Ed. Willey-interscience (2003)
- [Nishi1971] Y.Nishi, “Study of silicon-silicon dioxide structure by electron spin resonance”, Jpn. J. Appl. Phys. **10**, 52 (1971)
- [Palma1997] A. Palma, A. Godoy, J. Jimenez-Tejada, J. Carceller, J. Lopez-Villanueva, « Quantum two-dimensional calculation of time constants of random telegraph signals in metal-oxide-semiconductor structures », Phys. Rev. B **56**, p. 9565 (1997)
- [Ridley1978] B. Ridley, “Multiphonon non-radiative transition rate for electrons in semiconductors and insulators”, Jour. Phys. C: Sol. Stat. Phys **11**, 2323 (1978)
- [Ridley1980] B. Ridley, M. Lannoo, “The photo ionization cross section of deep-level impurities in semiconductors”, Jour. Phys. C: Sol. Stat. Phys., **13**, p. 2015 (1980)
- [Ridley1981] B. Ridley, M. Amato, “A model of the interpretation of measurements of photo ionization and capture cross sections associated with deep-level impurities”, Jour. Phys. C: Sol. Stat. Phys. **14**, p.1255 (1981)
- [Sah2001] C-T. Sah, “DCIV diagnosis for submicron MOS Transistor design, process, reliability and manufacturing”, IEEE Sol. Stat. Int. Circ. Tech. (2001)
- [Satter2010] M. Satter et al., “Modeling effects of interface traps on the gate CV characteristics of MOS devices on alternatives high-mobility substrates”, Sol. Stat. Elec. **54**, 621 (2010)
- [Shockley1952] W. Shockley, W. Read Jr., “Statistics of the recombinations of holes and electrons”, Phys. Rev. **87**, p. 835 (1952)
- [Shockley1952] W. Shockley, W.T. Read, “Statistics of the recombinations of holes and electrons”, Phys. Rev.**87**, p. 835 (1952)
- [Simmons1973] J.G. Simmons, L.S; Wei, “Theory of dynamic charge current and capacitance characteristics in MIS systems containing distributed surface traps”, Sol. Stat. Elec.**16**, p. 53 (1973)
- [Skuja1995] L. Skuja, T. Suzuki, K. Tanimura, “Site-selective laser-spectroscopy studies of the intrinsic 1.9-eV luminescence center in glassy SiO₂”, Phys. Rev. B **52**, p.15208 (1995)
- [Speckbacher1995] P. Speckbacher, “The “Gated-Diode” Configuration in MOSFET’s, A Sensitive Tool for Characterizing Hot-Carrier Degradation”, IEEE Trans.

Elec. Dev.**42**, p. 1287 (1995)

- [Stathis2004] J.H. Stathis, G. LaRosa, A. Chou, "Broad energy distribution of NBTI-induced interface states in P-MOSFETS with ultra-thin nitrided oxide", IEEE Int. Reliab. Phys. Symp. (2004)
- [Stesmans1998] A. Stesmans, B. Nowen, V.V. Afanas'ev, " P_{b1} interface defect in thermal (100)Si/SiO₂: ²⁹Si hyperfine interaction", Phys. Rev. B **58**, 15801 (1998)
- [Stirling2000] A. Stirling, A. Pasquarello, J.-C. Charlier, R. Car, "Dangling Bond Defects at Si-SiO₂ Interfaces: Atomic Structure of the P_{b1} Center", Phys. Rev. Lett. **85**, 2773 (2000)
- [Sune1990] J. Sune, I. Placencia, N. Barniol, E. Farres, F. Martin, X. Aymerich, "On the breakdown statistics of very thin SiO₂ films", Thin Sol. Films **185**, p. 347 (1990)
- [Sze1981] S.M. Sze, "Physics of semiconductor devices", Ed. John Wiley & Sons (1981)
- [Terman1962] L. Terman, "An investigation of surface states at a silicon/silicon oxide interface employing metal-oxide-silicon diodes", Sol. Stat. Elec. **5**, 285 (1962)
- [Tsu1973] R. Tsu, L. Esaki, "Tunneling in a finite super lattice », Appl. Phys. Lett. **22**, p. 562 (1973)
- [Tuttle1999a] B. Tuttle, "Hydrogen and Pb defects at the (111) Si-SiO₂ interface: an ab-initio cluster study", Phys. Rev. B **60**, 2631 (1999)
- [Uren1996] M. Uren, "Conductance measurements on Pb centers at the (111) Si:SiO₂ interface", Jour. Appl. Phys. **80**, 3915 (1996)
- [Vandelli2011] L. Vandelli, A. Padovani, L. Larcher, G. Bersurker, J. Yum, P. Pavan, "A physics-based model of the dielectric breakdown in HfO₂ for statistical reliability prediction", IEEE Int. Reliab. Phys. Symp., GD-7 (2011)
- [Vuillaume1993] D. Vuillaume, J.C. Marchetaux, P.E. Lippens, A. Bravaix, A. Boudou, « A coupled study by floating-gate and charge-pumping techniques of hot-carrier-induced defects in submicron LDD », IEEE Trans. Elec. Dev. **40**, p. 773 (1993)
- [Wang2001] Y. Wang, "Lateral profiling of impurity surface concentration in submicron metal-oxide-silicon transistors", Jour. Appl. Phys.**90**, p. 3539 (2001)
- [Watson1995] G. Watson, "A treatise on the theory of Bessel functions", Cambridge Unvi. Pr. (1995)
- [Yao2012] J. Yao, L. Zhong, D. Natelson, J.M. Tour, "In situ imaging of the conducting filament in a silicon oxide resistive switch", Scient. Rep. **2** (2012)
- [Yih1998] C.M. Yih, S.M. Cheng, S.S. Chung, "A new approach to simulating n-MOSFET gate current degradation by including hot-electron induced oxide damage", IEEE Trans. Elec. Dev. **45**, p. 2343 (1998)
- [Zaininger1965] K. Zaininger, G. Warfield, "Limitations of the mos capacitance method

for the determination of semiconductor surface properties', IEEE Trans. Elec. Dev. **12**, 179 (1965)

[Zheng1994]

J. Zheng, H. Tan, S. Ng, "Theory of non-radiative capture of carriers by multiphonon processes for deep centres in semiconductors", Jour. Phys.: Cond. Matt. **6**, 1695 (1994)

Chapitre 3 : Mécanisme de génération des défauts du SiO₂

Chapitre 3 : Mécanisme de génération des défauts du SiO₂

1. Introduction

L'étude de la fiabilité des transistors consiste à mesurer et modéliser leur dégradation, afin de pouvoir garantir leur bon fonctionnement après plusieurs années d'utilisation. Les cycles rapides de développement des nouvelles technologies ne permettant pas d'attendre plusieurs années pour mesurer la dégradation des transistors aux conditions nominales d'utilisation, des conditions de stress accélérées sont utilisées pour construire des modèles de dégradation qui sont ensuite extrapolés aux conditions nominales. On comprend alors la nécessité d'avoir les modèles de dégradation les plus justes possible afin que ces extrapolations soient valables. Or nous avons vu dans le chapitre précédent que la dégradation des caractéristiques des transistors était due à la présence de défauts dans l'oxyde de grille. L'approche la plus rigoureuse pour modéliser la dégradation consiste donc en la compréhension des mécanismes physiques de génération de défauts à l'échelle microscopique. C'est pourquoi nous présenterons dans ce chapitre deux des principaux modes de dégradations, le premier induit par l'énergie et le nombre des porteurs, et le second par le champ dans l'oxyde et le courant le traversant. Nous présenterons l'état de l'art des modèles de dégradation de ces deux modes, basés principalement sur des mesures de dégradation des paramètres macroscopiques des transistors. Puis nous présenterons une contribution originale de cette thèse à l'adaptation de ces modèles à l'échelle microscopique.

2. La dégradation induite par l'énergie des porteurs : le cas des stress HC

2.1. Introduction

Nous avons vu précédemment que le transistor fonctionnait comme un interrupteur. Lorsqu'il laisse passer le courant, des porteurs transitent de la source vers le drain, accélérés par le champ latéral induit par la polarisation du drain. Ces porteurs vont acquérir une énergie croissante lors de leur traversée du canal, jusqu'à atteindre une énergie maximale dans la zone située proche du drain. Il devient alors possible pour ces porteurs énergétiques, appelés porteurs chauds (Hot Carrier, HC) d'interagir suffisamment avec les atomes situés à l'interface Si/SiO₂ pour participer à la rupture des liaisons atomiques les plus faibles (les liaisons Si-H), révélant ainsi des défauts électriquement actifs. Au cours des décennies passées, ces mécanismes de création de défauts ont été modélisés avec une complexité croissante au fur et à mesure des découvertes et des avancées technologiques. Nous présenterons dans cette partie, l'évolution historique des modèles HC, dans un premier temps, puis l'adaptation de ces modèles à l'échelle microscopique, qui est l'une des contributions originales de nos travaux.

2.2. Evolution historique des modèles HC

Les conditions de stress HC sont obtenues en appliquant une tension sur la grille et sur le drain. La **Figure 3-1** montre l'évolution du champ électrique le long du canal d'un transistor NMOS pour des polarisations de grille et de drain correspondant à des conditions de stress de type HC. On peut y voir l'augmentation du champ électrique latéral depuis la source vers le drain, pour une condition de stress classique avec $V_g < V_d$.

Les porteurs qui vont être accélérés par ce champ vont acquérir une forte énergie cinétique, d'où leur nom de porteur chaud, jusqu'à atteindre leur énergie maximale dans la zone proche du drain. C'est pourquoi la dégradation induite par porteur chaud sera inhomogène le long du canal, les porteurs ayant plus d'énergie du côté du drain que de la source.

Les porteurs qui auront une énergie suffisante et une direction propice pourront alors être injectés dans l'oxyde et créer des défauts en venant rompre des liaisons atomiques, soit à l'interface

Si/SiO₂, soit dans le volume du SiO₂. L'ensemble de ces défauts va dégrader les paramètres électriques du transistor, comme la tension de seuil V_{TH} , ou la transconductance g_m .

Les premiers modèles historiques ont été construits à partir de constatations expérimentales basées sur les mesures des dégradations des paramètres électriques des transistors lors de stress de type porteurs chauds. L'évolution de ces modèles va être présentée dans les paragraphes suivant et ils serviront de base au développement de notre modélisation de la dégradation HC à l'échelle microscopique (i.e. à l'échelle des défauts). Il est important de remarquer dès à présent que la dégradation HC dépendra à la fois de la densité des porteurs ainsi que de leur énergie, et ce pour toute position le long du canal.

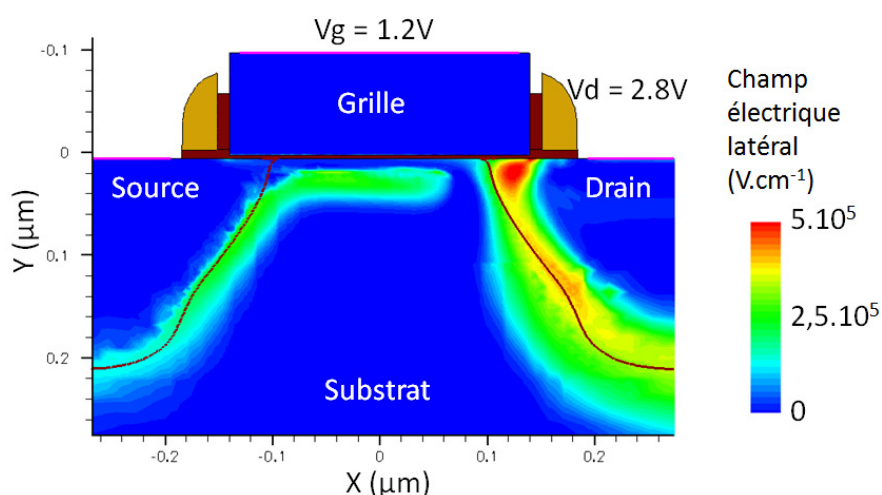


Figure 3-1 : Evolution du champ électrique latéral le long du canal d'un transistor NMOS avec un oxyde d'épaisseur $T_{ox} = 2.8\text{nm}$. On peut voir l'augmentation du champ électrique quand on se déplace horizontalement depuis la source vers le drain.

Si l'on s'intéresse à l'évolution de l'énergie et de la densité des porteurs au cours de l'avancement technologique, on peut voir que ces deux paramètres n'ont cessé d'augmenter, justifiant ainsi une augmentation de la dégradation par porteurs chauds (**Figure 3-2**), ce qui est en contradiction avec l'idée défendue dans les années 80, voulant que la dégradation HC diminue avec la diminution de V_{dd} [Hu1985].

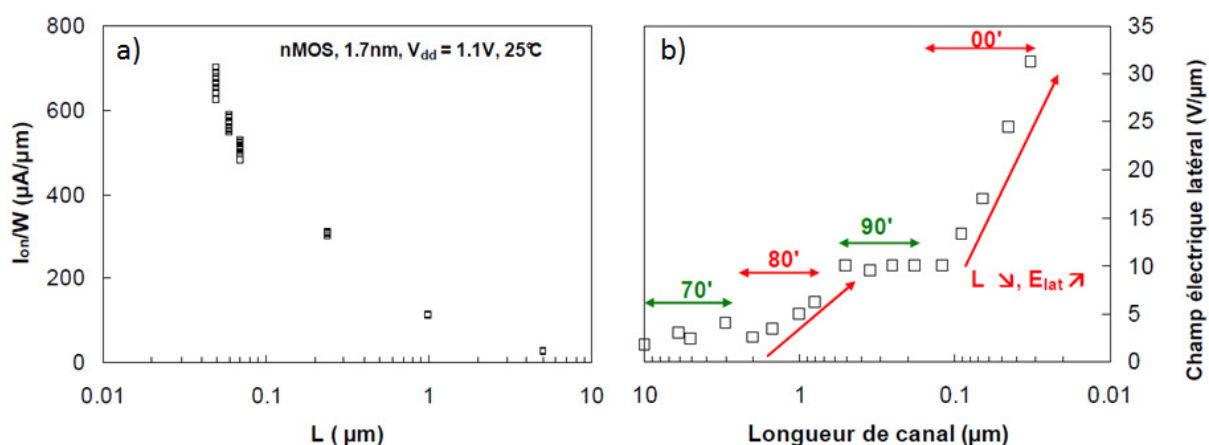


Figure 3-2 : a) évolution du courant de drain I_{on} (proportionnel à la densité de porteurs) et b) du champ électrique latéral (proportionnel à l'énergie des porteurs) en fonction de la longueur du canal [Guerin2008].

Il ne nous reste plus qu'à introduire le phénomène d'ionisation par impact, souvent associé aux mécanismes de dégradations par porteurs chauds. Ce phénomène correspond à la génération de paires électron-trou induites par les collisions entre les porteurs énergétiques du canal et les atomes fixes du réseau. Cette collision a pour effet de venir exciter un électron de la bande de valence, le faisant ainsi passer dans la bande de conduction, et laissant alors un trou dans la bande de valence, tout en conservant l'énergie et le moment du porteur initial (**Figure 3-3**).

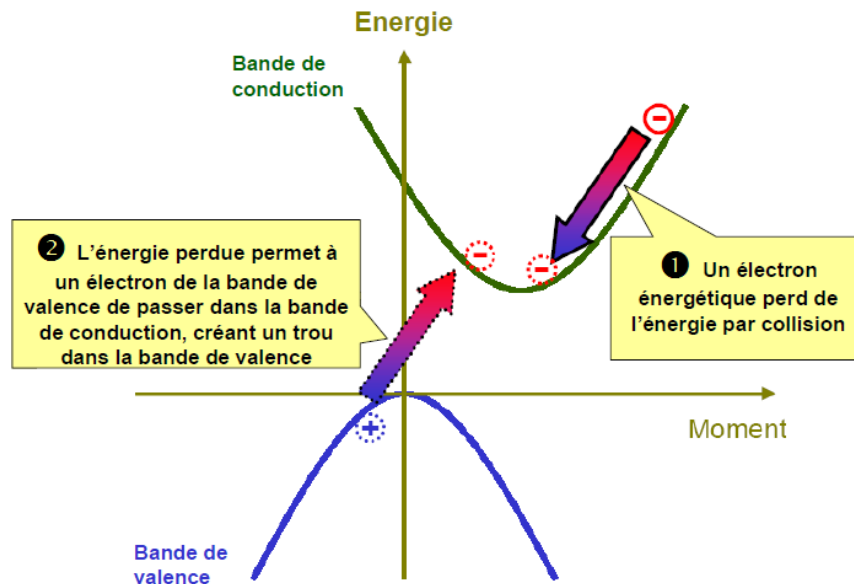


Figure 3-3 : Illustration du phénomène d'ionisation par impact [Pagey2003].

Les conditions de polarisation V_g et V_d déterminent alors la direction de l'injection de la paire de porteurs ainsi générée (soit vers la grille, soit vers le drain ou le substrat). Pour $V_g \ll V_d$, le champ électrique vertical est élevé au niveau du drain, favorisant l'injection de trous dans l'oxyde. La densité de porteurs étant faible, la quantité de paires électron-trou générées l'est également, ce qui limite donc l'injection de trous dans l'oxyde. Avec l'augmentation de V_g vers V_d , les conditions de champ deviennent défavorables à l'injection de trous dans l'oxyde. C'est pourquoi on considère généralement que la majorité des trous générés par ionisation par impact sont collectés par le substrat. Le courant de substrat sera alors un bon indicateur du nombre de paires électron-trou générées.

On peut également expliquer la forme des courbes $I_b(V_g)$ sur les transistors longs (**Figure 3-4**), en fonction de la dépendance de l'ionisation par impact avec le champ et la densité de porteurs, en considérant l'équation 3.1 pour calculer l'énergie effective des porteurs :

$$E_{eff} = q \cdot V_{eff} \sim q \cdot (V_d - V_{d_{sat}}) \sim q \cdot (V_d - V_g + V_{TH}) \quad 3-1$$

Pour les faibles V_g , la densité de porteurs augmente avec V_g et l'énergie des porteurs est forte, entraînant une augmentation du nombre de paires électron-trou générées, d'où une augmentation de I_b . Ce comportement s'inverse à fort V_g , lorsque la diminution de l'énergie des porteurs (proportionnelle au champ latéral) l'emporte sur l'augmentation de la densité, faisant ainsi diminuer le courant I_b .

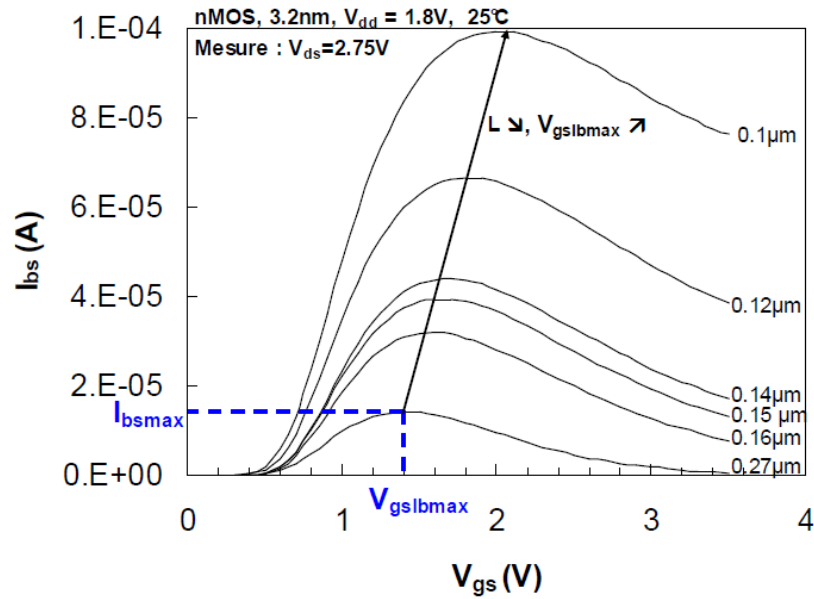


Figure 3-4 : Mesures de $I_{bs}(V_{gs})$ montrant une forme en cloche caractéristique, pour différentes longueurs [Guerin2008].

2.2.1. Modèle en Vds de Takeda

Takeda propose de modéliser la dégradation d'un paramètre P du transistor (V_{TH} , g_m ,...) par une simple loi en puissance du temps, pour une condition de stress à $V_{glibmax}$ [Takeda1983a] :

$$\Delta P = A \cdot t^\alpha \quad 3-2$$

où A et α sont des paramètres extraits empiriquement, et dépendant de la technologie. L'extraction de la dépendance de A avec V_d lui permet d'exprimer la durée de vie pour un critère de dégradation donné (ex. 10% de dégradation de g_m) :

$$\tau = \exp\left(\frac{a}{\alpha \cdot V_d}\right) \quad 3-3$$

où a est un paramètre extrait de la dépendance de la mesure de A avec V_d .

Il considère que la dégradation est due à la création de défauts d'interface, la dégradation de g_m étant corrélée à la création de N_{it} . Il attribue la création de défauts à l'injection de trous chauds. Son interprétation est due au fait que le maximum de densité de défauts créés est corrélé avec le maximum du courant substrat sur NMOS, et que le pire cas de dégradation sur PMOS est obtenu pour la condition $V_g = V_d$, correspondant également au maximum de l'injection de trous chauds [Takeda1983b].

Ce modèle est très largement utilisé dans le milieu industriel. Il permet en effet d'obtenir une estimation rapide de la dégradation aux conditions pire cas HC, en ne mesurant qu'un nombre limité de conditions de stress (par exemple pour trois tensions V_d différentes).

2.2.2. Modèle de l'électron chanceux

Les conditions de stress ayant les mêmes tensions de grille et de drain ($V_g = V_d$) correspondent aux conditions de champ vertical les plus favorables pour permettre l'injection de

porteurs du canal dans la grille. Ces conditions correspondent au maximum du courant de grille. Parmi les porteurs injectés au travers de la grille, seule une faible portion a une chance de contribuer à la dégradation, d'où l'appellation « d'électrons chanceux » [Hu1979].

La probabilité d'injection d'un porteur dans la grille est fonction d'une succession de trois évènements, illustrés **Figure 3-5**[Tam1984] :

- entre A et B, la probabilité de gagner suffisamment d'énergie grâce à l'accélération du champ latéral, tout en étant redirigé en B vers l'oxyde par le biais d'une collision élastique (sans perte d'énergie) ;
- entre B et C, la probabilité d'atteindre l'interface de l'oxyde sans perte d'énergie ;
- entre C et D, la probabilité d'être injecté dans l'oxyde.

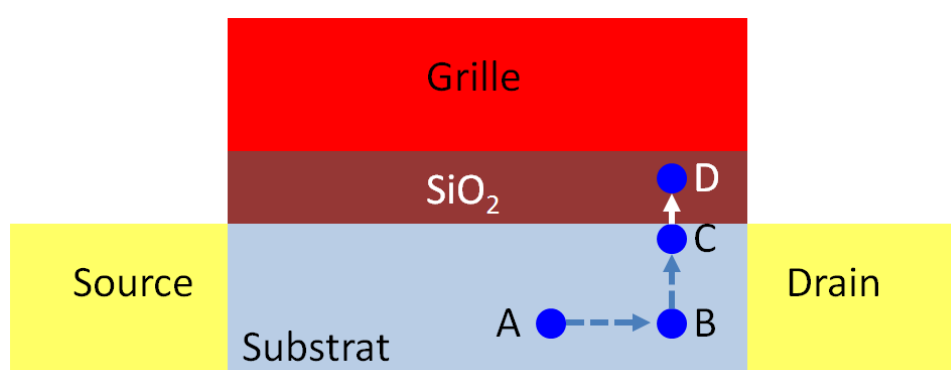


Figure 3-5 : Schéma présentant la succession des trois évènements nécessaires pour une dégradation HC par électrons chanceux [Tam1984].

C. Hu utilise cette hypothèse d'électrons chanceux afin de construire une modélisation de la création de défauts d'interface. Pour cela, il considère le nombre de paires électron-trou au travers de l'expression du courant de substrat :

$$I_b = I_d \cdot \exp\left(\frac{-\varphi_{ii}}{q \cdot \lambda \cdot E_{lat}}\right) \quad 3-4$$

I_d étant le courant de drain, il représente donc le nombre total de porteurs présents dans le canal. Parmi l'ensemble de ces porteurs, seule une faible portion va participer au phénomène d'ionisation par impact. Cette probabilité pour un porteur de contribuer à la création de paires électron-trou est exprimée par l'exponentielle dans l'équation 3-4, où λ est le libre parcours moyen des porteurs et φ_{ii} l'énergie minimum que doit avoir un porteur. Le ratio $\varphi_{ii}/q \cdot E_{lat}$ représente donc la distance que doit parcourir un porteur soumis au champ E_{lat} pour acquérir l'énergie φ_{ii} .

On peut exprimer le courant I_g ainsi que la densité de défauts d'interface créés de manière similaire, en remplaçant φ_{ii} respectivement par φ_b , l'énergie de barrière que doivent franchir les porteurs pour être injectés dans l'oxyde, et φ_{it} , l'énergie nécessaire pour créer un défaut :

$$I_g \sim I_d \cdot \exp\left(\frac{-\varphi_b}{q \cdot \lambda \cdot E_{lat}}\right) \quad 3-5$$

$$\Delta N_{it} \sim \left[t \cdot \frac{Id}{W} \cdot \exp \left(\frac{-\varphi_{it}}{q \cdot \lambda \cdot E_{lat}} \right) \right]^\alpha \quad 3-6$$

On peut en déduire l'équation de la durée de vie du transistor, à partir des équations 3-5 et 3-6 :

$$\tau = \left(\frac{Id}{W} \right)^{-1} \cdot \left(\frac{Ib}{Id} \right)^{-m}, \text{ avec } m = \frac{\varphi_{it}}{\varphi_{ii}} \quad 3-7$$

La valeur de φ_{ii} a été évaluée autour de 1.3eV [Tam1984]. A partir de la valeur expérimentale de m (2.5-2.9) [Hu1985, Chung1990] et de l'équation 3-7, la valeur de φ_{it} est évaluée à 3.7eV.

Pour Hu, la dégradation est majoritairement due à la création de défauts d'interface. Cependant, il contredit l'hypothèse de Takeda à propos de l'origine liée aux trous chauds. Pour lui, les trous ne peuvent être la cause principale de la dégradation car ils ont un plus petit libre parcours moyen et sont donc moins efficaces car ils gagnent moins d'énergie que les électrons. Par ailleurs, si les trous issus de l'ionisation par impact étaient la source de dégradation du nMOS, le pMOS devrait être beaucoup plus dégradé car le nombre de trous du canal est plus grand [Guerin2008].

2.2.3. Modèle de l'électron chanceux prenant en compte l'effet du champ

La majorité des premiers modèles HC étaient basées sur la condition de pire cas de dégradation. Pour les transistors NMOS, le pire cas de dégradation correspond à la condition $V_{g_{lb,max}}$ [Takeda1983b, Hu1985]. Alors qu'aucune condition de dégradation pire cas ne s'est imposée pour le transistor PMOS : $V_g = V_d$ pour [Takeda1983b], $V_{g_{lb,max}}$ pour [Hu1985], ou encore $V_{g_{lg,max}}$ pour [Doyle1990].

Ne considérer que la condition de dégradation pire cas nous prive cependant de la connaissance de la contribution des autres conditions de stress. Or lors de l'utilisation d'un transistor dans un circuit numérique, les variations des signaux appliqués sur la grille et le drain (**Figure 3-6**) impliqueront également d'autres conditions de dégradation, pouvant ainsi fausser la modélisation de la dégradation d'un circuit.

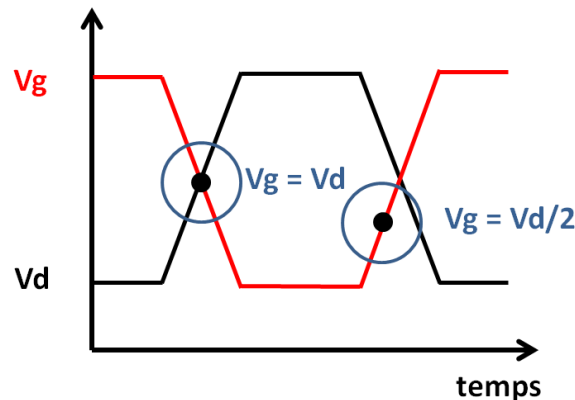


Figure 3-6 : Schéma illustrant les variations de signaux appliqués sur la grille et le drain d'un transistor lors de son utilisation au sein d'un circuit numérique.

Afin de répondre à cette problématique, Woltjer essaye d'étendre la modélisation HC à une plus large gamme de conditions de polarisations, en introduisant l'effet du champ au modèle de

l'électron chanceux [Woltjer1992] pour la création de N_{it} . Il définit pour cela une durée de vie atteinte pour un certain niveau de courant pompé τ_{Icp} :

$$\tau_{Icp} \sim \exp\left(\frac{E_{ox}}{E_0}\right), \text{ avec } E_{ox} = \frac{Vg - Vd - V_{TH}}{T_{ox}} \text{ et } E_0 = 35 \text{ MV/cm} \quad 3-8$$

C'est également l'un des objectifs de ces travaux que de modéliser la dégradation HC pour la plus large gamme de conditions de stress possible, ce qui sera présenté dans le paragraphe 2.3.

2.2.4. LEM prenant en compte l'EES

L'ensemble des modèles HC présentés dans les trois paragraphes précédent considèrent tous que la création d'un défaut est le fait d'un unique porteur énergétique. Ces modèles prévoient donc la disparition de la dégradation HC en dessous d'un certain seuil énergétique (3.7eV [Hu1985]). Or une dégradation HC a été mesurée pour des tensions de drain bien inférieures à 3.7V ($Vd=2.35V$ [Tam1983], $Vd=2.5V$ [Takeda1983c]). L'énergie des porteurs étant de l'ordre de $q.Vd$, ces données expérimentales ne pouvaient être expliquées avec les modèles précédents.

Hu propose alors que les porteurs du canal puissent gagner une énergie supérieure à $q.Vd$, au travers de mécanismes d'échange d'énergie entre porteurs. Ce mécanisme porte le nom « d'Electron-Electron Scattering » (EES) et permet, lors de la collision de deux porteurs du canal, de promouvoir un porteur à une énergie supérieure à son énergie initiale. La **Figure 3-7** montre des simulations de fonctions de distributions des porteurs en énergie, $f(E)$, issues de simulation Monte Carlo [Zaka2010, Iellina2010], avec et sans le mécanisme d'EES (ces simulations seront décrites plus en détail dans le chapitre 4). On peut y voir l'augmentation de la densité de porteurs à forte énergie due au mécanisme d'EES.

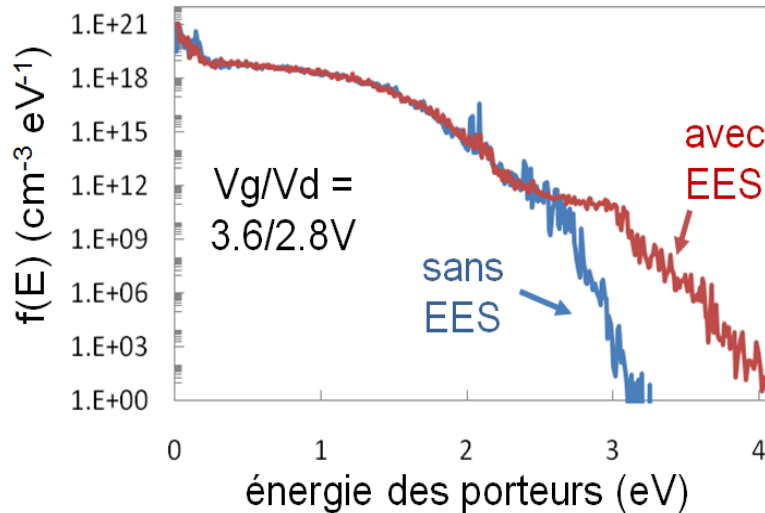


Figure 3-7 : Simulations de $f(E)$ avec et sans EES, montrant l'augmentation de la densité de porteurs à forte énergie.

S. Rauch propose alors d'utiliser l'EES pour expliquer la dégradation HC à plus faible énergie [Rauch1998]. Pour cela, il part de la vision LEM : $f(E)$ suit la statistique Maxwell-Boltzmann et se caractérise par sa température effective T_{EFF} :

$$f(E) \sim \exp\left(\frac{-E}{k \cdot T_{eff}}\right), \text{ avec } k \cdot T_{eff} = q \cdot E_{lat} \cdot \lambda \quad 3-9$$

$f(E)$ est déterminée par le champ électrique latéral et comme elle traduit le nombre de porteurs à une énergie donnée, l'intégrale de $f(E)$ sur toute la gamme d'énergie peut donc être reliée macroscopiquement au courant I_d [Guerin2008].

On connaît à présent le nombre de porteurs à une énergie donnée. Il reste encore à exprimer la probabilité qu'aura un porteur de créer un défaut. Rauch nomme cette probabilité S_i , pour « scattering probability », qui représente la probabilité qu'a un porteur d'interagir avec le réseau cristallin pour lui transférer l'énergie nécessaire, soit pour créer une paire électron-trou par ionisation par impact (S_{ii}), soit afin de rompre une liaison atomique et créer un défaut (S_{it}). On peut alors exprimer le taux d'interaction d'un porteur sous la forme :

$$R_i = \int f(E) \cdot S_i(E) \cdot dE \quad 3-10$$

La probabilité S_{ii} qu'a un électron de générer une paire électron-trou par ionisation par impact peut être déterminée par une expression de type Keldyish [Keldyish1960] :

$$S_{ii} \sim (E - \varphi_{ii})^{p_{ii}} \quad 3-11$$

avec un exposant $p_{ii}=2$ dans le modèle LEM classiques. On considère également que S_{it} a une équation similaire à S_{ii} :

$$S_{it} \sim (E - \varphi_{it})^{p_{it}} \quad 3-12$$

Une illustration du taux d'interaction est donnée **Figure 3-8**, représenté par la zone colorée. Notez que l'axe de $f(E)$ est en échelle logarithmique : la variation rapide de $f(E)$ et $S_i(E)$ avec l'énergie permet donc d'approximer $R_i(E)$ par sa valeur prise à son énergie dominante, E_{domi} [Rauch2005]. Cette énergie dominante décrit une population de porteurs à forte densité et énergie.

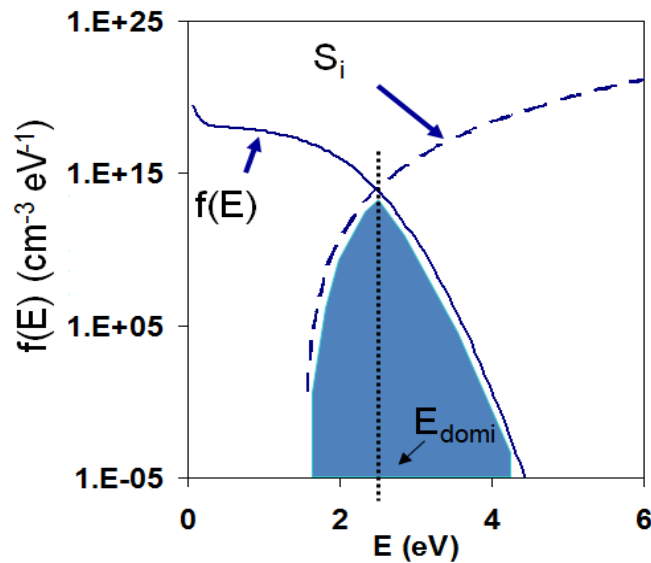


Figure 3-8 : Illustration du taux d'interaction, représenté par la zone colorée sur la figure, montrant que R_i peut être approximé par son énergie dominante, E_{domi} .

Dans cette approche, l'énergie dominante est définie par l'équation suivante :

3-13

$$E = E_{domi} \text{ si } \left| \frac{df(E) \cdot (E - \varphi_i)^{p_i}}{dE} \right| = 0$$

On a vu précédemment que l'effet de l'EES est de modifier la distribution de porteurs à forte énergie (**Figure 3-7**). S. Rauch propose de modéliser la nouvelle fonction $f(E)$ comme la somme de deux distributions aux T_{EFF} différentes. T_{ii} est associé à la population sans EES et T_{it} à celle avec EES (**Figure 3-9**).

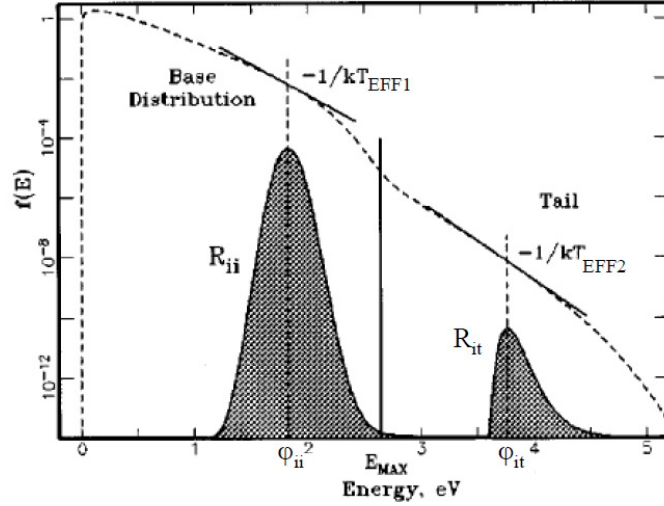


Figure 3-9 : Représentation d'une fonction $f(E)$ généralisée pour un E_{MAX} de 2.6eV. Les taux R_{ii} et R_{it} sont hachurés, φ_{ii} et φ_{it} sont les énergies dominantes. T_{ii} et T_{it} sont les températures effectives correspondant aux énergies dominantes [Rauch2001].

En suivant le même raisonnement que dans le LEM, avec un nombre de porteurs donné par Id^2 et non Id dans le cas où deux porteurs interagissent entre eux pour acquérir suffisamment d'énergie et créer un défaut, il obtient les durées de vie τ_1 et τ_2 pour les deux populations [Rauch1998] :

$$\tau_1 \sim Id^{-1} \cdot \exp\left(\frac{\varphi_{it}}{k \cdot T_{ii}}\right) \quad 3-14$$

$$\tau_2 \sim Id^{-2} \cdot \exp\left(\frac{\varphi_{it}}{k \cdot T_{it}}\right) \quad 3-15$$

En transformant l'équation 3-4 en :

$$Ib = Id \cdot \exp\left(\frac{-\varphi_{ii}}{k \cdot T_{ii}}\right) \quad 3-16$$

La durée de vie totale est donnée par [Guerin2008] :

$$\tau^{-1} = \tau_1^{-1} + \tau_2^{-1} = C_1 \cdot Id \cdot \left(\frac{Ib}{Id}\right)^{m_1} + C_2 \cdot Id^2 \cdot \left(\frac{Ib}{Id}\right)^{m_2}, \text{ avec } m_1 = \frac{\varphi_{it}}{\varphi_{ii}} \text{ et } m_2 = \frac{\varphi_{it} \cdot T_{ii}}{\varphi_{ii} \cdot T_{it}} \quad 3-17$$

Une part de nos travaux a consisté à étudier l'impact de l'EES sur la création des défauts, ce qui nous a permis de démontrer l'impact négligeable de ce phénomène. Ce mode de dégradation montrant une dépendance de la durée de vie en Ld^2 sera expliqué par un autre mécanisme physique, mettant en jeu l'interaction consécutive de deux porteurs avec la liaison Si-H pour la rompre et créer un défaut (voir chapitre 4).

2.2.5. Dégradation par porteurs multiples

On a vu dans le chapitre précédent que la croissance de l'oxyde de grille laisse des liaisons pendantes à l'interface Si/SiO₂, formant ainsi des défauts électriquement actifs. Afin d'annuler cet effet, ces liaisons pendantes sont passivées avec des atomes d'hydrogène, créant ainsi des liaisons Si-H. L'énergie de liaison entre silicium et hydrogène étant plus faible qu'entre silicium et oxygène (ou silicium/silicium), ce seront donc ces liaisons qui seront cassées lors de stress HC.

Dans ce contexte, il est intéressant d'étudier l'effet de la nature de l'espèce utilisée pour la passivation sur la dégradation HC. Cette étude a été menée par Lyding qui fait la comparaison entre dégradation HC pour une passivation faite avec hydrogène ou deutérium [Lyding1996] et qui a constaté une durée de vie améliorée d'un facteur 10 à 50 avec deutérium. Le deutérium (D) est un isotope de l'hydrogène, en ce sens qu'il possède également un seul proton, mais qu'il a un neutron en plus. Cela rend donc le deutérium plus lourd que l'hydrogène, tout en conservant la même énergie de liaison.

Afin d'expliquer la plus grande résistance des liaisons Si-D, Lyding propose deux hypothèses basées sur des mesures effectuées par microscope électronique à effet tunnel (MET) par [Avouris1996] sur les liaisons Si-H et Si-D :

- les porteurs chauds peuvent entraîner une excitation électronique de la liaison. C'est-à-dire qu'ils peuvent donner une part de leur énergie à la liaison, et participer ainsi à sa rupture. Le deutérium étant plus lourd, il se déplace donc moins rapidement et se dissociera plus difficilement du silicium ;
- les porteurs peuvent exciter les modes vibrationnels des liaisons atomiques. Comme il sera présenté dans le paragraphe suivant, l'énergie de barrière de la liaison est quantifiée en niveaux de vibrations accessibles. Chaque porteur interagissant avec la liaison peut lui transférer l'énergie correspondant à un niveau vibrationnel. Une succession d'interactions avec de multiples porteurs permettra donc d'atteindre l'énergie de barrière par sauts successifs, pour ainsi rompre la liaison. Or les mesures faites par [Biswas1998] et [Hess1998] montrent que la dissipation de l'énergie de la liaison Si-D dans le réseau cristallin est bien supérieure à celle de la liaison Si-H, ce qui explique pourquoi la liaison Si-D est plus difficile à rompre.

Cette deuxième approche a été reprise pour expliquer la dégradation par porteurs chauds [McMahon2002, Haggag2006], sachant que l'équation du taux de rupture de la liaison a été donnée par les auteurs des études via MET qui ont mis en évidence le phénomène d'excitation multivibrationnelle (Multiple Vibrational Excitation MVE) [Shen1995, Person1997].

W. McMahon ou A. Haggag considèrent que le phénomène de MVE explique la dégradation subie quelles que soient les polarisations appliquées. C. Guérin a montré par la suite [Guerin2008,

Guérin2009] que le mécanisme MVE était bien présent, mais pour une gamme de polarisation non investiguée par les précédents auteurs. Elle a pour cela étudié la variation de la durée de vie en fonction des tensions de drain/grille et du courant de drain (**Figure 3-10**).

L'augmentation du courant I_{ds} est intrinsèquement due à V_{gs} . Les différents V_{ds} de contrainte sont représentés **Figure 3-10** par différents symboles, chaque V_{ds} étant associé à plusieurs V_{gs} . Ce tracé de τ en fonction de I_{ds} met en évidence deux comportements en fonction de l'énergie des porteurs : à faible I_{ds} (ou forte énergie) la durée de vie s'améliore quand V_{ds} diminue (quand l'énergie diminue) tandis qu'à fort I_{ds} (faible énergie et forte densité de porteurs), la réduction du V_{ds} pour un I_{ds} donné ne permet qu'une légère amélioration de la durée de vie. On peut donc distinguer deux cas extrêmes : le premier mécanisme mettant en jeu des porteurs chauds du canal (Channel Hot Carrier, CHC), dominé par l'énergie des porteurs, et le second mécanisme mettant en jeu des porteurs froids du canal (Channel Cold Carrier, CCC), dominé par la densité de porteurs.

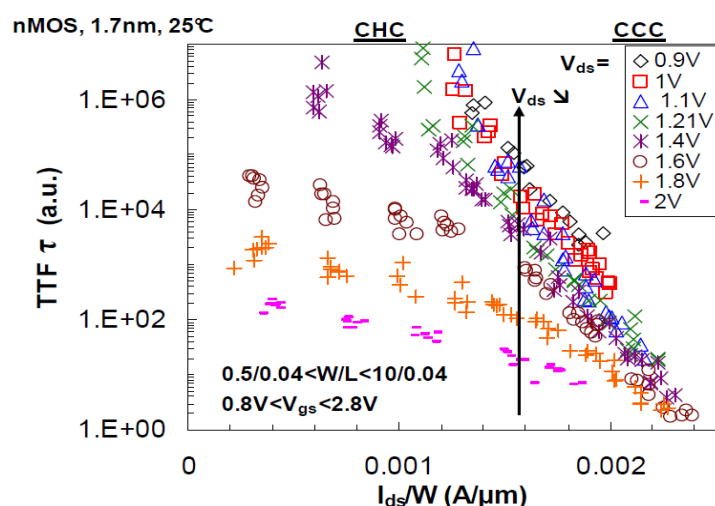


Figure 3-10 : Mise en évidence de la transition entre les modes de dégradation par porteurs chauds du canal (Channel Hot Carrier, CHC) et porteurs froids du canal (Channel Cold Carrier, CCC) sur nMOS. Les CHC rompent les liaisons en une seule interaction (forte énergie), alors que les CCC nécessitent de multiples interactions (fort courant de drain) [Guérin2008a].

C. Guérin explique la transition entre ces deux modes de dégradations opposés en utilisant l'hypothèse de Rauch faisant intervenir l'EES, et propose ainsi un modèle HC complet, couvrant une large gamme de polarisations, depuis les $V_d > V_g$ jusqu'au $V_g > V_d$ [Guérin2009]. Dans le paragraphe suivant, nous utiliserons les bases posées par C. Guérin pour modéliser la création de défauts lors de stress HC pour ces deux mécanismes dominés par l'énergie ou la densité de porteurs.

2.3. Modélisation de la dégradation HC à l'échelle microscopique

2.3.1. Propriétés de la liaison Si-H

Comme énoncé précédemment, l'accélération des particules par le champ latéral leur donne suffisamment d'énergie pour participer à la rupture des liaisons atomiques les plus faibles. Dans le cas de l'interface Si/SiO₂, nous avons vu au premier chapitre que la croissance du SiO₂ laissait des liaisons pendantes, re-passivées par la suite avec des atomes d'hydrogène. Or les atomes d'hydrogène étant plus légers que ceux de silicium ou d'oxygène, ils ont une énergie de liaison plus faible, ce qui leur donne une plus grande probabilité de rupture de liaison.

Les principaux modes d'excitations de la liaison Si-H sont les modes d'excitations sous étirement (stretching) et sous pliement ou infléchissement (bending) d'un des atomes par rapport à l'autre (**Figure 3-11**).

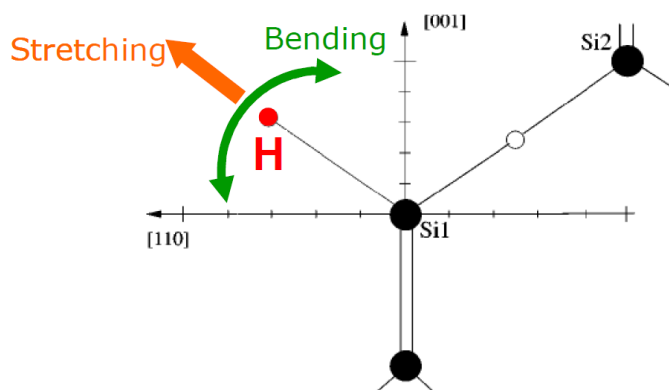


Figure 3-11 : Modes d'excitation de la liaison Si-H en étirement (stretching) et en rotation (bending) [Guerin2008].

Chacun des modes est caractérisé par une énergie de dissociation de liaison E_b , un nombre d'onde et un temps de relaxation d'énergie de la liaison τ_e (ou durée de vie du mode d'excitation). Ces paramètres sont indispensables pour comprendre les mécanismes de rupture d'une liaison qui sont un compromis entre excitation et désexcitation[Ueba2011].

Différents groupes de travail ont mené des études théoriques sur la dissociation de la liaison Si-H grâce à des simulations de type « théorie de la fonctionnelle de la densité » (DFT Density-Functional Theory) [Van de Wall1994, Tuttle1999a], où l'énergie du système est décrite selon la densité électronique, ou de type « Dynamique moléculaire ab-initio » (First principles molecular dynamics method) [Kaneta03]. Le principe de leurs travaux est de modéliser des cellules contenant un certain nombre d'atomes avec parmi eux une liaison pendante passivée par un hydrogène. Ensuite, cet hydrogène est déplacé en différentes positions pour trouver celles qui correspondent à des minima en énergie.

Le Tableau 3-1 donne une vision plus générale en regroupant différentes valeurs mentionnées dans la littérature. Il est important de noter que seul le travail de modélisation de Kaneta est effectué à l'interface (100)Si/SiO₂, qui est à la base de notre étude[Guerin2008].

Référence	Site	Stretching (eV)	Bending (eV)
[Van deWalle1994]	Silicium massif	2.5	1.5
[Tuttle1999a]	Silicium massif	≈3.6	≈1.8
[Tuttle1999b]	Interface (111)Si/SiO ₂	3.3	1.9
[Kaneta2003]	Interface (100)Si/SiO ₂	>3 (SiO ₂), 2.2 (Si)	1.5

Tableau 3-1 : Energies de dissociation E_b de la liaison Si-H sous excitation en mode stretching ou bending selon différentes références [Guerin2008].

La rupture d'une liaison Si-H est donc plus facile en déplacement de type bending que stretching. Dans le cadre de notre étude, on utilisera les énergies de barrière $E_b=1.5\text{eV}$ pour le bending, et $E_b=2.5\text{eV}$ pour le stretching.

La présence d'atomes comme l'hydrogène dans un solide cristallin tel que le silicium introduit des modes vibrationnels locaux dont le nombre d'onde est supérieur à celui des phonons du réseau [Budde00] (Tableau 3-2). Ce nombre d'onde est l'inverse de la longueur d'onde dans le vide, il s'exprime donc en cm^{-1} . La spectroscopie par absorption infrarouge permet de connaître le nombre d'onde associé à un mode en détectant les pics d'absorbance. Le temps de relaxation de

l'énergie est mesuré par spectroscopie résolue en temps ou transient bleaching spectroscopy [Sun2006, Lüpke2003].

Référence	Source	Stretching (cm ⁻¹)	Bending (cm ⁻¹)	Phonon (cm ⁻¹)
[VanDeWalle1996]	Simulation	2100	650	TO 463
[Biswas1998]	Simulation	(800ps)	640 (8ps)	
[Budde2000, Lüpke2002]	Silicium	1838-2145 (1.6-295ps) 2072 (295ps)		TA 150 LA 340
[Sun2006]	Silicium		817 (12.2ps)	LA 357 TA150 LO 517 TO 460
[Chen2003]	Si/SiO ₂		592	TO 468 LO 435
[Watanabe2003]	Si/SiO ₂	2083	626	

Tableau 3-2 :Nombre d'onde de la liaison (cm⁻¹), temps de relaxation d'énergie τ_e (ps) de la liaison Si-H sous excitation en mode stretching ou bending et nombre d'onde des phonons (Transverse/Longitudinal et Acoustique/Optique intitulés T/L & A/O) selon différentes références de la littérature [Guerin2008].

Nous choisissons pour la suite d'utiliser un nombre d'onde de 2083 cm⁻¹ pour le mode stretching et de 610 cm⁻¹ pour le mode bending. Connaissant ce nombre d'onde, nous en déduisons l'énergie du mode vibrationnel $\hbar\omega$ en eV d'après la relation $1\text{eV} \cong 8.0655103\text{cm}^{-1}$ [Ashcroft1976], ce qui donne un $\hbar\omega$ égal à **0.25eV pour le mode stretching** et à **0.075eV pour le mode bending**. On choisit également les temps de relaxation τ_e égale à **295ps pour le mode stretching**, et **10ps pour le mode bending**, à une température de 5K [Guerin2008].

Nous connaissons désormais tous les paramètres caractéristiques de l'excitation des modes stretching et bending de la liaison Si-H, à l'origine de la création de défauts d'interface, lorsqu'elle est rompue. A l'échelle macroscopique (ΔV_{TH} , Δg_m), la rupture de liaison Si-H a été modélisée suivant deux principaux mécanismes (forte énergie ou forte densité de porteur). Nous allons à présent appliquer ce formalisme à la modélisation de la création de défauts à l'échelle microscopique.

2.3.2. Rupture de la liaison Si-H par interaction unique

2.3.2.1. Présentation du modèle

Dans l'approche proposée par [Guerin2009] modélisant la dégradation HC à l'échelle macroscopique, deux mécanismes de dégradation sont en compétition pour rompre les liaisons Si-H (**Figure 3-12**):

- le mécanisme faisant intervenir une seule particule énergétique (Single Particle, SP) ;
- le mécanisme faisant intervenir de nombreuses interactions avec la liaison (Multiple Particle, MP).

La **Figure 3-12** présente une illustration du puits de potentiel représentant la transition de la liaison Si-H depuis un état lié vers un état libre (liaison rompue), suivant les deux mécanismes SP et MP. On peut y observer les différents niveaux de vibrations accessibles quantifiés, chacun espacés de $E_{\text{th-MP}} = \hbar\omega$. Les énergies de barrières $E_{\text{th-SP}}$ et $E_{\text{th-MP}}$ représentent l'énergie minimum que doit avoir un porteur pour participer au mécanisme de dégradation par SP ou MP. On reviendra plus en détail sur le mécanisme MP au paragraphe 2.3.3.

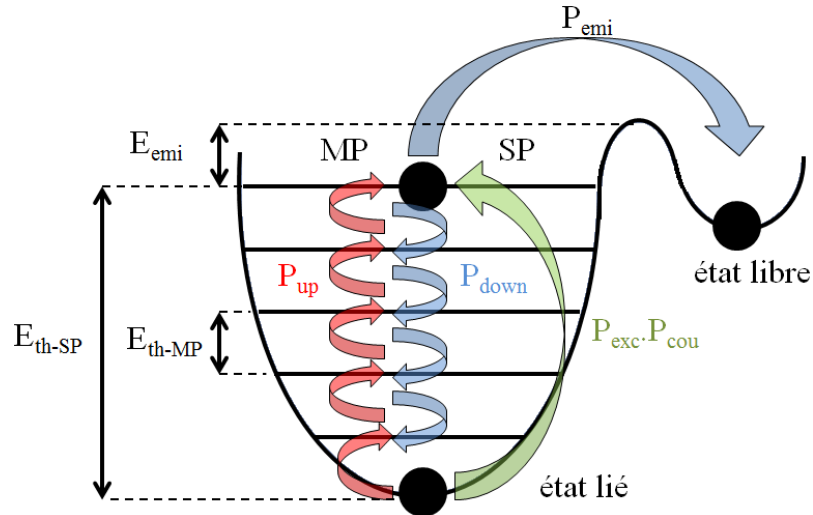


Figure 3-12 : Schéma représentant les deux modes de ruptures de la liaison Si-H (SP et MP). P_{exc} est la probabilité d'excitation directe avec un porteur, P_{emi} est la probabilité d'émission de l'atome d'hydrogène depuis le dernier état lié. P_{up} et P_{down} sont les probabilités d'excitation et de désexcitation de la liaison, pour que l'hydrogène puisse gagner ou perdre un quanta énergétique. E_{emi} , E_{th-SP} et E_{th-MP} sont les énergies de barrière d'émission thermique, et d'excitation par SP et MP [MamyRandriamihaja2012].

Le mécanisme de dégradation par SP met en jeu le couplage anharmonique entre deux modes d'excitations : la transition bonding/anti-bonding (σ/σ^*) et le mode bending (**Figure 3-13**). C'est pourquoi la probabilité d'atteindre le dernier état lié en une seule interaction est égale au produit des probabilités d'excitation de la transition bonding/anti-bonding (P_{exc}) multiplié par la probabilité de couplage anharmonique entre les deux modes (P_{cou} , **Figure 3-12**). Ce transfert d'énergie par couplage est en compétition avec une relaxation par l'émission de phonons de substrat.

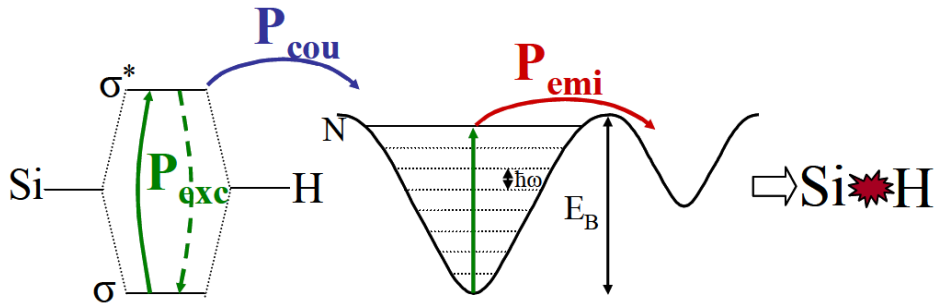


Figure 3-13 : Schéma représentant la rupture de liaison Si-H par couplage anharmonique entre la transition bonding/anti-bonding et le mode bending [Guerin2008].

En faisant l'hypothèse que seul le niveau vibrationnel le plus élevé (appelé N) conduit à la désorption de l'hydrogène, la probabilité P_{cou} définit donc la probabilité d'occupation du niveau N induite par la désexcitation de l'état de résonance. Dans le mode SP, la variation de la densité d'occupation du N^{ième} niveau (n_N) pendant le temps de contrainte est définie par une compétition entre la probabilité d'excitation depuis l'état fondamental (n_0) par couplage et la désexcitation du niveau N au niveau N-1. Sachant que le dernier niveau vibrationnel fait partie du continuum des états diffusants, juste au-dessus de la barrière, la liaison Si-H peut être décrite au niveau N par Si^*H^* et n_N par $[Si^*][H^*]$. La variation de n_N est donc donnée par [Guerin2008]:

$$\frac{dn_N}{dt} \approx Id \cdot P_{exc} \cdot P_{cou} \cdot n_0 - \omega_e \cdot [Si^*] \cdot [H^*]$$

3-18

Où ω_e est le taux de relaxation entre deux niveaux vibrationnels ($\omega_e=1/\tau_e$). Comme la gamme de temps typique de la génération d'états d'interface N_{it} est longue (secondes et au-delà) par rapport à τ_e , nous considérons que l'ensemble des liaisons atteint très rapidement une nouvelle distribution stationnaire de population des différents niveaux d'excitation. Dans ce cas :

$$\frac{dn_N}{dt} = 0 \rightarrow [Si^*] = \Delta N_{it} = \frac{Id \cdot P_{exc} \cdot P_{cou} \cdot n_0}{\omega_e \cdot [H^*]} \quad 3-19$$

Dans le dernier état excité N, la liaison est presque dissociée mais elle peut facilement se reformer. L'atome d'hydrogène est dissocié de celui de Si seulement si son émission, définie par P_{emi} , la probabilité d'émission depuis le $N^{ième}$ niveau, arrive avant la désexcitation.

L'atome H est émis avec une probabilité d'émission par unité de temps λ_{emi} , où λ_{emi} définit une activation thermique depuis l'état excité, avec une fréquence ν , par-dessus une petite barrière d'énergie E_{emi} [Biswas1998] (Figure 3-12, Figure 3-13):

$$\lambda_{emi} = \nu \cdot \exp\left(\frac{-E_{emi}}{k \cdot T}\right) \quad 3-20$$

P_{emi} s'exprime alors comme :

$$P_{emi} = 1 - \exp(-\lambda_{emi} \cdot t) \quad 3-21$$

La création de N_{it} observée expérimentalement est un phénomène monotone qui s'étend pendant de larges échelles de temps. C'est pourquoi nous considérons que le temps de contrainte t est très inférieur au temps d'émission λ_{emi}^{-1} , de telle sorte que $t \cdot \lambda_{emi} \ll 1$, ce qui permet de réécrire l'équation 3-21 en :

$$P_{emi} \sim \lambda_{emi} \cdot t = t \cdot \nu \cdot \exp\left(\frac{-E_{emi}}{k \cdot T}\right) \quad 3-22$$

La création des N_{it} peut aussi s'écrire comme :

$$N_{it} = [H^*] \cdot \lambda_{emi} \cdot t \quad 3-23$$

En combinant les équations 3-19 et 3-23, la variation de N_{it} est donc :

$$\Delta N_{it} = \sqrt{\frac{n_0 \cdot \lambda_{emi} \cdot Id \cdot P_{exc} \cdot P_{cou}}{\omega_e}} \cdot t^{0.5} \quad 3-24$$

A ce point, il est important de noter que la dynamique temporelle attendue doit suivre une loi en puissance avec un exposant de 0.5. Cette équation 3-24 est valable tant que le nombre de N_{it} créé est négligeable devant la population complète de liaisons Si-H de l'état n_0 ($N_{it} \ll n_0$), c'est-à-dire le nombre de liaisons qui peuvent être cassées. Pour des contraintes importantes ou de longs temps de contrainte, une saturation peut être observée au fur et à mesure où n_0 décroît.

Afin d'appliquer ce modèle à l'échelle microscopique, il est nécessaire de remplacer le produit $Id \cdot P_{exc} \cdot P_{cou}$ par son équivalent microscopique [MamyRandriamihaja2012] :

$$Id \cdot P_{exc} \cdot P_{cou} = \int_{E_{th-SP}}^{\infty} f(E) \cdot g(E) \cdot \nu(E) \cdot S_{it-SP}(E) \cdot dE \quad 3-25$$

où $f(E)$ est la fonction de probabilité (probabilité de trouver un porteur à l'énergie E), $g(E)$ la densité d'état, (le produit $f(E) \cdot g(E)$ donne la Fonction de Distribution des Porteurs en Energie, FDPE), $\nu(E)$ est la vitesse des porteurs et $S_{it-SP}(E)$ est la probabilité d'interaction entre un porteur et la liaison

Si-H. Il est intéressant de noter ici que l'intégrale du produit $f(E).g(E).v(E)$ sur toute la gamme d'énergie des porteurs est proportionnelle au courant de drain. Le calcul de $f(E).g(E)$ et de $S_{it-SP}(E)$ sera présenté dans les paragraphes suivant.

2.3.2.2. Calcul des fonctions de distributions de porteurs en énergie

On présentera dans ce paragraphe une définition des principales quantités physiques utilisées dans la modélisation HC. Le contexte de modélisation est basé sur une approche semi-classique de la résolution de l'équation du transport dans le canal. Les principaux éléments de cette équation sont les structures de bandes ainsi que les mécanismes d'interactions que subissent les porteurs.

2.3.2.2.1. Notions de bases pour calculer la FDPE

Le transport de porteurs dans le silicium a été décrit en détail par la résolution de l'Equation de Transport de Boltzman (ETB), sous l'approximation semi-classique, qui se présente sous la forme présentée par l'équation **3-26**. On y retrouve la variation temporelle de la fonction de probabilité, les termes de dérive/diffusion ainsi que les contributions des mécanismes d'interaction que subissent les porteurs (ionisation par impact, interaction avec les phonons du réseau, avec les impuretés ionisées, interaction due à la rugosité d'interface, et interaction porteur-porteur [Zaka2012]).

L'ETB est une équation de conservation qui peut être obtenue en considérant les flux de porteurs entrant et sortant dans l'espace des phases. [Lundstrom2000]. Elle met en jeu sept variables : les coordonnées de position dans l'espace réel (x, y, z), regroupées dans le vecteur de position dans l'espace réel $\vec{r}$, les coordonnées de position dans l'espace dynamique (k_x, k_y, k_z), regroupées dans le vecteur de position dans l'espace dynamique $\vec{k}$, et le temps (t). L'inconnue de cette équation est la fonction de probabilité $f(\vec{r}, \vec{k}, t)$, qui représente la probabilité de trouver un porteur à la position $\vec{r}$, avec un moment $\vec{k}$, au temps t . $\vec{E}$ est le champ électrique et $\vec{v}$ la vitesse des porteurs, définie par l'équation **3-27**, où $\epsilon(\vec{k})$ est la relation de dispersion décrivant la structure de bande du matériau. Enfin, $S(\vec{r}, \vec{k}, \vec{k}')$ représente le taux de transition instantané d'un moment $\vec{k}$ à $\vec{k}'$, pour un porteur situé en $\vec{r}$.

$$\begin{aligned}
 & \text{Temps} \quad \text{Diffusion} \quad \text{Dérive} \\
 & \overbrace{\frac{\partial f(\vec{r}, \vec{k}, t)}{\partial t}} + \overbrace{\vec{v} \cdot \vec{\nabla}_{\vec{r}} f(\vec{r}, \vec{k}, t)} - \overbrace{\frac{q\vec{E}}{\hbar} \cdot \vec{\nabla}_{\vec{k}} f(\vec{r}, \vec{k}, t)} = \\
 & \quad - \underbrace{\int \left(1 - f(\vec{r}, \vec{k}', t)\right) S(\vec{r}, \vec{k}, \vec{k}') f(\vec{r}, \vec{k}, t) d\vec{k}'}_{\text{Interaction négative}} \\
 & \quad + \underbrace{\int \left(1 - f(\vec{r}, \vec{k}, t)\right) S(\vec{r}, \vec{k}', \vec{k}) f(\vec{r}, \vec{k}', t) d\vec{k}'}_{\text{Interaction positive}}
 \end{aligned} \tag{3-26}$$

$$\vec{v} = \frac{1}{\hbar} \cdot \vec{\nabla}_{\vec{k}} \epsilon(\vec{k}) \tag{3-27}$$

La structure de bande est décrite par la relation entre le moment $\vec{k}$ et l'énergie ε dans la cellule élémentaire de l'espace réciproque, appelée première zone de Brillouin. La relation de dispersion $\varepsilon(\vec{k})$ décrit les propriétés électroniques du matériau. Le calcul de la structure de bande nécessite de résoudre l'Hamiltonien du système, ce qui peut être fait suivant différentes méthodes semi-classiques, telles que la méthode de pseudo potentiel empirique [Chelikowsky1976], la méthode dite k.p. [Cardona1966] et la méthode dite de « tight binding » [Jancu1998]. Une étude détaillée de ces méthodes et de leur application aux matériaux semi-conducteurs peut être trouvée dans [Esseni2011, Rideau2011].

La connaissance de cette fonction de dispersion permet de calculer la densité d'états :

$$g(\varepsilon) = \frac{2}{(2\pi)^3} \cdot \int \delta(\varepsilon - \varepsilon(\vec{k})) d\vec{k} \quad 3-28$$

où δ est la fonction dirac.

La résolution de l'équation 3-26 permet d'obtenir la fonction de probabilité $f(E)$ qui contient les informations importantes sur les porteurs comme la densité de porteurs et la vitesse moyenne des porteurs :

$$n(\vec{r}) = \frac{2}{(2\pi)^3} \cdot \int f(\vec{r}, \vec{k}) d\vec{k} \quad 3-29$$

$$\bar{v}(\vec{r}) = \frac{1}{n(\vec{r})} \cdot \frac{2}{(2\pi)^3} \cdot \int \frac{1}{\hbar} \cdot \vec{\nabla}_{\vec{k}} \varepsilon(\vec{k}) \cdot f(\vec{r}, \vec{k}) d\vec{k} \quad 3-30$$

Cependant, il n'est pas facile de résoudre l'ETB qui est une équation intégral-différentielle non linéaire avec un grand nombre de variables. La non-linéarité provient du principe d'exclusion de Pauli (le terme en (1-f) dans l'équation 3-26) et du calcul de certains taux de transition ($S(\vec{r}, \vec{k}, \vec{k}')$) nécessitant la connaissance de $f(\vec{r}, \vec{k}, t)$ à priori (comme c'est le cas pour le mécanisme d'EES). Dans la plupart des cas, on commence par négliger ces deux termes pour rendre l'ETB linéaire. Cette solution sert alors de point de départ pour résoudre l'équation non-linéaire complète [Jungemann2003].

Bien qu'il soit possible dans certain cas de considérer les trois dimensions de l'espace dynamique (k_x, k_y, k_z), la fonction de probabilité est généralement représentée comme une fonction de l'énergie totale $f(E)$, en intégrant sur les trois directions de l'espace dynamique. C'est cette dernière représentation que nous avons adoptée dans ces travaux. Les deux sections suivantes présentent les deux méthodes de résolution de l'ETB utilisées dans ces travaux.

2.3.2.2.2. Approche MC

La résolution la plus rigoureuse du calcul de $f(E)$ est obtenue par simulations Monte Carlo (MC). Mais elles ont pour inconvénient de demander un temps de simulation très élevé. Ces simulations nous serviront de référence pour vérifier toute autre méthode de résolution approchée, et les modèles utilisés sont décrits en détails dans [Palestri2006, Zaka2012, Zaka2011, Iellina2010].

La méthode Monte Carlo est une approche stochastique de résolution de l'ETB qui met en jeu la simulation et le suivi des trajectoires d'un grand nombre de porteurs. Les trajectoires des porteurs sont constituées de séquences de parcours libre (sans interactions) déterminés par les lois de mouvement de Newton, et les mécanismes d'interactions déterminés par les lois de la physique quantique. La nature stochastique de l'approche réside dans le tirage aléatoire de la durée du parcours libre, de la nature de l'interaction et de l'état après interaction, chaque tirage aléatoire étant renouvelé à chaque intervalle de temps. Le point de départ d'une simulation MC est souvent issu d'une simulation hydrodynamique qui donne une première estimation du potentiel et des profils de porteurs.

Les données statistiques ainsi collectées permettent d'estimer la fonction de probabilité $f(E)$, dont la précision dépendra du nombre de porteurs simulés et du temps de simulations. Les porteurs sont simulés soit de façon simultanée, par la méthode dite « Ensemble MC » [Fischetti1988], ou bien de manière séquentielle, par la méthode dite « Single Particle MC » [Bufler2000]. Une très bonne description de ces méthodes ainsi qu'une large gamme d'applications sont présentés dans [Lundstrom2000, Jungemann2003, Esseni2011].

Les principales entrées d'une simulation MC sont les structures de bande et les mécanismes d'interaction [Jacobini1983]. La résolution précise du transport pour les porteurs à forte énergie est rendue possible par l'utilisation d'une structure de bande complète, ce qui a un impact considérable sur la densité d'états à forte énergie ($g(E)$), et également sur l'interaction avec les phonons du réseau [Tang1983, Fischetti1988]. On comprend alors l'importance de valider les modèles utilisant des structures de bandes simplifiées en les comparant à des simulations MC, comme ce sera le cas dans le paragraphe suivant.

2.3.2.2.3. Approche SHE

La méthode de résolution approchée par Spherical Harmonic Expansion (SHE) est depuis peu considérée. Cette méthode alternative de résolution de l'ETB consiste à la projeter dans une base harmonique sphérique afin de réduire le nombre de dimensions du problème. Les harmoniques sphériques et orthogonales forment un jeu complet de fonctions normées [Arfken2005] ce qui permet de développer la fonction de probabilité pour un module du vecteur d'onde constant :

$$f(\vec{r}, \vec{k}, t) = \sum_{l=0}^{\infty} \sum_{m=-l}^l f_l^m(\vec{r}, k, t) \cdot Y_l^m(\theta, \phi) \quad 3-31$$

Les harmoniques sphériques $Y_l^m(\theta, \phi)$ de degrés l et d'ordre m représentent la dépendance angulaire de la fonction de distribution dans l'espace dynamique au travers de θ et ϕ . Le but de cette approche est de trouver les coefficients $f_l^m(\vec{r}, k, t)$. Ce résultat est obtenu en projetant l'ETB sur chacune des fonctions de la base, ce qui se traduit par un jeu d'équations différentielles couplées [Ventura1992, Hennacy1995]. Ce jeu d'équation infini est ensuite tronqué à un certain ordre.

Vecchi a proposé une version de cette approche utilisant un modèle de bande complet en prenant en compte la densité d'états ($g(E)$) ainsi que la vitesse des porteurs calculés d'après la description de la structure de bande du silicium [Vecchi1998]. Cela étant rendu possible par le fait que la troncature de l'équation 3-31 au premier ordre donne une équation différentielle du second ordre, qui fait apparaître explicitement la densité d'état et la vitesse des porteurs [Zaka2012]. C'est cette approche qui a été retenue pour être implémentée dans l'outil commercial de simulation Synopsys que nous avons utilisé dans ces travaux [Synopsys2010]. Le traitement des termes décrivant les principaux mécanismes d'interaction dans l'ETB (interaction avec les phonons du réseau cristallin et l'ionisation par impact) est également facilité par cette méthode, ces mécanismes étant considéré isotrope (non dépendant de l'angle).

Une comparaison des approches MC et SHE est faite dans la table Tableau 3-3 : l'approche SHE utilise une structure de bande simplifiée (isotrope) et ne prend pas en compte l'EES, mais elle a l'avantage de pouvoir simuler des structures en 3D pour un temps de simulation très inférieur à celui de l'approche MC. La **Figure 3-14** montre une comparaison entre les simulations de $f(E)$ avec les approches MC et SHE, pour différentes polarisations et différentes positions le long du canal, et montre des résultats relativement similaires en énergie, avec une certaine imprécision en amplitude. Une comparaison détaillée des deux approches pourra être trouvée dans [Zaka2012]. Nous utiliserons par la suite, les calculs de $f(E)$ issus du SHE que nous avons validés dans cette partie.

Modèle	Structure de bande	Mécanismes d'interaction	Dimension réelle	Temps de simulation
MC	Complète	Phonon / Ionisation par impact / EES	2D	12h / polarisation
SHE	Complète (isotrope)	Phonon / Ionisation par impact	2D / 3D	1h / I(V)

Tableau 3-3 : Comparaison des deux approches MC et SHE.

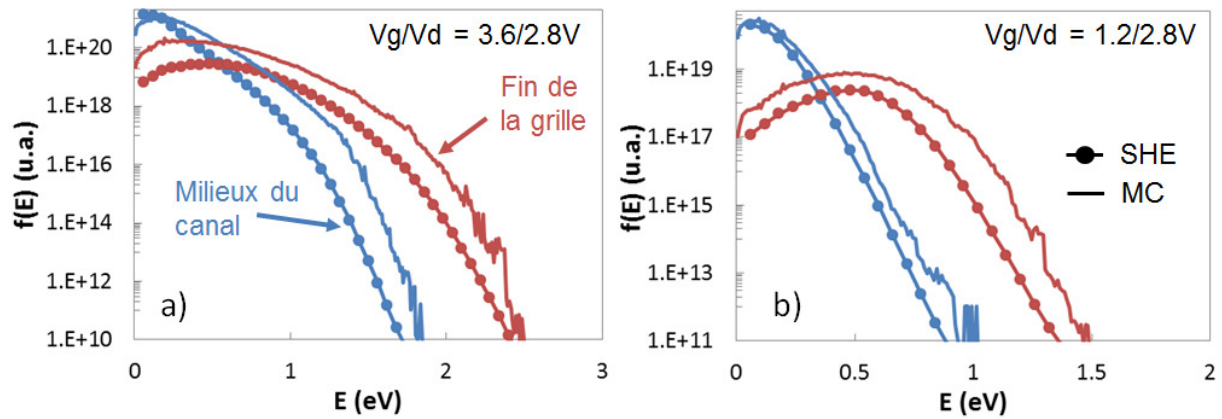


Figure 3-14 : Comparaison des simulations de la fonction de probabilité $f(E)$ simulée suivant les deux approches (MC et SHE), pour deux positions le long du canal (milieu du canal et fin de la grille) et pour deux polarisations a) $V_g/V_d = 3.6/2.8V$, b) $V_g/V_d = 1.2/2.8V$.

2.3.2.3. Calcul de la probabilité d'interaction avec la liaison Si-H

Nous avons vu précédemment que la dégradation dépendait du nombre de porteurs à une énergie donnée, ainsi que de la probabilité de ce porteur d'interagir avec la liaison Si-H pour la rompre. Cette probabilité d'interaction, notée $S_{it}(E)$, peut être mesurée expérimentalement, soit en étudiant la désorption de l'hydrogène au STM, soit en mesurant la TTF normalisée en courant.

Dans le cas du mécanisme de rupture de liaison induit par un porteur énergétique, on peut réécrire l'équation 3-12 sous la forme :

$$S_{it-SP} \sim (E - \varphi_{it-SP})^{p_{it-SP}} \quad 3-32$$

Le seuil énergétique ainsi que l'exposant peuvent être extraits à partir de mesures du temps à la défaillance (« Time To Failure », TTF), en remarquant que le taux de création de défauts est proportionnel à l'inverse de la TTF :

$$R_{it-SP} \sim \frac{1}{TTF} \sim Id \cdot S_{it-SP}, \text{ d'où } S_{it-SP} = \frac{1}{TTF \cdot Id} \quad 3-33$$

La **Figure 3-15a**) montre l'extraction des paramètres de $S_{it-SP}(E)$ à partir de mesures de $1/(TTF \cdot Id)$. On trouve un seuil $\varphi_{it-SP} = 1.5eV$, ce qui correspond à l'énergie de barrière de la liaison Si-H pour le mode bending (**Tableau 3-1**) et un exposant de $p_{it-SP} = 10$, en accord avec **[Guerin2009]** ($\varphi_{it-SP} = 1.5eV$, $p_{it-SP} = 11$) et **[Rauch2005a]** ($\varphi_{it-SP} = 1.4eV$, $p_{it-SP} = 14$). La probabilité d'interaction a également été validée par **[Guerin2009]** en comparant le $S_{it-SP}(E)$ choisi avec des

mesures du taux de rupture des liaisons Si-H faites par MET [Foley1998], montrant également un bon accord (**Figure 3-15 b**)), et validant ainsi la forme de $S_{it-SP}(E)$.

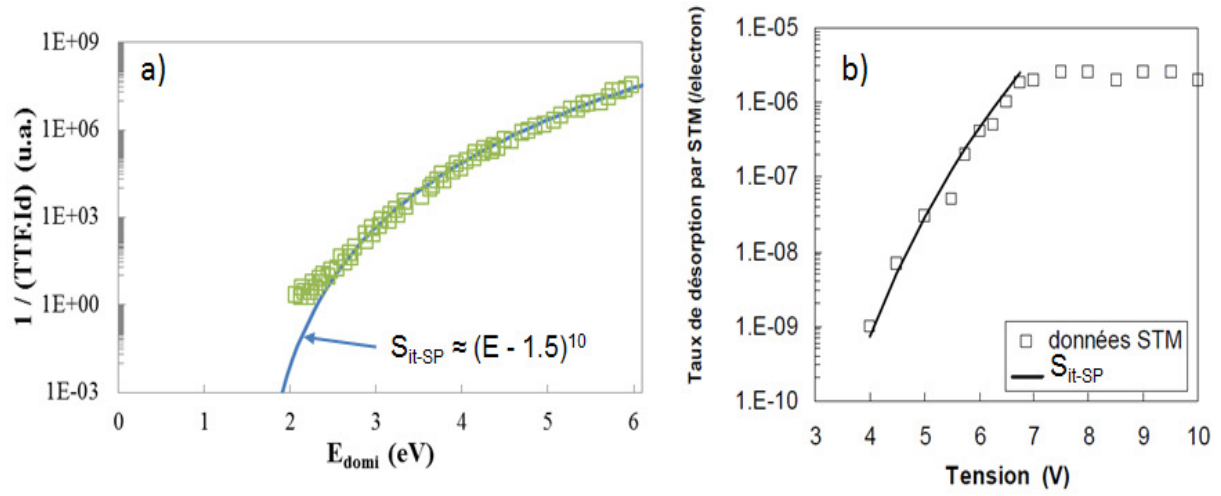


Figure 3-15 : a) Mesure de $1/(TTF.Id)$ permettant d'extraire $S_{it-SP}(E)$. b) Modélisation de la gamme de basse tension du rendement de désorption obtenu par STM grâce à la fonction S_{it-SP} . Les données STM sont issues de [Foley1998].

L'énergie dominante E_{domi} est extraite suivant la méthode proposée par [Rauch2005a, Taur1998] :

$$E_{domi} = q \cdot V_{eff} = q \cdot (V_d - V_{d,sat} + V_0) \quad 3-34$$

$$V_{d,sat} = \frac{2 \cdot (V_g - V_{TH})/m}{1 + \sqrt{1 + \frac{2 \cdot (V_g - V_{TH})}{m \cdot F_c \cdot (L - L_s)}}} \quad 3-35$$

où $V_0(=0.29V)$ représente l'augmentation du potentiel due à la présence de halo [Zanchetta2002, Pang2002], $V_{THN}=0.34V$ est la tension de seuil mesurée en régime de saturation, $F_{c,n}=3mV/nm$ est le champ critique pour la saturation de la vitesse des porteurs, $L=0.28\mu m$ est la longueur de canal dessinée, $L_s=60nm$ est la longueur de la région où la vitesse des porteurs est saturée et $m(=1.2)$ est le coefficient d'effet substrat (effet body avec le dopage).

Cette méthode d'extraction a également été réalisée sur PMOS afin d'étudier la probabilité d'interaction d'un trou avec la liaison Si-H en utilisant $V_{THP}=-0.39V$, $F_{c,p}=6mV/nm$, $m=1.18$ et $L_{s,p}=60nm$. La **Figure 3-16** montre une comparaison de $1/(TTF.Id)$ mesuré sur NMOS et PMOS, montrant des résultats similaires. Cela permet donc de valider que seule l'énergie du porteur influence sa probabilité d'interaction avec la liaison Si-H, et non pas sa nature. On aura donc les mêmes expressions de S_{it} pour les électrons et les trous.

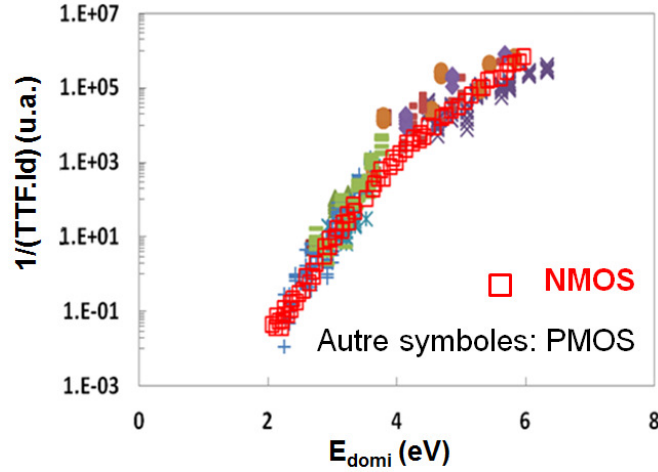


Figure 3-16 : Comparaison de la probabilité d'interaction d'un porteur avec la liaison Si-H, mesurée sur NMOS et PMOS ($L=0.28\mu\text{m}$): le même $S_{it-sp}(E)$ est trouvé pour les électrons et les trous.

2.3.2.4. Calcul de la création de défauts induite par porteur énergétique

Nous avons à présent tous les éléments nécessaires (les fonctions de distribution des porteurs en énergie ainsi que leur probabilité d'interaction avec la liaison Si-H) pour calculer la génération de défauts à l'échelle microscopique induite par porteur très énergétique. La **Figure 3-17** montre des simulations de profils de défauts (N_{it}) créés par le mécanisme de dégradation SP, pour deux conditions de stress ($V_g > V_d$ et $V_g < V_d$). On peut y voir que la zone la plus dégradée se situe proche du drain, sous le LDD, et que le point chaud (le maximum de la dégradation) se déplace vers le canal avec l'augmentation du ratio V_g/V_d . Le modèle sera comparé à des mesures de profils de défauts dans le chapitre suivant.

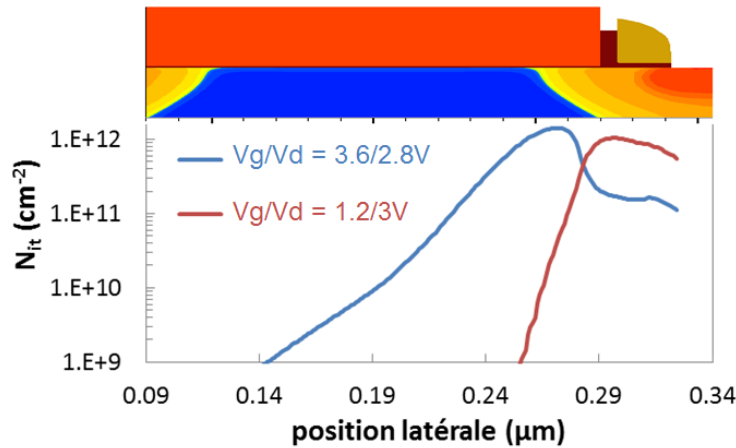


Figure 3-17 : Simulation des profils de défauts créés par le mécanisme de dégradation SP, pour deux conditions de stress ($V_g > V_d$ et $V_g < V_d$), sur un dispositif avec pour géométrie $W \times L = 10 \times 0.28\mu\text{m}$ et $T_{ox} = 2.8\text{nm}$.

2.3.3. Rupture de la liaison Si-H par interaction multiple

2.3.3.1. Présentation du modèle

La dégradation HC par interaction multiple a été introduite au paragraphe 2.2.5. Le mécanisme de rupture de liaison Si-H par interaction multiple est illustré **Figure 3-12** : chaque

porteur interagissant avec la liaison peut lui transférer un quanta d'énergie (l'énergie du mode vibrationnel, $\hbar\omega$), avec une certaine probabilité P_{up} . Une succession de porteurs en interaction avec la liaison contribue à l'ascension d'une « échelle » constituée de plusieurs niveaux vibrationnels, jusqu'à ce que l'énergie de barrière E_B soit atteinte. Ce phénomène est nommé excitation vibrationnelle multiple (Multiple Vibrational Excitation MVE), car il nécessite de multiples interactions avec la liaison pour l'amener dans un état de rupture. Ce mécanisme met deux événements en compétition puisque la durée de vie du mode vibrationnel τ_e (i.e. le temps moyen au bout duquel la liaison va se désexciter, avec une probabilité P_{down}) doit être supérieure au temps moyen entre deux collisions successives de porteurs. En conséquence, la dégradation due à l'excitation MVE doit être fortement corrélée au courant I_d (c'est-à-dire le nombre de porteurs pouvant exciter la liaison par seconde).

La dépassivation d'atomes H par STM, à partir de surfaces de Si passivées par H, a été reliée au cas MVE en raison de la forte dépendance du taux de désorption en fonction du courant et de la tension [Shen95, Avouris96]. Le modèle de l'oscillateur harmonique tronqué [Shen95, Persson97, Hess98, Foley98] s'est avéré pertinent à plusieurs reprises pour expliquer les données de STM. En considérant que N est le dernier niveau excité, N est défini par :

$$N = \frac{E_B}{\hbar \cdot \omega}, \text{ d'où } N = 20 \text{ pour le mode bending} \quad 3-36$$

On note P_n la probabilité d'occupation du $n^{\text{ième}}$ niveau tandis que P_{up} et P_{down} sont les probabilités up et down (up pour l'excitation du $n^{\text{ième}}$ au $(n+1)^{\text{ième}}$ niveau et down pour la désexcitation du $n^{\text{ième}}$ au $(n-1)^{\text{ième}}$ niveau). La variation de la densité d'occupation n_n est définie de manière générale pour les N niveaux par :

$$\frac{dn_n}{dt} = P_{down} \cdot (n_{n+1} - n_n) - P_{up} \cdot (n_n - n_{n-1}) \quad 3-37$$

Pour le premier niveau, l'équation 3-37 devient :

$$\frac{dn_0}{dt} = P_{down} \cdot n_1 - P_{up} \cdot n_0 \quad 3-38$$

Si l'on considère que la distribution est rapidement stationnaire :

$$\frac{dn_n}{dt} = 0 \rightarrow P_n = \frac{n_n}{n_0} = \left(\frac{P_{up}}{P_{down}} \right)^n \quad 3-39$$

Pour le niveau N, l'équation 3-37 se simplifie également et se transforme selon :

$$\frac{dn_N}{dt} = P_{up} \cdot n_{N-1} - P_{down} \cdot [Si^*] \cdot [H^*] = P_{up} \cdot n_{N-1} - P_{down} \cdot \Delta N_{it} \cdot [H^*] \quad 3-40$$

A partir des équations 3-23, 3-39, 3-40, la variation de N_{it} devient alors :

$$\Delta N_{it} = \sqrt{n_0 \cdot \lambda_{emi} \cdot \left(\frac{P_{up}}{P_{down}} \right)^N} \cdot t^{0.5} \quad 3-41$$

Les probabilités P_{up} et P_{down} sont toutes deux reliées à l'excitation ou à la désexcitation des modes vibrationnels de la liaison induite soit par le réseau (reliée au taux de désexcitation ω_e) soit par les porteurs incidents (reliée à un gain ou une perte d'énergie de l'ordre de $S_{it-MP}(I_d/q)$) [McMahon2002] :

$$P_{up} = \omega_e \cdot \exp\left(-\frac{\hbar \cdot \omega}{k \cdot T}\right) + S_{it-MP} \left(\frac{Id}{q}\right) \quad 3-42$$

$$P_{down} = \omega_e + S_{it-MP} \left(\frac{Id}{q}\right) \quad 3-43$$

2.3.3.2. Calcul de la probabilité d'excitation de la liaison Si-H par MP

La fonction S_{it-MP} est nommée « probabilité de tunnel inélastique » dans le cas d'études STM [Persson1997], c'est-à-dire le taux d'interaction inélastique d'un porteur avec un mode vibrationnel. Puisque un mode vibrationnel est similaire à un mode de phonon localisé [Budde2000], le taux d'interaction électron-phonon peut être utilisé pour décrire S_{it-MP} . Cette interaction est disponible dans la littérature car elle est largement utilisée pour les simulations par Monte Carlo [Kamakura1994, Fischetti1995]. Ce taux d'interaction électron-phonon S_{it-MP} dépend légèrement de l'énergie des électrons, comme le montre la fonction utilisée dans les simulateurs Monte Carlo (Figure 3-18) (dépendance en $E^{0.5}$). En considérant que l'énergie des porteurs est environ égale à qVd , S_{it-MP} est donnée par une expression similaire aux fonctions S_{it-SP} [Guerin2009]:

$$S_{it-MP} \sim (Vd - \hbar \cdot \omega)^{0.5} \quad 3-44$$

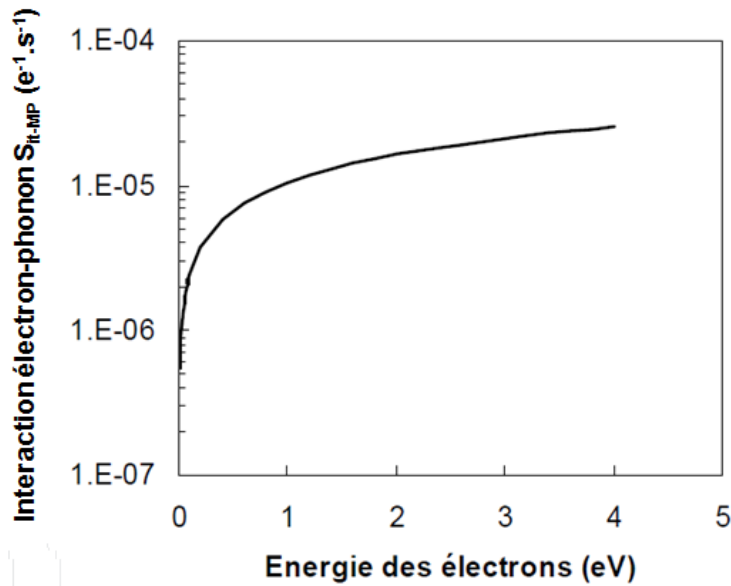


Figure 3-18 : Taux d'interaction électron-phonon utilisé généralement dans les simulateurs Monte Carlo [Kamakura1994].

Afin d'appliquer ce modèle à l'échelle microscopique, il est nécessaire de remplacer le produit S_{it-MP} par son équivalent microscopique [MamyRandriamihaja2012] :

$$S_{it-MP} = \int_{\hbar\omega}^{\infty} f(E) \cdot g(E) \cdot v(E) \cdot (E - \hbar \cdot \omega)^{0.5} \cdot dE \quad 3-45$$

2.3.3.3. Calcul de la création de défauts induite par un grand nombre de porteurs faiblement énergétiques

Nous avons à présent tous les éléments nécessaires (les fonctions de distribution des porteurs en énergie ainsi que leur probabilité d'interaction avec la liaison Si-H) pour calculer la

génération de défauts à l'échelle microscopique induite par une forte densité de porteurs faiblement énergétiques. La **Figure 3-19** montre des simulations de profils de défauts créés par les mécanismes de dégradation SP et MP, pour une condition de stress $V_g > V_d$. On peut y voir la dégradation MP qui est relativement uniforme dans le canal et négligeable dans le LDD. Cela est dû au fait que le mécanisme de dégradation MP est principalement dépendant de la densité de porteurs (et donc, du courant), ce qui explique l'uniformité de la dégradation une fois ce seuil de courant atteint.

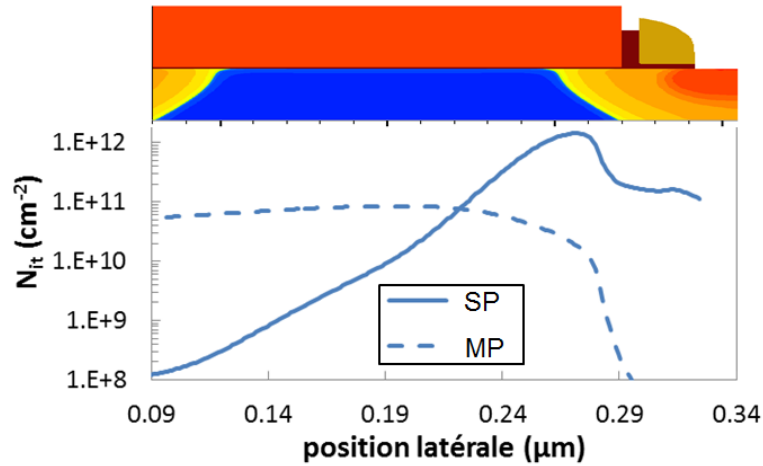


Figure 3-19 : Simulation des profils de défauts créés par les mécanismes de dégradation SP et MP, pour la condition de stress $V_g/V_d=3.6/2.8V$, sur un dispositif avec pour géométrie $W \times L=10 \times 0.28 \mu m$ et $T_{ox}=2.8nm$.

La seconde condition de stress de la **Figure 3-17**, avec un $V_g < V_d$, présente une dégradation MP négligeable le long du canal. Cela est dû à la faible densité de courant I_d pour cette condition de stress. Il a été montré par [Ueba2011] que le taux de désorption d'un atome suit une loi en puissance du courant incident, dont l'exposant est égal au nombre de porteurs nécessaires pour rompre une liaison Si-H ($N=1$ pour le SP et $N=20$ pour le MP). Lorsque l'on applique ce formalisme au cas de la dégradation HC, on peut écrire le taux de dégradation induit par m porteurs, à partir de l'équation 3-7 :

$$R_m \approx \frac{1}{TTF} = \left(\frac{I_d}{W} \right)^m \cdot \left(\frac{I_b}{I_d} \right)^{2.7} \quad 3-46$$

On peut alors mesurer la dépendance en courant du taux de dégradation en traçant

$TTF^{-1} \cdot (I_b/I_d)^{2.7}$, comme illustré **Figure 3-20**. Cela nous permet d'identifier les seuils de courants de déclenchement du SP et MP. En dessous du seuil de courant du mécanisme de dégradation MP, la densité de porteurs n'est plus suffisante et le mécanisme MP devient négligeable. Nous verrons dans le chapitre suivant qu'une dégradation significative de la tension de seuil du transistor est mesurée pour l'ensemble des conditions de stress mentionnée sur la **Figure 3-20** (symboles rouges). Or il a été montré par [Guerin2008, MamyRandriamihaja2012] que seule la création de défauts dans le canal (entre les LDD de source et drain) a un impact sur la dégradation du V_{th} . Comme le SP et le MP ne permettent pas d'expliquer la dégradation dans le canal pour toute condition de stress

[MamyRandriamihaja2012], il est donc nécessaire d'introduire un nouveau mécanisme de dégradation faisant le lien entre ces deux cas extrêmes, appelé Mode Mixte (MM), puisqu'il combinera l'effet de l'énergie et de la densité de porteurs, ce qui sera le sujet du paragraphe suivant.

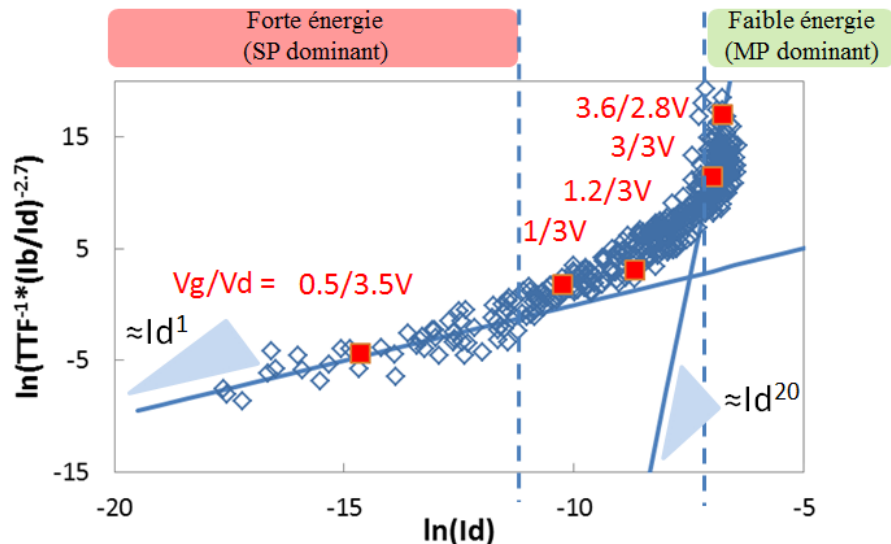


Figure 3-20 : Mesure de la dépendance du taux de dégradation en courant, à partir de mesures de TTF sur NMOS, permettant d'identifier les régimes de courant pour lesquels le SP et MP dominant la dégradation. Les lignes pointillées verticales indiquent les seuils en courant du SP et MP. L'intervalle entre les deux seuils de courant montre une gamme de courant faisant le lien entre le SP et MP, non prise en compte dans les modèles passés. Les symboles rouges illustrent certaines conditions de stress V_g/V_d .

2.3.4. Unification des modèles de rupture de liaison Si-H depuis l'interaction unique à multiple

Le SP et MP sont les deux cas extrêmes de rupture de liaison Si-H : le premier apporte l'énergie maximale à la liaison en une interaction (soit un porteur donnant 20 quanta énergétique), et le second met en jeu une succession d'interactions donnant chacune le minimum d'énergie à la liaison (soit 20 porteurs donnant chacun un quanta énergétique à la liaison). On peut d'ores et déjà imaginer qu'il existe des cas intermédiaires entre ces deux cas extrêmes où une succession d'interactions avec des porteurs, donnant un nombre de quanta $1 < N < 20$, permet de mener à la rupture de la liaison [MamyRandriamihaja2012a].

Une évidence expérimentale de l'existence de ce cas intermédiaire (MM) est donnée par [Lüpke2003]. Il mesure par MET l'excitation du mode stretching de la liaison Si-H ainsi que son chemin de désexcitation. Ces mesures lui ont permis de montrer, d'une part, qu'il pouvait y avoir une excitation directe du mode stretching et, d'autre part, que la perte d'un quanta énergétique du mode stretching se faisait par transfert de 3 quanta énergétiques au mode bending, et un phonon acoustique transverse (TA) au réseau cristallin. Il existe donc un couplage anharmonique entre les modes d'excitation stretching et bending de la liaison Si-H, permettant ainsi de donner au mode bending un nombre de quanta énergétique N compris entre 1 et 20, comme c'est le cas pour notre mécanisme de type MM. Ce mécanisme est illustré par la **Figure 3-21**, où l'on peut observer une

illustration du couplage anharmonique existant entre les deux puits de potentiel représentant la transition de la liaison Si-H depuis un état lié vers un état libre (liaison rompue) pour les modes d'excitations stretching et bending.

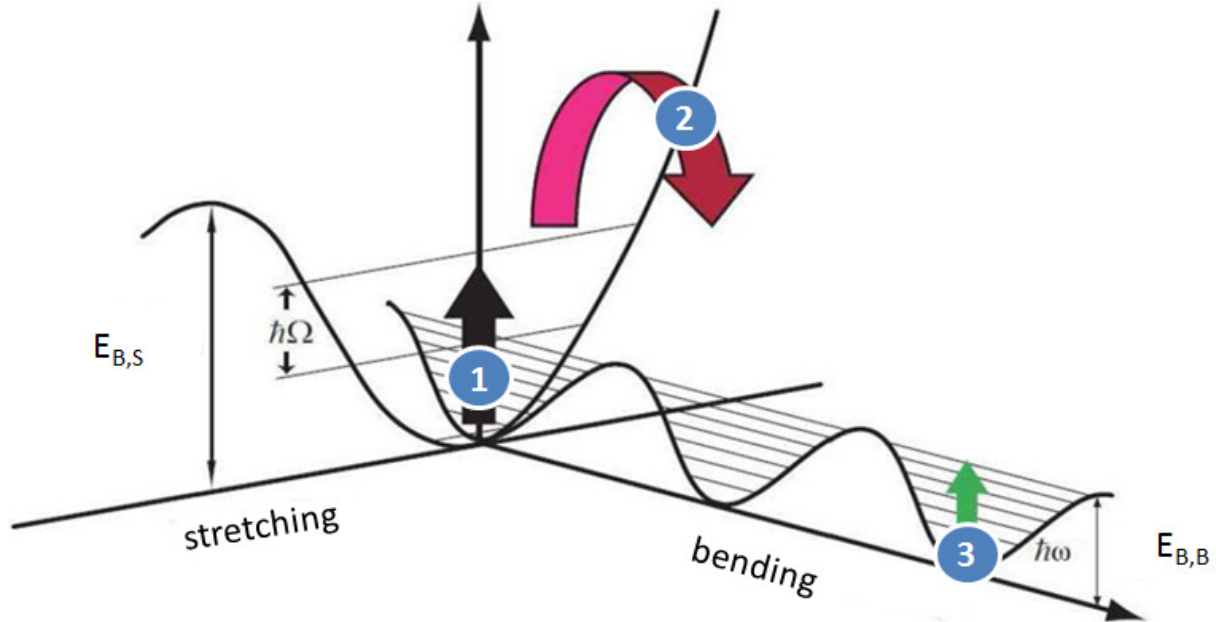


Figure 3-21 : Illustration schématique du couplage anharmonique existant entre les modes d'excitations stretching et bending de la liaison Si-H. 1) Excitation directe du mode stretching. 2) Désexcitation du mode stretching avec transfert d'énergie vers le mode bending. 3) Excitation du mode bending par couplage anharmonique avec le mode stretching [Ueba2005].

Nous considérerons par la suite le cas plus général permettant des transferts d'un nombre N de quanta énergétiques, avec N compris entre 1 et 20. Afin d'obtenir le taux de ruptures de liaisons Si-H, il nous faut calculer l'occupation du dernier état lié. Pour un niveau énergétique k du puits de potentiel de la liaison Si-H, les mécanismes qui vont participer à l'augmentation de la densité d'occupation de ce niveau (notée n_k) ainsi que ceux contribuant à sa diminution, sont représentés **Figure 3-22a-b**. En ce qui concerne l'augmentation de l'occupation, une contribution provient de la désexcitation du niveau $k+1$. Les autres contributions proviennent de l'excitation de l'ensemble des niveaux énergétiques en dessous du niveau k , avec transfert d'un nombre de quanta énergétique allant de 1 (pour une excitation depuis le niveau $k-1$) à k (pour une excitation depuis le niveau 0). Un raisonnement similaire peut être fait pour les mécanismes contribuant à la diminution de l'occupation du niveau (**Figure 3-22b**), ce qui nous permet d'écrire l'équation de variation de l'occupation du niveau k :

$$\frac{dn_k}{dt} = \sum_{i=1}^k P_{up,i} \cdot n_{k-i} + P_{down,1} \cdot n_{k+1} - \left(\sum_{i=1}^{20-k} P_{up,i} \cdot n_k + P_{down,1} \cdot n_k \right) \quad 3-47$$

où $P_{up,i}$ est la probabilité de transférer i quanta énergétique à la liaison, et $P_{down,1}$ la probabilité que la liaison perde un quantum énergétique. **Il est important de noter ici que le SP, MP ainsi que les modes**

de dégradation entre ces deux extrêmes sont unifiés dans cette équation modélisant notre MM. La résolution de cette équation en régime stationnaire nous permet d'obtenir l'occupation du dernier niveau lié (n_{20}). Le taux de rupture de liaison Si-H s'écrira alors comme le produit de la densité d'occupation du dernier état lié, multiplié par la probabilité d'émission de l'atome d'hydrogène :

$$R_{MM} = n_{20} \cdot P_{emi} \quad 3-48$$

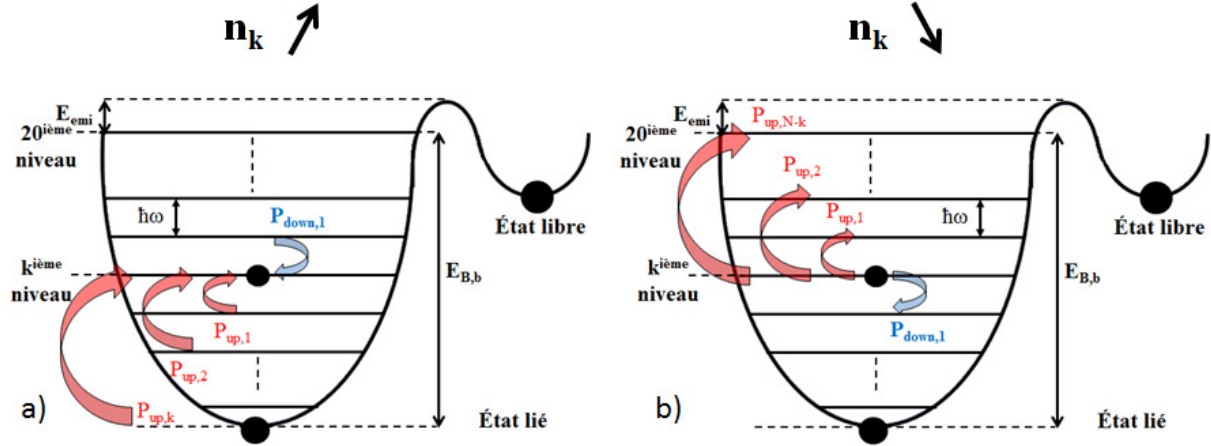


Figure 3-22 : Illustration schématique des mécanismes contribuant à l'augmentation a) ainsi qu'à la diminution b) de l'occupation du $k^{ième}$ niveau.

$P_{up,i}$ et $P_{down,1}$ peuvent être exprimés d'une façon similaire au modèle MP :

$$P_{up,i} = \omega_e \cdot \exp\left(-\frac{\hbar \cdot \omega}{k \cdot T}\right) + s_0 \cdot R_{it-MM,i} \left(\frac{Id}{q}\right) \quad 3-49$$

$$P_{down,1} = \omega_e + s_0 \cdot R_{it-MM,1} \left(\frac{Id}{q}\right) \quad 3-50$$

où $R_{it-MM,i}$ est l'excitation induite par porteurs, donnant i quanta énergétiques à la liaison Si-H, $R_{it-MM,1}$ est la désexcitation induite par porteurs, prenant un quanta énergétique à la liaison Si-H, et s_0 une constante donnant le poids relatif des mécanismes d'excitation/désexcitation induits par porteurs devant les mécanismes thermiques. $R_{it-MM,i}$ peut s'écrire suivant une forme similaire à l'équation 3-45 :

$$R_{it-MM,i} = \int_E^\infty f(E) \cdot g(E) \cdot v(E) \cdot S_{it,i} \cdot dE \quad 3-51$$

où $S_{it,i}$ est la probabilité qu'à un porteur d'interagir avec la liaison Si-H, et de lui transférer i quanta énergétiques.

Comme il n'existe pas d'expression théorique permettant de décrire $S_{it,i}$, nous avons proposé une méthode expérimentale permettant de la déterminer [MamyRandriamihaja2012a]. On propose de classifier les conditions de stress HC par mode de dégradation dominant, c'est-à-dire par nombre de porteurs minimum nécessaire pour rompre la liaison. On reprend pour cela l'équation 3-46 et les données de la Figure 3-20 pour lesquelles on peut identifier deux modes intermédiaires entre le mécanisme de dégradation SP et MP, impliquant 2 porteurs et 4 porteurs pour rompre la

liaison Si-H (**Figure 3-23**). Cela nous permet de définir des seuils de courant pour identifier ces quatre modes de dégradation.

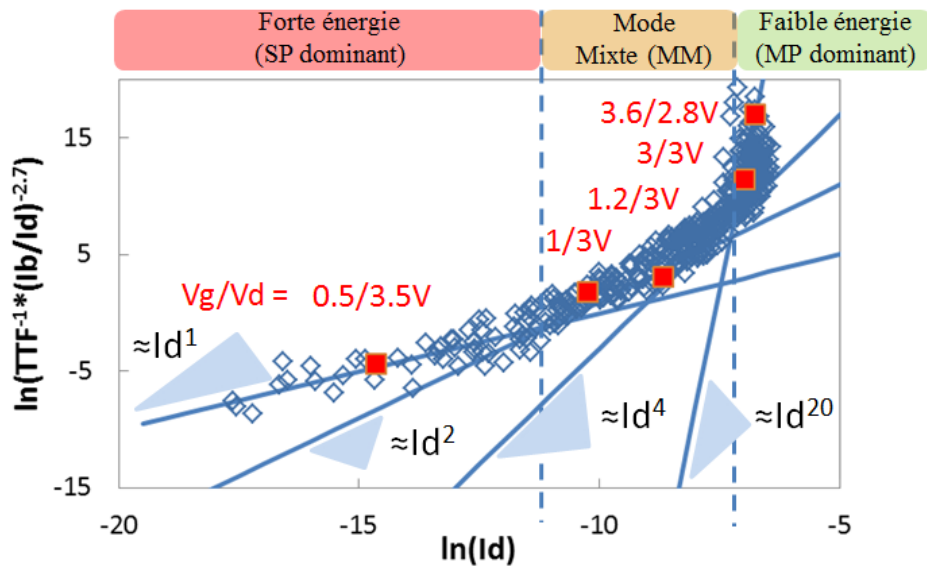


Figure 3-23 : Mesure de la dépendance du taux de dégradation en courant, à partir de mesures de TTF sur NMOS, permettant d’identifier les régimes de courant pour lesquels le SP et MP dominant la dégradation, ainsi que les mécanismes mettant en jeu deux et quatre porteurs pour rompre la liaison Si-H.

Si l’on regarde à présent la théorie développée pour modéliser le taux de désorption d’un atome induit par m porteurs, on peut écrire [Ueba2011] :

$$R_m \approx \frac{1}{TTF} = (Id \cdot S_{it,20/m})^m \quad 3-52$$

Ce qui nous permet donc d’écrire $S_{it,m}$ sous la forme [MamyRandriamihaja2012a] :

$$S_{it,m} = \frac{1}{\sqrt[m]{TTF \cdot Id}} \quad 3-53$$

A partir de cette expression de $S_{it,m}$ et de notre méthodologie de classification de conditions de stress HC, on peut extraire $S_{it,m}$ de mesures de TTF et Id , comme illustré **Figure 3-24** pour les modes de dégradation par SP, MP, 2 porteurs et 4 porteurs. Rappelons ici que :

- le mécanisme de dégradation par SP met en jeu un porteur donnant 20 quanta énergétiques à la liaison Si-H ($m=20$) ;
- le mécanisme de dégradation par deux porteurs met en jeu deux porteurs donnant chacun 10 quanta énergétiques à la liaison Si-H ($m=10$) ;
- le mécanisme de dégradation par quatre porteurs met en jeu quatre porteurs donnant chacun 5 quanta énergétiques à la liaison Si-H ($m=5$) ;

- le mécanisme de dégradation par MP met en jeu 20 porteurs donnant chacun 1 quanta énergétique à la liaison Si-H ($m=1$).

Grâce à ces considérations, cela nous permet d'extraire l'expression analytique de $S_{it,m}$ en posant:

$$S_{it,m} = a_m \cdot (E - m \cdot \hbar\omega)^{m-0.5} \quad 3-54$$

$$a_m = 7.18 \cdot 10^6 \cdot \exp(-0.78 \cdot m) \quad 3-55$$

Cette méthodologie nous offre l'avantage de déterminer l'expression de $S_{it,m}$ *sans aucun paramètre d'ajustement*.

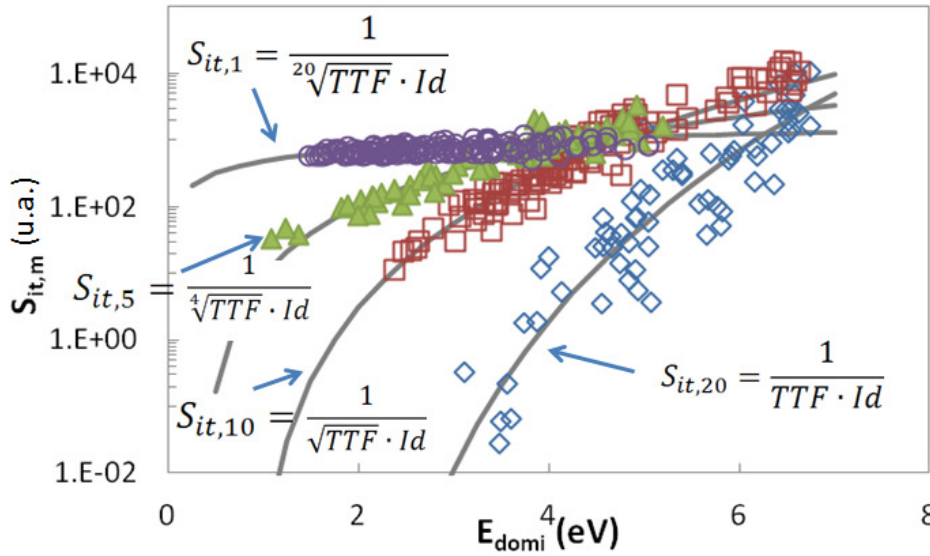


Figure 3-24 : Mesure de $1/\sqrt[m]{TTF} \cdot Id$ permettant d'extraire $S_{it-m}(E)$, pour le mécanisme de dégradation par SP ($m=20$), par deux porteurs ($m=10$), par quatre porteurs ($m=5$) et par MP (20 porteurs, $m=1$) [MamyRandriamihaja2012a]. Les traits correspondent ici au modèle analytique avec les équations 3.54 et 3.55 par rapport aux données expérimentales (labels).

Enfin, l'évolution temporelle de la densité de défauts créés s'écrit de façon similaire à l'équation 3-41 :

$$\Delta N_{it} \sim \sqrt{n_{20} \cdot P_{emi}} \cdot t^{0.5} \quad 3-56$$

L'inconvénient de ce type d'équation est qu'elle prévoit une densité de défaut pouvant tendre vers l'infini. Il est donc nécessaire d'introduire la notion de saturation de la dégradation.

2.3.5. Prise en compte de la saturation de la dégradation

Dans l'approche classiquement adoptée pour la modélisation de la dégradation HC à l'échelle microscopique, le niveau de dégradation ne converge pas vers une valeur finie. Or dans une application réelle, le nombre de liaisons Si-H pouvant être cassées est limité, et la création de défauts peut modifier les conditions de stress local et ralentir ainsi la dégradation. Seule la déplétion de liaison Si-H est prise en compte dans notre approche.

Nous introduisons le taux de création de défaut dans une forme sigmoïde :

$$\Delta N_{it} = N_0 \cdot \left(1 - \exp\left(c_0 \cdot \sqrt{n_{20} \cdot P_{emi}} \cdot t^{0.5}\right)\right) \quad 3-57$$

où N_0 est le nombre maximum de liaison Si-H et c_0 est une constante déterminant le seuil de saturation. Notre modèle propose donc une unification de l'ensemble des modes de dégradation HC dans un formalisme unique, ne nécessitant que trois paramètres d'ajustement N_0 , c_0 et s_0 (équation 3-49). La **Figure 3-25** présente des simulations de profils de défauts pour deux conditions de stress ($V_g < V_d$ et $V_g > V_d$) avec notre modèle complet MM. La simulation avec le modèle SP seul est également montrée pour la condition de stress $V_g < V_d$, afin de montrer l'ajout de dégradation dans le canal apporté par notre modèle (MM).

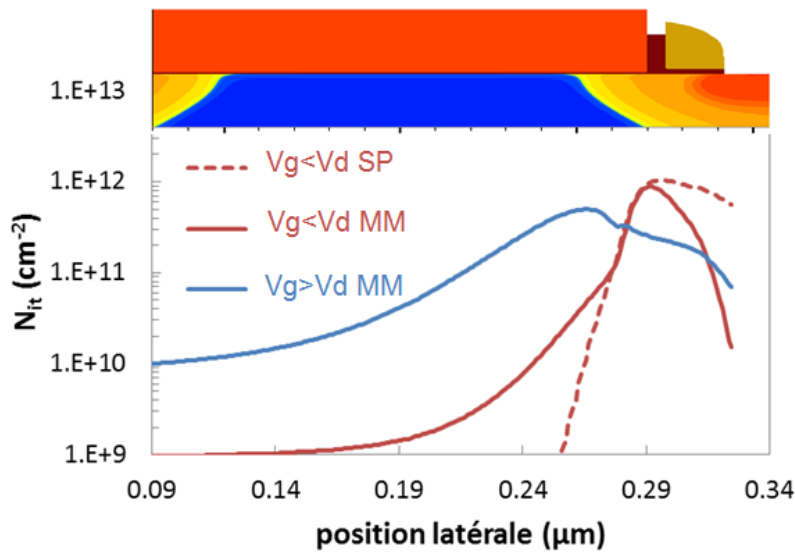


Figure 3-25 : Simulation des profils de défauts avec notre modèle MM et le modèle avec SP seul, pour deux conditions de stress ($V_g > V_d$ et $V_g < V_d$), sur un dispositif avec pour géométrie $W \times L = 10 \times 0.28 \mu m$ et $T_{ox} = 2.8 nm$.

Cela nous permettra d'expliquer la dégradation tout au long du canal, à l'interface Si-SiO₂. Mais l'oxyde de grille peut également se dégrader dans son volume, en faisant appel à un mécanisme de dégradation induit par le champ et le courant dans l'oxyde. C'est ce mécanisme que nous allons présenter dans la prochaine partie en rappelant les fondements du mécanisme de claquage des différents modèles historiques ainsi que les avancées récentes.

3. La dégradation induite par le champ et le courant dans l'oxyde : le cas de stress menant au claquage de l'oxyde de grille

3.1. Introduction

La dégradation de l'oxyde de grille dans son volume a été longtemps étudiée pour la compréhension du claquage de l'oxyde de grille. Ce phénomène de claquage se traduit par la formation d'un chemin de conduction traversant l'oxyde de grille et lui faisant ainsi perdre ses propriétés isolantes. Cependant, l'étude de ce phénomène s'est principalement limitée à la mesure du dernier évènement, à savoir l'apparition du claquage de l'oxyde. C'est à partir de mesures caractéristiques de ce dernier évènement que des modèles physiques ont été proposés pour expliquer les mécanismes de génération de défauts menant au claquage [Suñé1990, Degraeve1995, Stathis1998, Bruyere2000, Monsieur2002]. Nous nous proposons, dans cette partie, de présenter l'état de l'art des modèles de claquage de l'oxyde de grille, dans un premier temps, puis notre

approche originale consistant à modéliser la création de défauts menant au claquage dans le volume de l'oxyde.

3.2. Evolution historique des modèles de claquage de l'oxyde de grille

3.2.1. Mise en évidence expérimentale du claquage

Le claquage correspond à l'étape ultime de la dégradation de l'oxyde. Il entraîne une augmentation critique de la fuite de grille du fait de la perte des propriétés isolantes du diélectrique. Une propriété remarquable de ce phénomène est qu'il n'apparaît pas sur toute la surface d'oxyde mais localement par la création d'un chemin de conduction connectant les deux électrodes.

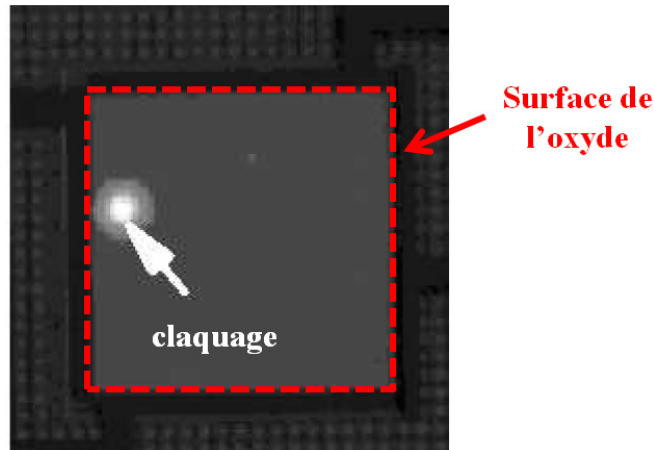


Figure 3-26 : Mise en évidence par microscopie à émission lumineuse du caractère local du claquage [Bruyère2000]. Le spot lumineux représente la partie de l'oxyde qui laisse passer le courant après claquage.

Afin de le caractériser, une contrainte à tension constante est le plus souvent utilisée. On parle de Constant Voltage Stress (CVS, **Figure 3-27**). Une tension de grille élevée est appliquée sur un transistor MOS dans un environnement à haute température (afin d'accélérer le mécanisme de dégradation) et l'évolution du courant de grille est suivie au cours de la contrainte. Le claquage se manifeste alors par un saut de courant plus ou moins abrupt après un temps caractéristique appelé temps au claquage, noté T_{BDi} .

On définit également la charge au claquage Q_{BDi} correspondant à la charge totale injectée jusqu'au claquage. Elle est associée à T_{BDi} par la relation :

$$Q_{BDi} = \int_0^{T_{BDi}} J_G(t) dt \sim T_{BDi} \cdot \bar{J}_G \quad 3-58$$

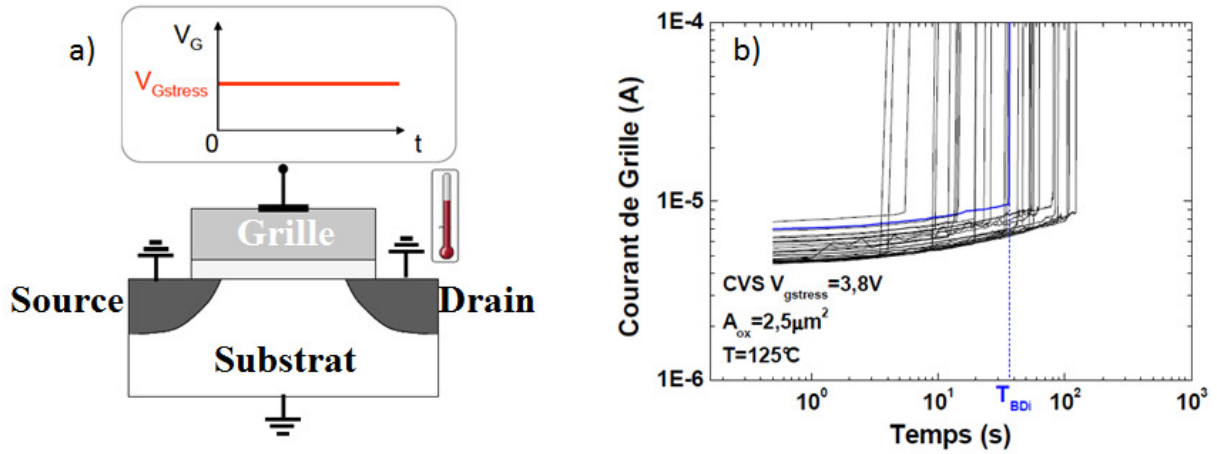


Figure 3-27 : a) Schéma de principe de la mesure CVS : contrainte à tension constante ($V_{Gstress}$) et à température élevée. b) Evolution du courant de grille sur différents dispositifs et détection du temps au claquage T_{BDi} [Rafik2008].

3.2.2. Analyse statistique du claquage

3.2.2.1. Identification du type de distribution

Comme on peut le constater sur la **Figure 3-27** les temps au claquage souffrent d'une dispersion relativement importante. La distribution statistique doit donc être prise en compte dans l'analyse des paramètres T_{BD} ou Q_{BD} . Pour décrire cet aspect statistique, les distributions de Weibull et log-normales ont toutes deux été proposées. Cependant, un certain nombre de résultats expérimentaux et théoriques ont finalement conduit à l'utilisation généralisée de la distribution de Weibull [Rafik2008]. Notamment, comme reporté sur la **Figure 3-28**, une étude statistique menée sur près de 1000 échantillons permet de justifier ce choix [Wu2000].

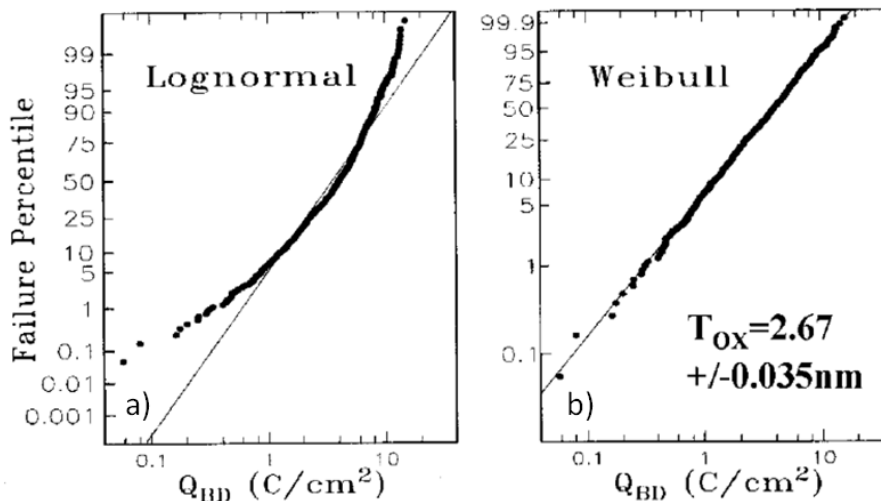


Figure 3-28 : Confrontation des distributions log-normale a) et de Weibull b) avec les résultats expérimentaux de la charge au claquage Q_{BD} obtenus sur près de 1000 transistors. D'après [Wu2000].

3.2.2.2. Description de la distribution de Weibull

Pour la variable t considérée, la distribution de Weibull prévoit une densité de probabilité de la forme :

$$f(t) = \frac{\beta}{\eta} \cdot \left(\frac{t}{\eta}\right)^{\beta-1} \cdot \exp\left(-\left(\frac{t}{\eta}\right)^\beta\right) \quad 3-59$$

Où β est appelée la pente de Weibull et η la durée de vie caractéristique de la distribution à 63%, également notée $t_{63\%}$.

Dans le cas du claquage, $f(t)$ représente la densité de probabilité qu'un transistor subisse un claquage à l'instant t de la contrainte. Du point de vue de la fiabilité il est donc plus logique de définir la proportion de transistors ayant subi un claquage entre le début de la contrainte et cet instant t . Il suffit alors pour cela d'intégrer l'équation 3-59 entre 0 et t , soit :

$$F(t) = \int_0^t f(u) du = 1 - \exp\left(-\left(\frac{t}{\eta}\right)^\beta\right) \quad 3-60$$

$F(t)$ qui correspond à la fonction de répartition est plus facile à déterminer expérimentalement en cumulant à chaque instant les échantillons ayant déjà claqué. Enfin, pour rendre cette fonction plus conviviale, une échelle dite échelle de Weibull est définie :

$$W(F) = \ln(-\ln(1-F)) \quad 3-61$$

En effet, dans cette représentation l'équation 3-60 devient :

$$W(F) = \beta \cdot \ln\left(\frac{t}{\eta}\right) = -\beta \cdot \ln(\eta) + \beta \cdot \ln(t) \quad 3-62$$

Ainsi, le tracé de $W(F)$ en fonction de $\ln(t)$ est une droite de pente β (d'où son appellation de pente de Weibull) et d'ordonnée à l'origine $-\beta \cdot \ln(\eta)$.

3.2.3. Le modèle de percolation

3.2.3.1. Historique

L'observation de la nature localisée du claquage dans le diélectrique (**Figure 3-26**), a fait naître l'idée de la formation d'un chemin de conduction à travers le diélectrique par des défauts. Suñé et al. proposent alors de décrire par une approche analytique et combinatoire, la formation d'un chemin de conduction à partir de défauts générés aléatoirement dans le diélectrique [Sune1990]. Ce principe est alors repris par Degraeve qui le généralise à trois dimensions donnant ainsi naissance au fameux modèle de percolation. [Degraeve1995]. Cette approche de percolation permet notamment de retrouver conformément aux observations expérimentales, la loi de probabilité de Weibull. Par la suite, ce concept de percolation se généralise et subit différentes améliorations. [Degraeve1998, Stathis1999]. Notamment, Suné propose une description simplifiée qui permet d'appréhender son principe et de retrouver les équations de base [Sune2001]. Comme illustré sur la **Figure 3-29**, il schématise le diélectrique par des cellules cubiques de côté a_0 pouvant

chacune renfermer un défaut. Au cours de la contrainte, les cellules se remplissent aléatoirement jusqu'à ce qu'une colonne de cellules soit remplie correspondant alors au claquage.

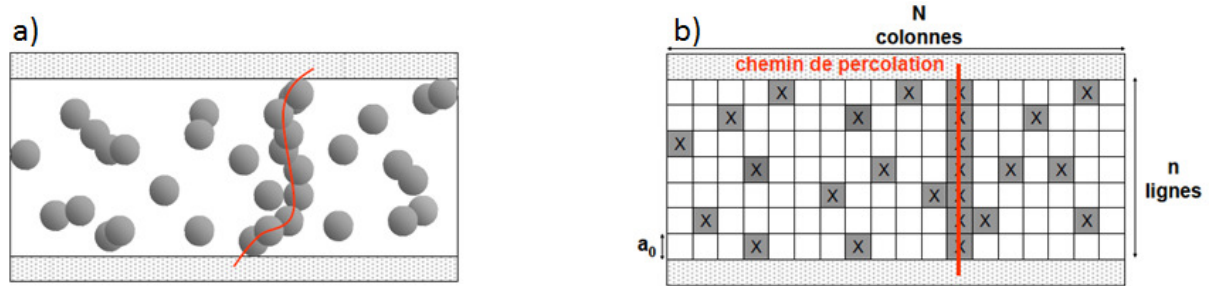


Figure 3-29 : Confrontation des distributions log-normale a) et de Weibull b) avec les résultats expérimentaux de la charge au claquage Q_{BD} obtenus sur près de 1000 transistors. D'après [Wu2000].

3.2.3.2. Description du modèle

Si λ est la probabilité pour qu'une cellule soit défaillante (ce qui correspond à la fraction de cellules défaillantes), la probabilité de formation d'un chemin de percolation est :

$$F_{perc} = \lambda^n \quad 3-63$$

Etant donné que le diélectrique compte N colonnes, la probabilité pour qu'il n'y ait pas de chemin de percolation (critère de non défaillance) est donnée par :

$$1 - F_{BD} = (1 - \lambda^n)^N \quad 3-64$$

D'où :

$$W_{BD}(\lambda) = \ln(-\ln(1 - \lambda^n)^N) \sim \ln(N) + n \cdot \ln(\lambda) \quad 3-65$$

La probabilité de génération de défauts λ est estimée à partir d'une loi en puissance de la charge injectée :

$$\lambda = \xi \cdot Q^\alpha \quad 3-66$$

Où ξ est un facteur indépendant de la charge. Concernant la valeur de α , certains auteurs proposent de l'extraire à partir des mesures de SILC (Stressed Induced Leakage Current). L'hypothèse d'un lien entre le SILC et le claquage a été émise [Sune2001], montrant que le SILC pouvait être un phénomène précurseur au claquage [Bruyere2000 Monsieur2002]. Différentes valeurs sont alors proposées : $\alpha=0.26$ [Nicollian05], $\alpha=0.5$ [Degraeve1998], $\alpha=1$ [Stathis2001]. A partir de l'équation 3-65, on peut alors écrire :

$$W_{BD}(Q) = \ln\left(\frac{A_{ox}}{a_0^2}\right) + \frac{T_{ox}}{a_0} \cdot \ln(\xi) + \frac{T_{ox}}{a_0} \cdot \alpha \cdot \ln(Q) \quad 3-67$$

Dès lors, la charge au claquage ayant été décrite comme un paramètre décrivant une statistique de Weibull, on peut écrire, par analogie avec l'équation **3-62**:

$$\beta = \alpha \cdot \frac{T_{ox}}{a_0} \quad 3-68$$

De même, on définit la charge au claquage Q_{BD} comme la valeur à 63% de la distribution (η de l'équation **3-62**) :

$$Q_{BD} = \frac{1}{\xi^{\frac{1}{\alpha}}} \cdot \exp\left(-\frac{1}{\beta} \cdot \ln\left(\frac{A_{ox}}{a_0}\right)\right) \quad 3-69$$

Le paramètre λ correspond à la fraction de cellules défaillantes. Ainsi, si N_t , le nombre de défauts par unité de volume, est connu, λ peut alors s'écrire :

$$\lambda = N_t \cdot a_0^3 \quad 3-70$$

Dans le cas particulier où le claquage est atteint, on obtient :

$$\lambda_{BD} = N_{BD} \cdot a_0^3 \quad 3-71$$

où N_{BD} est la densité volumique de défauts au claquage. A partir des équations **3-66** et **3-69**, la densité de défauts au claquage peut finalement s'exprimer sous la forme [Suñé2001]:

$$N_{BD} = \frac{\xi \cdot Q_{BD}^\alpha}{a_0^3} = \frac{1}{a_0^3} \cdot \exp\left(-\frac{a_0}{T_{ox}} \cdot \ln\left(\frac{A_{ox}}{a_0^2}\right)\right) \quad 3-72$$

3.2.3.3. Apports du modèle de percolation

L'approche de percolation permet d'expliquer un certain nombre d'observations expérimentales :

- Elle permet de reproduire la distribution de Weibull ;
- L'expression de la pente de Weibull (équation **3-40**) permet de rendre compte de la décroissance linéaire avec l'épaisseur d'oxyde observée expérimentalement [Degraeve1998, Stathis1999, Alam1999] ;
- Un certain nombre d'études relatent une dépendance du T_{BD} avec la surface d'oxyde suivant une loi en puissance dont l'exposant dépend directement de la pente de Weibull [Wolters86, Nigam98]. Cette observation est en accord avec ce modèle qui prévoit, d'après les équations **3-41** et **3-30** une relation de la forme :

$$\frac{T_{BD1}}{T_{BD2}} \sim \frac{Q_{BD1}}{Q_{BD2}} = \left(\frac{A_{ox2}}{A_{ox1}} \right)^{\frac{1}{\beta}} \quad 3-73$$

Cette loi, communément appelée loi d'échelle de surface (« area scaling ») est alors largement utilisée pour ramener l'ensemble des résultats au claquage à une surface commune, ou encore pour réaliser des extrapolations en surface pour des composants de surface quelconque comme les capacités MOS et autres dispositifs à structures MOS. La **Figure 3-30** présente un exemple de cet area scaling :

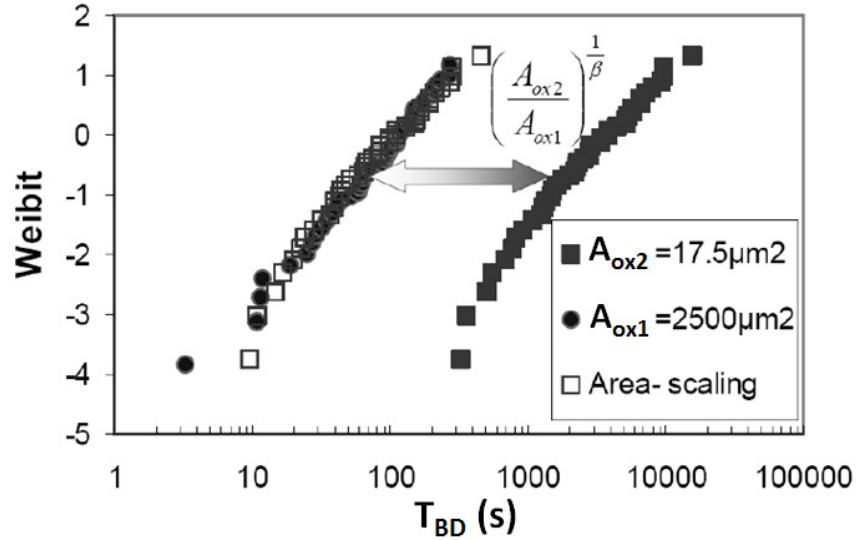


Figure 3-30 : Illustration expérimentale de la loi d'area scaling (équation 3-73). D'après [Ribes2005].

Comme nous venons de le voir, indépendamment d'une description du mécanisme de génération de défauts, le formalisme de percolation permet de rendre compte des aspects statistiques fondamentaux observés expérimentalement. Il est par conséquent adopté par l'ensemble des groupes étudiant le claquage d'oxyde. Cependant, un certain nombre de discussions portant sur certains aspects de modélisation demeurent :

- Tout d'abord, afin d'accorder les résultats expérimentaux avec les simulations, un paramètre d'efficacité de génération du chemin de percolation est introduit. [Stathis1999, Sune2001]. Ce paramètre dont la signification physique demeure floue est défini comme la probabilité pour qu'un chemin de percolation soit converti en claquage destructif et sa valeur est évaluée à 1/2000 ;
- De plus, concernant la relation entre β et T_{ox} définie par l'équation 3-69, des observations expérimentales penchent pour une relation de la forme :

$$\beta = \alpha \cdot \frac{T_{ox}}{a_0} + B \quad 3-74$$

Des valeurs de B négatives [Degraeve1998] ou positives [Sune2001] ayant été reportées.

- Concernant la dimension caractéristique des défauts, paramètre a_0 (**Figure 3-29**), différentes valeurs sont reportées : 0.4nm [**Nicollian2006**], 0.9nm [**Degraeve1998**], 1.35nm[**Alam1999**], 1.83nm [**Wu2005**], 2.7nm [**Stathis1999**] ;
- Enfin, récemment Krishnan *et al.*, tout en conservant l'approche du modèle de percolation, se sont attachés à étudier différents scénarios de formation du chemin de percolation. [**Krishnan2007**]. Parmi ces scénarios figurent notamment :
 - La création d'un chemin de percolation non colonnaire ;
 - L'implication de 2 ou plusieurs types de défauts dans la percolation ;
 - La présence de défauts pré-existants dans le diélectrique...

Il apparaît alors que ces différents scénarios peuvent être à l'origine de variations des valeurs de β , de Q_{BD} et de N_{BD} par rapport aux prédictions du modèle[**Rafik2008**].

Conjointement à ces considérations statistiques liées au modèle de percolation, la description du mécanisme de génération des défauts à l'origine de la formation du chemin de percolation apparaît indispensable. Cette compréhension pourrait d'ailleurs permettre de lever les incertitudes portant sur les paramètres définis ici. C'est sur ce point qu'ont porté nos travaux que nous présenterons au paragraphe 3.3 et dans le chapitre suivant. Nous présenterons d'abord les modèles proposés dans la littérature, qui font l'objet des trois paragraphes suivants.

3.2.4. Le modèle thermochimique

Ce modèle développé par McPherson prévoit que la génération des défauts à l'origine du claquage est gouvernée par le champ électrique. Il propose que, sous l'effet du champ électrique, les liaisons Si-O constituant l'oxyde de grille sont soumises à une contrainte qui peut aller jusqu'à la rupture de la liaison [**McPherson1998a**, **McPherson1998b**, **McPherson2000**, **McPherson2006**].

Le champ électrique appliqué au niveau du diélectrique est à l'origine d'une polarisation du "réseau" au niveau local. Cette polarisation (P) est proportionnelle au champ électrique et dépend de la susceptibilité électrique (χ) caractéristique du diélectrique :

$$\vec{P} = \chi \cdot \epsilon_0 \cdot \vec{E_{ox}} \quad 3-75$$

Cette polarisation crée, au niveau local, un champ dipolaire supplémentaire qui s'ajoute au champ macroscopique E_{ox} , conduisant à un champ local de la forme :

$$\vec{E_{loc}} = \vec{E_{ox}} + L \cdot \left(\frac{\vec{P}}{\epsilon_0} \right) = (1 + L \cdot \chi) \cdot \vec{E_{ox}} \quad 3-76$$

Où L est le facteur de Lorentz caractéristique. Malgré son caractère amorphe, l'ordre à courte distance dans le SiO_2 permet d'approximer la valeur de L à 1/3, qui correspond au cas d'un réseau cubique [**McPherson1998a**]. Le champ local ainsi exprimé induit au niveau local une force électrostatique pouvant entraîner une perturbation des cohésions atomiques au sein du diélectrique.

McPherson s'est attaché à décrire le cas de la rupture de la liaison Si-O dans le SiO_2 [McPherson2006]. La molécule élémentaire du SiO_2 est un tétraèdre dont les sommets sont formés par quatre atomes d'oxygène (O^{2-}) et au centre duquel se situe un atome de silicium (Si^{4+}). Comme indiqué sur la **Figure 3-31**, cet atome de silicium forme 1 liaison de longueur r et 3 liaisons de longueur r' avec les atomes d'oxygène.

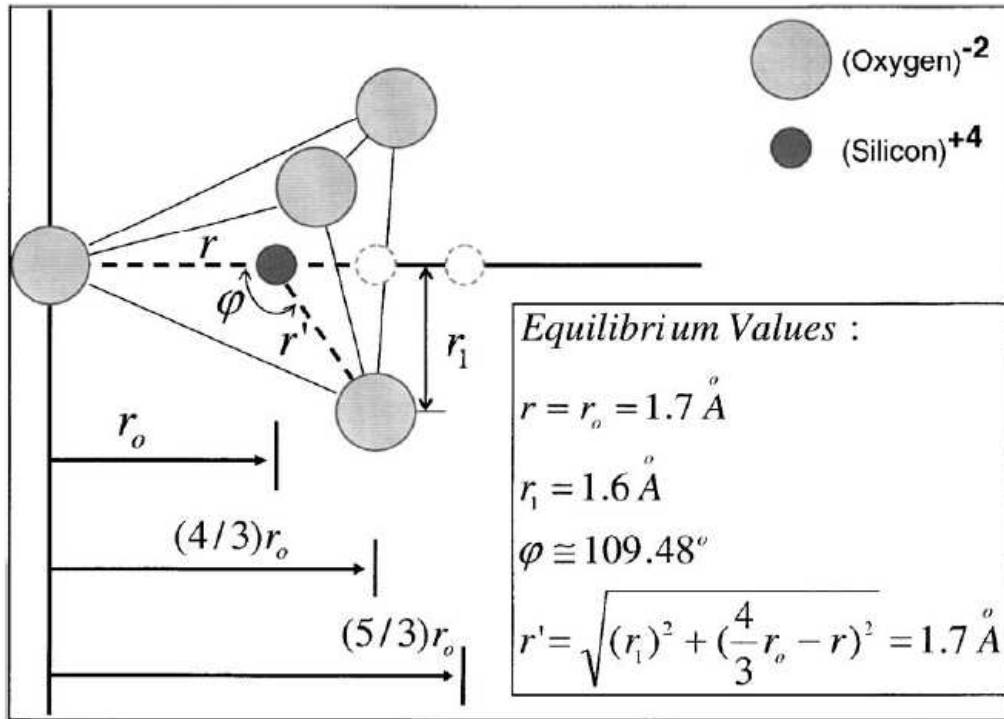


Figure 3-31 :Représentation du tétraèdre SiO_2 .D'après [McPherson2006].

L'énergie potentielle de liaison de l'atome de silicium est alors donnée par :

$$\phi_{tot}(r) = \phi(r) + 3 \cdot \phi(r') \quad 3-77$$

Afin de décrire le taux de dissociation, une réaction totale de cinétique d'ordre 1 est considérée :

$$\frac{dN}{dt} = -k_r \cdot N(t) \quad 3-78$$

Ce qui donne, après intégration, une cinétique de génération de défauts de la forme :

$$N(t) = N_0 \cdot \exp(-k_r \cdot t) \quad 3-79$$

D'après la théorie d'Arrhenius, le taux de dissociation k_r peut être exprimé par [Arrhenius] :

$$k_r = v_0 \cdot \exp\left(-\frac{\Delta H_0^*}{k \cdot T}\right) \quad 3-80$$

Où ν_0 est la fréquence caractéristique d'interaction ($\approx 10^{13} \text{s}^{-1}$) et le terme en exponentiel représente la probabilité de Boltzmann pour l'enthalpie de dissociation d'enthalpie notée ΔH_0^* .

La modélisation de l'impact du champ considère un champ parallèle au sommet du tétraèdre. Partant de cette hypothèse, le champ vu par l'atome de silicium peut être calculé (**Figure 3-32**).

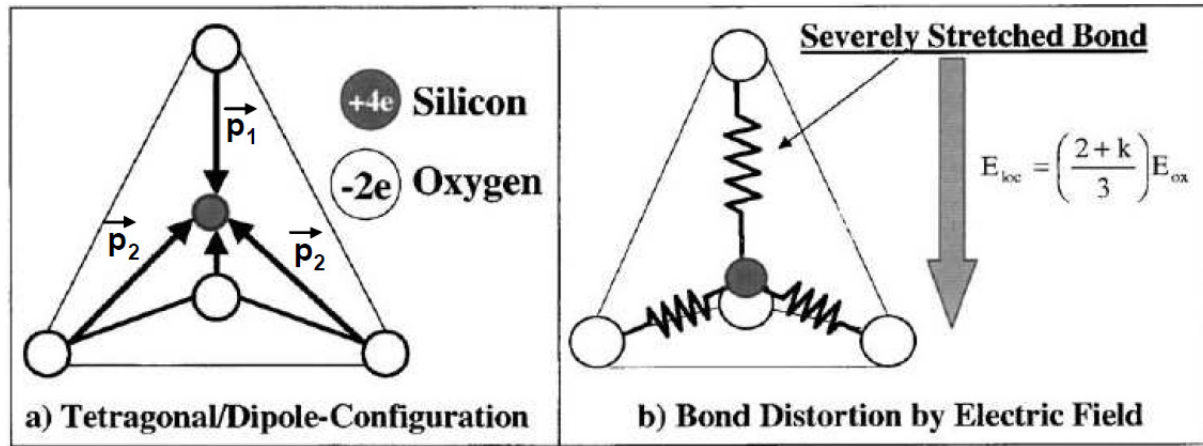


Figure 3-32 :Schématisation de l'impact du champ électrique sur le tétraèdre SiO_2 .

Sous l'effet du champ électrique l'énergie potentielle $\phi_{\text{tot}}(r)$ (équation 3-77) sera donc réduite de la quantité ϕ_E donnée par :

$$\phi_E(r) = \vec{p} \cdot \vec{E}_{\text{loc}} \quad 3-81$$

où $\vec{p}$ est le moment dipolaire de la liaison Si-O. La **Figure 3-33** représente l'énergie potentielle totale calculée pour différentes valeurs de champ électrique :

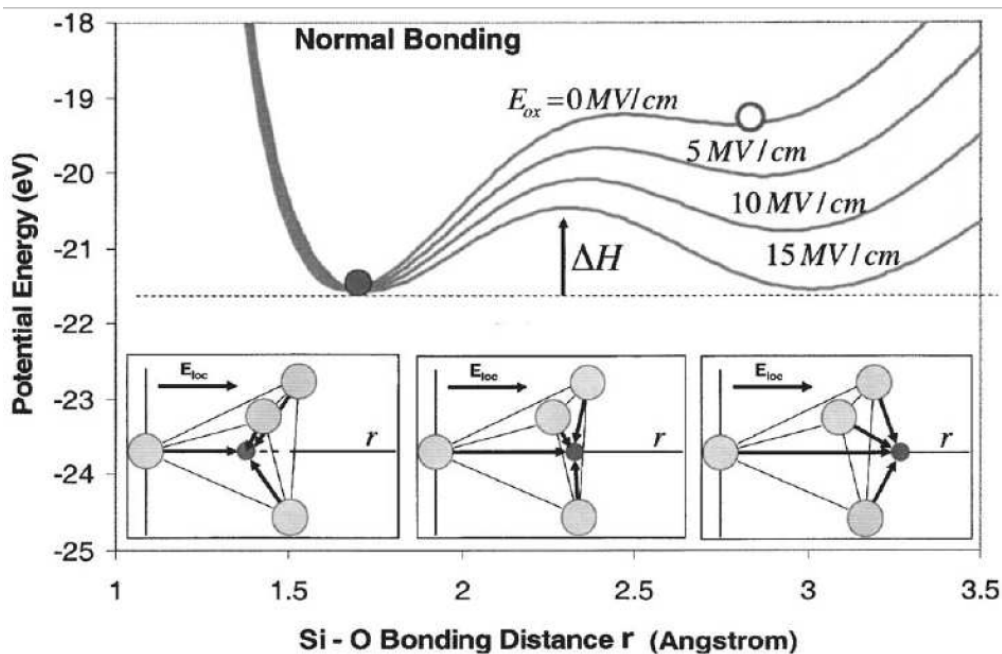


Figure 3-33 :Energie potentielle de liaison de Si-O pour différentes valeurs de champ électrique E_{ox} .

Il apparaît que l'enthalpie de dissociation H diminue lorsque le champ augmente. Son évolution est reportée dans la **Figure 3-34** qui met alors en évidence une variation linéaire de pente p_{eff} en fonction du champ (cf. encadré).

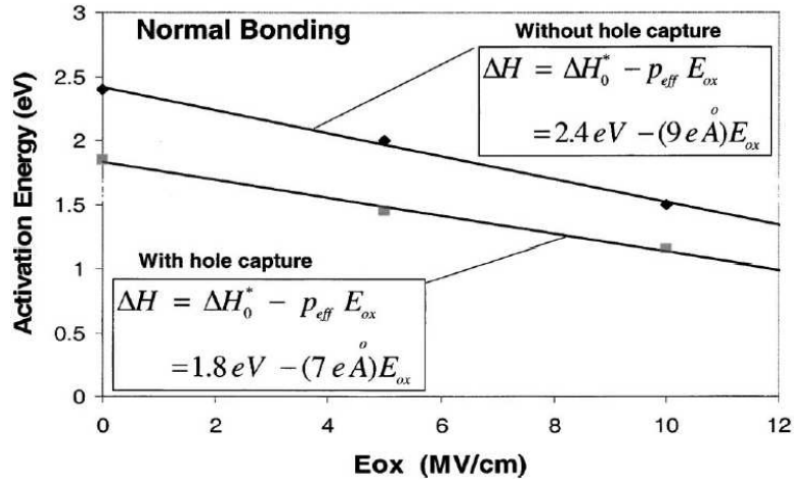


Figure 3-34 : Variation de l'enthalpie de dissociation ΔH associée à la Figure 3-33 en fonction de E_{ox} et dans le cas où un trou est capturé par le complexe. D'après [McPherson2006].

A partir de cette relation et d'après l'équation 3-67, le taux de réaction s'exprime alors par :

$$k_r = v_0 \cdot \exp \left(-\frac{\Delta H_0^* - p_{eff} \cdot E_{ox}}{k \cdot T} \right) \quad 3-82$$

Le claquage de l'oxyde sera atteint lorsqu'une quantité de défauts critique N_{BD} sera atteinte, définissant ainsi d'après l'équation de cinétique 3-79, le temps au claquage T_{BD} par :

$$N_{BD} = N_0 \cdot \exp (-k_r \cdot T_{BD}) \quad 3-83$$

Soit une expression du temps au claquage de la forme :

$$T_{BD} = T_0 \cdot \exp \left(-\frac{p_{eff}}{k \cdot T} \cdot E_{ox} \right) \quad 3-84$$

Avec :

$$T_0 = \ln \left(\frac{N_0}{N_{BD}} \right) \cdot \frac{1}{v_0} \quad 3-85$$

Il est intéressant de noter que ce modèle prévoit une dépendance en $\exp(E)$ du temps au claquage (d'où son appellation de "modèle en E") dont le facteur d'accélération en champ dépend de la valeur de p_{eff} extraite et de la température :

$$\gamma_{eff} = \frac{p_{eff}}{k \cdot T} \quad 3-86$$

Bilan du modèle thermochimique :

Le paramètre clé de ce modèle de claquage est donc finalement le paramètre p_{eff} . Il correspond à l'abaissement de la barrière de potentiel avec le champ et définit alors le facteur d'accélération en champ γ_{eff} du T_{BD} . Dans le cas théorique traité par McPherson, la valeur de p_{eff} extraite est de $9\text{e}\text{\AA}$ (cf. **Figure 3-34**). Ainsi, pour une température de 125°C , un facteur d'accélération $\gamma_{\text{eff}}=2.62\text{cm/MV}$ est prévu.

Cependant, ce modèle rencontre de sérieuses difficultés pour expliquer bon nombre de résultats expérimentaux et certaines de ses hypothèses de base sont mises en doute. Il suppose que le claquage dépend uniquement du champ et du temps de stress, ce qui implique que l'injection de porteurs dans l'oxyde, ou encore le courant tunnel au travers de l'oxyde, ne jouent aucun rôle dans le mécanisme de claquage. Ce qui est en contradiction avec de nombreuses évidences expérimentales qui montrent que la densité de courant ainsi que l'énergie des porteurs jouent un rôle dans le mécanisme de claquage [Vogel2000, Umeda1997, DiMaria1999, Selmi2003]. En particulier, certaines mesures permettant d'augmenter le courant à champ constant ont démontré la dépendance de T_{BD} en courant. Un modèle complet nécessitera donc de prendre en compte l'effet du champ et du courant de grille, c'est l'approche que nous avons suivie et qui sera présentée au paragraphe 3.3.

3.2.5. Les modèles de libération d'hydrogène

Ce modèle part de la constatation faite que l'injection d'espèces hydrogénées dans le diélectrique a un impact similaire à celui observé lors de contraintes électriques. [Stathis1994, Stahlbush1995]. Dès lors, l'hypothèse que des atomes d'hydrogène libérés au cours de la contrainte sont responsables du claquage a été émise [DiMaria1995]. Le principe de ce mécanisme est illustré dans la **Figure 3-35** ci-dessous :

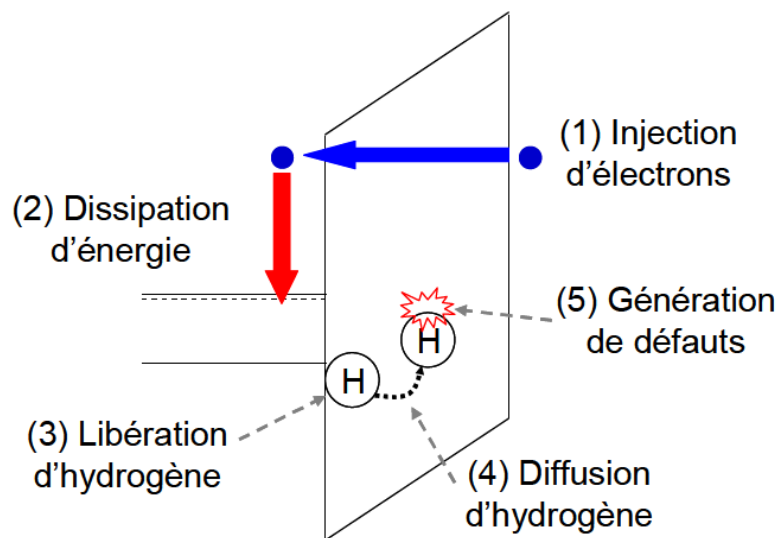


Figure 3-35 : Schéma de principe du mécanisme de claquage par libération d'hydrogène [Rafik2008].

Parmi les différentes étapes décrites dans la **Figure 3-35**, 3 étapes clés doivent être décrites de façon indépendante :

- La réaction de libération d'hydrogène (étape 3) : dans le cadre du claquage, la libération d'hydrogène est considérée comme provoquée par l'énergie cédée par les électrons injectés (étape 2) ;
- La diffusion d'hydrogène : le caractère limitant de la diffusion d'hydrogène est discuté et dépendra notamment de la nature chargée ou non de l'espèce hydrogénée diffusante ;
- La génération des défauts d'oxyde : la deuxième réaction, à l'origine de la génération du défaut dans l'oxyde, doit également être décrite en s'efforçant notamment d'identifier la nature du défaut en jeu.

Il est nécessaire de discriminer ces trois mécanismes afin de déterminer lequel est limitant et gouvernera alors la génération des défauts. Nous nous proposons donc tout d'abord de les discuter indépendamment.

La réaction de libération d'hydrogène :

De la même manière que pour les stress HC, la libération d'hydrogène est gouvernée par les mécanismes de rupture de liaisons Si-H. Les auteurs ont considérés les deux modes d'excitation (bending et stretching) ainsi que les deux mécanismes de rupture opposés (SP et MP), pour finalement retenir un mécanisme dominant de type MP excitant le mode stretching [Ribes2005].

L'équation Eq 3-77 est utilisée pour modéliser le taux de dissociation de l'excitation multivibrationnelle (R_{MP}) en fonction du courant (I_g) :

$$R_{MP} = \tau_e^{\frac{E_B}{n \cdot \hbar \cdot \omega} - 1} \cdot \frac{E_B}{n \cdot \hbar \cdot \omega} \cdot \left(f_{in} \cdot \frac{I_g}{q} \right)^{\frac{E_B}{n \cdot \hbar \cdot \omega}} \quad 3-87$$

où τ_e est la constante de temps de désexcitation du mode stretching, $n \cdot \hbar \cdot \omega$ est l'énergie fournie par un électron (n est un entier), E_B est l'énergie de barrière du mode stretching, I_g est le courant de grille, et f_{in} est la partie inélastique du courant (i.e. la part de porteurs interagissant avec la liaison Si-H, l'équivalent de S_{it} pour le cas HC). Il est intéressant de remarquer que chaque porteur peut apporter plus d'un quanta énergétique à la liaison. Cette équation est donc assimilable au calcul simplifié d'un taux de rupture de liaison Si-H par MM que nous avons précédemment abordé section 2.2.5. L'utilisation du MM est ici nécessaire, en effet les porteurs n'ont pas suffisamment d'énergie pour rompre la liaison en une seule interaction (SP) et la densité de courant de grille est trop faible pour déclencher le mécanisme de dégradation par MP.

La diffusion de l'hydrogène :

Afin de diffuser d'un site à l'autre, la hauteur de barrière à franchir par l'hydrogène est de l'ordre de 0.2eV seulement [Tuttle2000]. De plus, dans le cas d'une espèce hydrogénée chargée, la diffusion dans l'oxyde peut être avantageusement assistée par le champ électrique. Il apparaît donc tout d'abord nécessaire d'identifier la nature de l'espèce hydrogénée libérée lors d'une excitation par les porteurs. A ce titre, Nicollian et al. proposent des espèces H^+ et H^0 [Nicollian2006].

La génération de défauts dans l'oxyde :

D'après différents auteurs, l'hydrogène libéré dans l'oxyde est alors à l'origine de la génération de défauts par dissociation des lacunes d'oxygène [Blöch1999, Stathis2001, Ribes2005, Nicollian2006]. La réaction proposée conduit à la formation d'un centre E' :



L'enthalpie de cette réaction est estimée à 1.5eV environ [Blöch1999].

Ce modèle à l'avantage de prendre en compte la contribution du courant dans le mécanisme de génération de défauts, mais il a pour inconvénients de ne pas prendre en compte l'effet du champ (au travers de la réduction de l'énergie de barrière) et de nécessiter la présence d'hydrogène pour créer ces défauts.

Nous présenterons, dans le paragraphe suivant, le modèle que nous avons développé, combinant l'effet du champ et du courant pour expliquer le mécanisme de création des défauts.

3.3. Modélisation de la dégradation menant au claquage de l'oxyde à l'échelle microscopique

Nous avons pu voir, dans la partie précédente, que différents modèles ont été proposés pour modéliser la dynamique de création de défauts menant au claquage de l'oxyde, avec des dépendances en champ et/ou en courant. Mais ces modèles se basent essentiellement sur des constatations expérimentales de dérives de paramètres liés au claquage, tel que la charge au claquage Q_{BD} , en fonction du champ ou du courant, sans donner de comparaison avec des mesures des défauts créés. Dans cette partie, nous nous proposons de présenter un modèle de création de défauts dans le volume de l'oxyde assisté par le champ dans l'oxyde et par le courant de grille, permettant une transmission d'énergie par courant TAD. Ce modèle sera validé dans le chapitre suivant, par des mesures de distribution de défauts dans le volume de l'oxyde.

3.3.1. Génération de défauts assistée par le champ dans l'oxyde et par le courant de grille

3.3.1.1. Présentation du modèle

Notre modèle repose sur la combinaison de l'effet du champ sur l'énergie de barrière de la liaison atomique à rompre, et l'effet du courant de porteurs, venant apporter l'énergie final nécessaire pour rompre la liaison. Nous avons vu dans le deuxième chapitre qu'il existait deux types de défauts :

- les défauts d'interfaces (centres Pb), issues de la rupture de liaisons Si-H ;
- les défauts profonds de l'oxyde (centres E'), issues de la rupture de liaison Si-Si.

Il est nécessaire de spécifier les points importants de notre modèle :

- (1) La formation d'un chemin de percolation au travers de l'oxyde (entre le canal et la grille) nécessite une contribution de ces deux types de défauts. On considérera donc les dynamiques de créations de défauts d'interfaces (N_{it}) et de défauts profonds de l'oxyde (N_{ot}), issues respectivement de la rupture de liaisons Si-H et Si-Si.

- (2) Etant donné que la densité de courant de grille est trop faible pour permettre un mécanisme de rupture de type MP, on considèrera uniquement le mécanisme SP (la liaison atomique est rompue en une seule interaction).
- (3) Dans le cas des stress HC, l'énergie des porteurs est acquise grâce à l'accélération du champ latéral. Pour les conditions menant au claquage ($V_d=0V$), tous les porteurs ont approximativement la même énergie, à savoir celle du premier niveau quantique occupé au-dessus de la bande de conduction, pour les électrons, et en dessous de la bande de valence pour les trous.
- (4) On considère une distribution de précurseurs, servant de point de passage pour un courant TAD. Nous faisons l'hypothèse qu'un porteur donnera à une liaison l'énergie perdue lors de la transition multiphonon, telle que décrite dans le deuxième chapitre.

Il nous faut à présent exprimer la distribution des précurseurs aux défauts de type N_{it} et N_{ot} , l'énergie transférée par courant TAD ainsi que l'effet du champ sur l'énergie de barrière de la liaison.

3.3.1.2. Distribution des précurseurs aux N_{it} et N_{ot}

Les liaisons Si-H sont issues de la passivation de liaisons pendantes de silicium, majoritairement présentes dans la couche d'interface du SiO_2 . L'épaisseur de cette couche d'interface a été estimée entre 3 et 8Å, comme illustré **Figure 3-36a**. Nous avons choisi d'approximer la distribution de précurseurs aux $N_{it}(P_{N_{it}})$ par une gaussienne (**Figure 3-36b**) :

$$P_{N_{it}}(z) = p_0 \cdot \exp\left(-\frac{1}{2} \cdot \left(\frac{z - z_m}{\sigma_z}\right)^2\right) \quad 3-89$$

où p_0 est la densité maximum de précurseurs (prise égale à 1), z_m est la position moyenne des précurseurs (prise à 0.1nm de l'interface Si/ SiO_2) et σ_z l'écart type de la distribution ($\sigma_z = 0.3nm$).

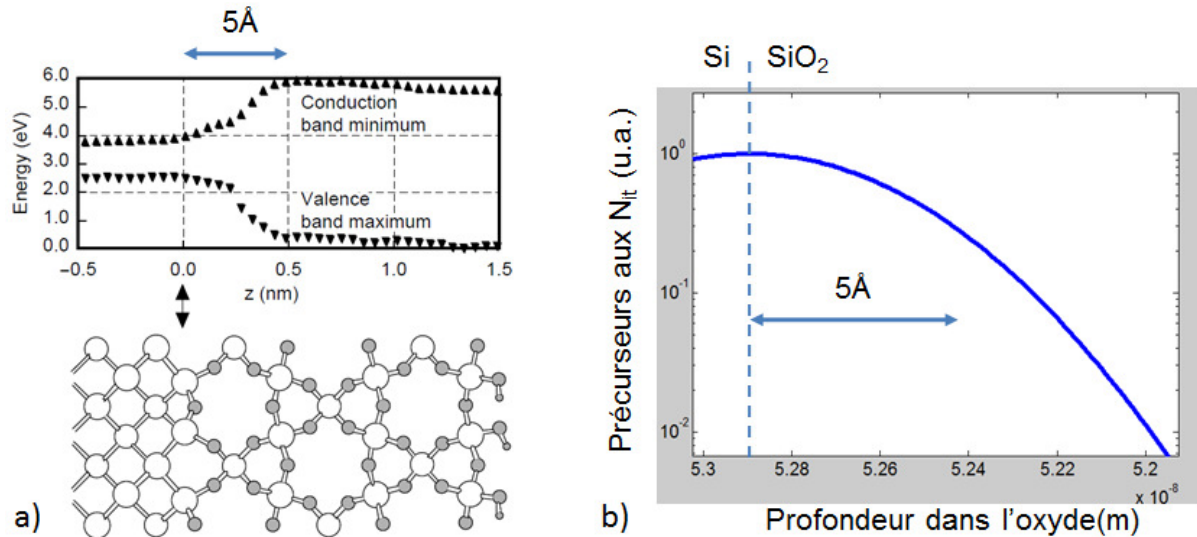


Figure 3-36 :a) Simulation de la variation des bandes de conduction et valence lors de la transition Si/ SiO_2 , montrant une couche d'interface de l'ordre de 5Å [Kaneta2003].b) Distribution de précurseurs utilisée dans notre modèle.

Les précurseurs aux N_{ot} sont considérés répartis de façon uniforme en profondeur. Leur distribution en énergie est basée sur les simulations de densités d'états (density of states) réalisées par Kaneta (**Figure 3-37a**), à partir desquels nous avons choisi d'approximer la densité de précurseurs de N_{ot} par (**Figure 3-37b**) :

$$P_{N_{ot}}(z) = p_0 \cdot \exp\left(-\frac{1}{2} \cdot \left(\frac{E - E_m}{\sigma_E}\right)^2\right) \quad 3-90$$

où :

- p_0 est la densité maximum de précurseur (prise égale à 1),
- E_m est la position moyenne des précurseurs (prise à 4.53eV depuis la bande de valence du SiO_2)
- σ_E l'écart type de la distribution ($\sigma_E = 0.34\text{eV}$).

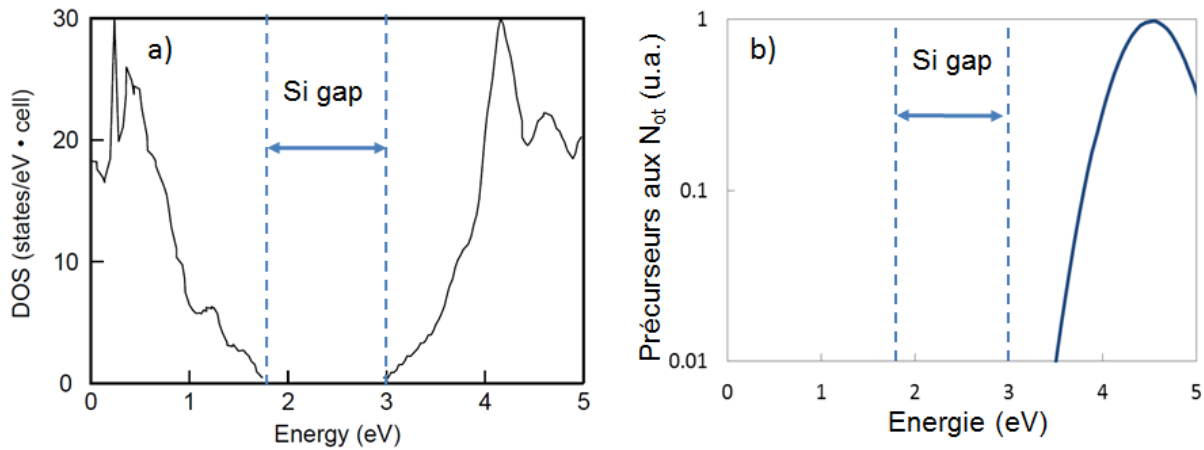


Figure 3-37 : a) Densité d'états (« density of state », DOS) simulée en l'absence de liaison pendante [Kaneta2003]. b) Distribution de précurseurs utilisée dans notre modèle pour les défauts profonds de l'oxyde.

3.3.1.3. Énergie transférée par courant TAD

Nous avons décrit dans le deuxième chapitre le mécanisme de capture de porteurs assisté par transition multiphonon. Lors de cette transition, le porteur perd de l'énergie qui est transmise au réseau localement, autour du point de capture (comme illustré **Figure 3-38a**). Nous faisons l'hypothèse que cette énergie est apportée aux liaisons pour les casser. L'énergie transférée à la liaison sera donc la différence entre le niveau énergétique du porteur dans la bande de conduction (ou de valence) avec le niveau énergétique du précurseur mis en jeu dans le courant TAD :

$$\Delta E = E_0 - E_T \quad 3-91$$

Quant à la probabilité d'interaction d'un porteur avec une liaison pour lui transmettre de l'énergie, nous considérons qu'elle est proportionnelle aux taux de capture (τ_c), calculé suivant l'approche décrite au deuxième chapitre (**Figure 3-38b**).

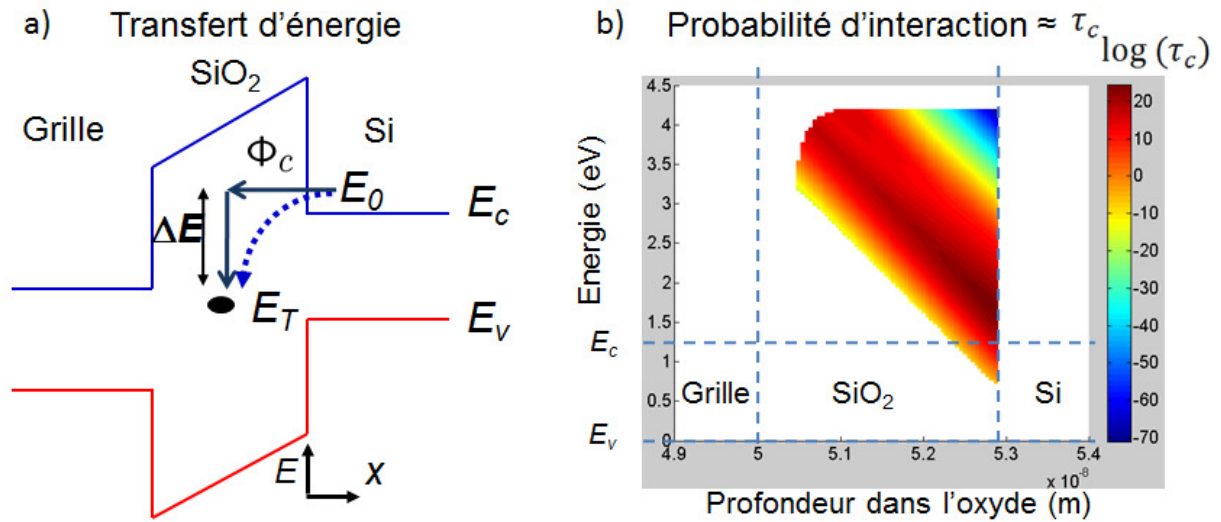


Figure 3-38 : a) Illustration schématique du mécanisme de capture assisté par transition multiphonon permettant de transmettre l'énergie ΔE localement pour rompre la liaison. b) Tracé du taux de capture en fonction de la profondeur et de l'énergie, pour une tension $V_g=4V$, sur un dispositif avec $T_{ox}=2.8nm$.

3.3.1.4. Effet du champ sur l'énergie de barrière de la liaison Si-H ou Si-Si

Nous avons vu dans le modèle thermochimique de McPherson que le champ dans l'oxyde avait pour effet de diminuer l'énergie de barrière des liaisons. Il a déterminé dans ses travaux la dépendance de l'énergie de barrière de la liaison Si-O [McPherson2006] (Figure 3-34). V. Huard a également étudié l'effet du champ sur l'énergie de barrière de la liaison Si-H [Huard2005] comme le montre la Figure 3-39 obtenue dans le cas du modèle en réaction limitée, basé sur une distribution de type Fermi pour l'énergie d'activation de la dissociation de la liaison Si-H [Huard 2005-2007].

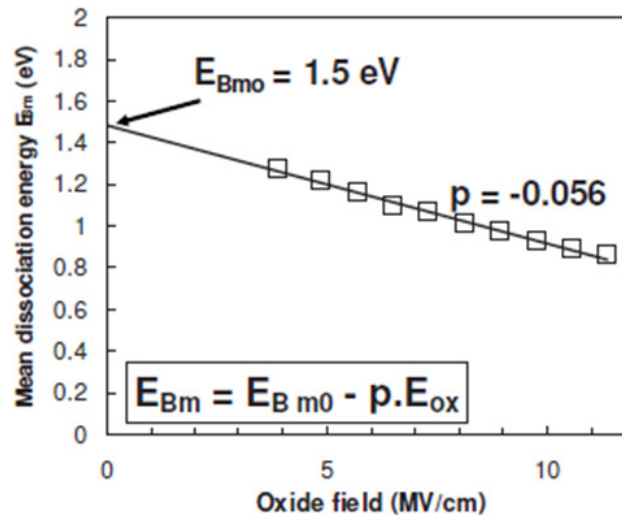


Figure 3-39 : Energie moyenne de dissociation de la liaison Si-H, extraite à 125°C, en fonction du champ vertical appliqué. L'énergie moyenne en l'absence de champ est de 1.5eV [Huard2005].

Dans les deux cas, l'équation gouvernant la dépendance de l'énergie de barrière en champ est déterminée par deux paramètres : l'énergie de barrière en l'absence de champ ($E_{B,m0}$) et la pente de la courbe p (Figure 3-39). On prendra cette même équation pour les liaisons Si-H et Si-Si, avec deux jeux de paramètres différents.

Nous avons à présent tous les éléments pour exprimer le taux de rupture de liaison Si-X (X étant soit de l'hydrogène, soit du silicium), à partir de l'équation du modèle thermochimique de McPherson :

$$R_{Si-X} \sim \tau_c \cdot \exp \left(-\frac{E_{B,Si-X}(E_{ox}) - \Delta E}{k \cdot T} \right) \cdot P_N \quad 3-92$$

où P_N est la distribution de précurseurs. On peut alors écrire la densité de défauts créés sous la forme :

$$\Delta N_{it} = N_{it,0} \cdot \left(1 - \exp(c_{it,0} \cdot (R_{Si-H} \cdot t)^{\alpha_{it}}) \right) \quad 3-93$$

$$\Delta N_{ot} = N_{ot,0} \cdot \left(1 - \exp(c_{ot,0} \cdot (R_{Si-Si} \cdot t)^{\alpha_{ot}}) \right) \quad 3-94$$

$$\Delta N_{tot} = \Delta N_{it} + \Delta N_{ot} + N_0 \quad 3-95$$

où $N_{it,0}$ et $N_{ot,0}$ sont les densités maximal de défauts d'interface et profond de l'oxyde que l'on peut créer, N_0 est la densité de défauts préexistante, $c_{it,0}$ et $c_{ot,0}$ définissent le seuil de saturation de la création des défauts, et α_{it} et α_{ot} sont les exposants des dépendances en puissance du temps des dynamiques de création des défauts. Nous n'avons pas eu le temps d'expliquer de manière théorique les valeurs de α_{it} et α_{ot} , comme nous l'avons fait pour la création de défaut d'interface lors de stress HC. α_{it} et α_{ot} seront extrait expérimentalement dans le chapitre suivant, à partir de mesures de profils de défauts dans le volume de l'oxyde. On pourra alors comparer ΔN_{tot} avec les profils de défauts mesurés dans le volume de l'oxyde, comme il sera présenté au chapitre suivant.

3.3.1.5. Relaxation structurelle du réseau lors de la rupture d'une liaison

On peut dès à présent étudier la zone dégradée de l'oxyde pour une condition de stress donnée, en traçant $N_{ot}(z,E)$. La **Figure 3-40 a** montre une simulation de la zone dégradée prédite par notre modèle pour une tension de stress $V_g=4V$ sur un transistor NMOS. On a superposé sur cette figure les zones sondées par mesures de SILC, CP et CV.

Pour les mesures de CP et CV, le modèle ne prédit pas la dégradation que l'on devrait avoir dans le gap du silicium afin d'expliquer la dégradation des mesures de CV et CP.

Pour les mesures de SILC, le modèle prédit une distribution de défauts présente également à forte énergie, proche de la bande de conduction du SiO_2 . Une telle distribution de défaut saurait pour effet de donner une augmentation du courant de grille bien supérieure à celle mesurée expérimentalement à fort V_g , comme expliqué dans le premier chapitre.

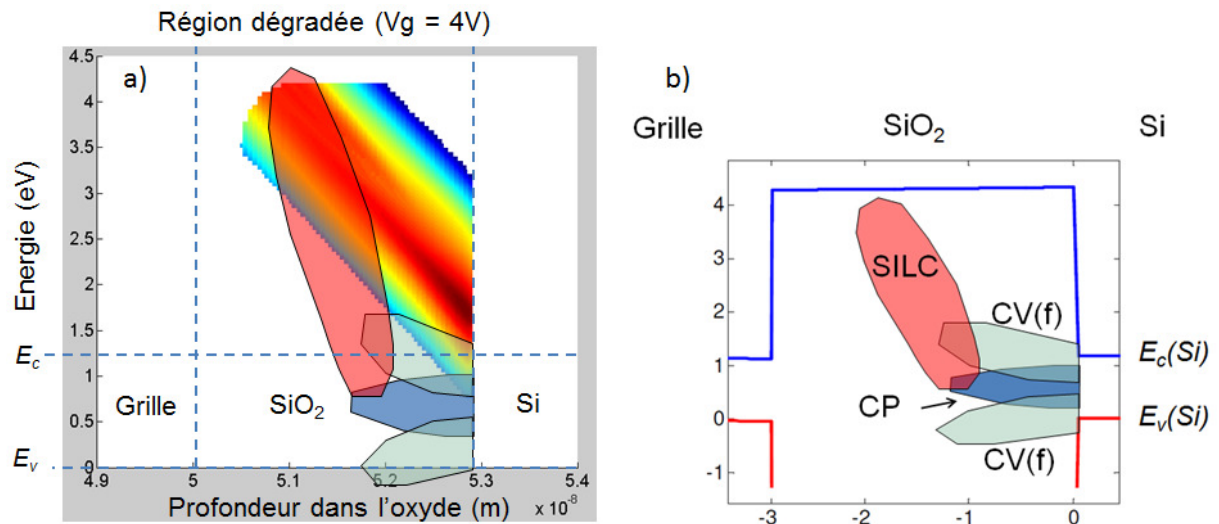


Figure 3-40 :a) Tracé de la région dégradée en fonction de la profondeur et de l'énergie, pour une tension $V_g=4V$, sur un dispositif avec $T_{ox}=2.8nm$, superposée avec les zones de l'oxyde sondée par mesures de SILC, CP et CV, rappelées en b).

On peut donc conclure de ces deux observations, que le modèle prédit une localisation de la dégradation erronée. Afin de corriger cela, il est nécessaire de prendre en compte la relaxation structurale que subit une liaison au moment de sa rupture, entraînant un changement du niveau énergétique entre l'état lié (zone dégradée) et l'état rompu (défaut créé). La **Figure 3-41** illustre la diminution du niveau énergétique après rupture d'une liaison Si-Si [Grasser2011], on peut y voir un déplacement atomique après rupture de la liaison, entrainant une modification du niveau énergétique.

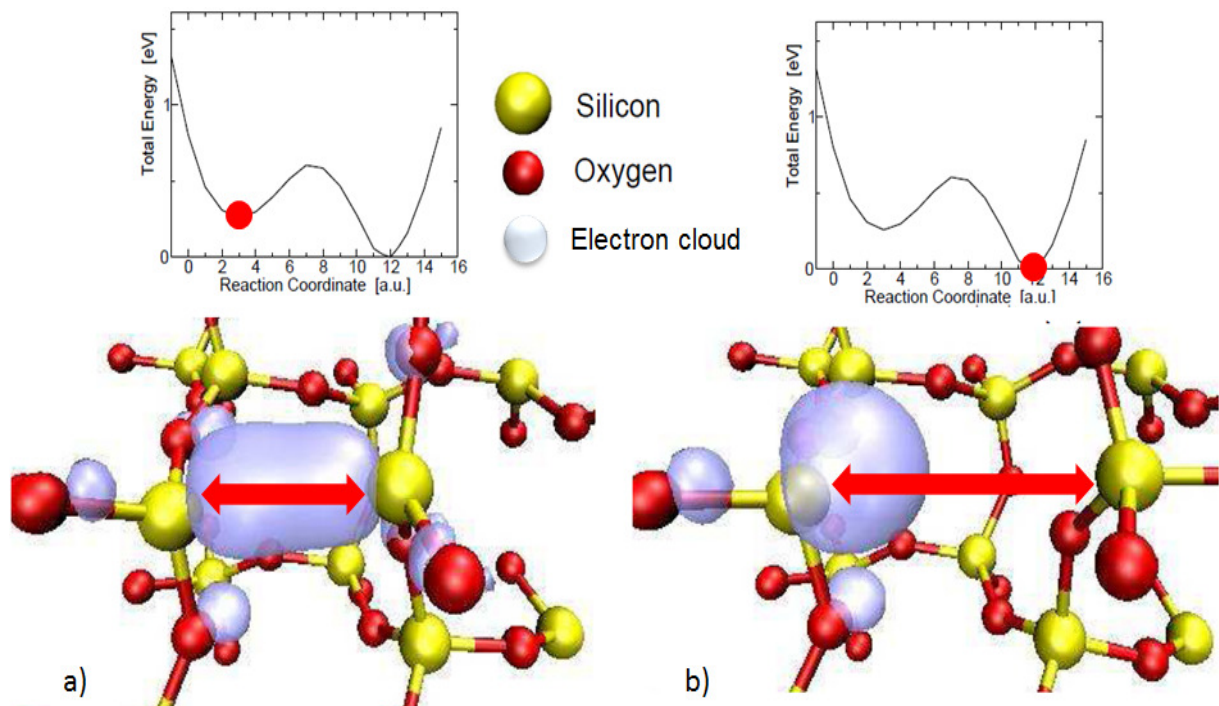


Figure 3-41 : Illustration de la relaxation structurale avec diminution de l'énergie [Grasser2011] : liaison Si-Si dans son état lié en a) et rompu en b). Les graphes dans la partie haute illustrent la variation de l'énergie au moment de la rupture.

Afin de prendre en compte cet effet, nous ferons l'hypothèse que tous les sites dans la zone dégradée relaxent suffisamment pour être mesurables, ne connaissant pas le niveau de relaxation en fonction de la position énergétique du défaut. Cette hypothèse aura pour conséquence de surestimer la dégradation prédite par notre modèle, mais nous permettra tout de même de la comparer aux mesures de profils de défauts, comme il sera présenté au chapitre suivant.

3.3.2. Prise en compte de la non-uniformité de la génération des défauts dans l'approche analytique classique

Notre modèle de création de défauts menant au claquage de l'oxyde se base sur la probabilité qu'à un porteur de traverser l'oxyde par courant TAD. On comprend alors que plus le précurseur se situe loin du réservoir de porteurs (la grille ou le canal), plus la probabilité pour ce précurseur de participer au courant TAD est faible. Ce qui nous permet d'en déduire que la génération de défauts dans le volume de l'oxyde et menant au claquage ne se fait pas de manière uniforme. Si on intègre, à une profondeur donnée, la quantité de défauts créés sur toute la gamme d'énergie avec l'équation 3-96, on peut représenter un profil de défauts dans le volume de l'oxyde, comme illustré par simulation sur la **Figure 3-42**. Ces résultats montrent clairement la non uniformité de la génération de défauts dans le volume de l'oxyde de grille.

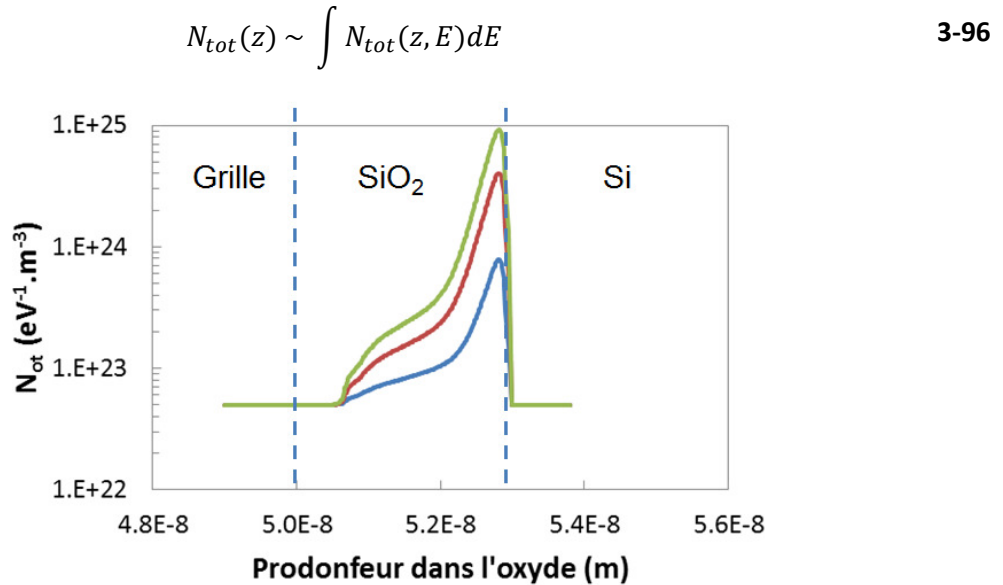


Figure 3-42 : Simulation du profil de défauts créés dans le volume de l'oxyde, intégré sur la gamme d'énergie, et pour un oxyde d'épaisseur $T_{ox} = 2.8nm$, une tension de stress $V_g=4V$ et trois temps de stress (1/100/1000s).

Or nous avons vu dans le paragraphe 3.2.3 que les modèles de percolation classique font l'hypothèse d'une génération de défauts uniforme dans le volume de l'oxyde, ce qui est en contradiction avec notre modèle, et également avec les mesures, comme il sera montré au chapitre suivant. Nous avons donc proposé une modification du modèle de percolation pour prendre en compte cette non uniformité de la génération des défauts dans le volume de l'oxyde.

Nous avons pour cela repris l'approche utilisée pour adapter le modèle de percolation aux oxydes de grille de type HiK, prenant en compte deux probabilités de générations de défauts différentes (notées λ) pour la couche d'interface (interfacial layer, IL) et pour le HiK[Tous2010]. La **Figure 3-43** montre une illustration du découpage d'un empilement d'oxyde IL/HiK en cube pour appliquer le modèle de percolation. La probabilité de créer un défaut (ou la probabilité qu'une cellule soit défectueuse, λ) est différente pour chaque matériau. Dans cette approche, le chemin de percolation n'est plus nécessairement vertical (une colonne de défauts) mais envisage la connexion d'une cellule défectueuse avec les 9 cellules de la couche supérieure ($n_c=9$).

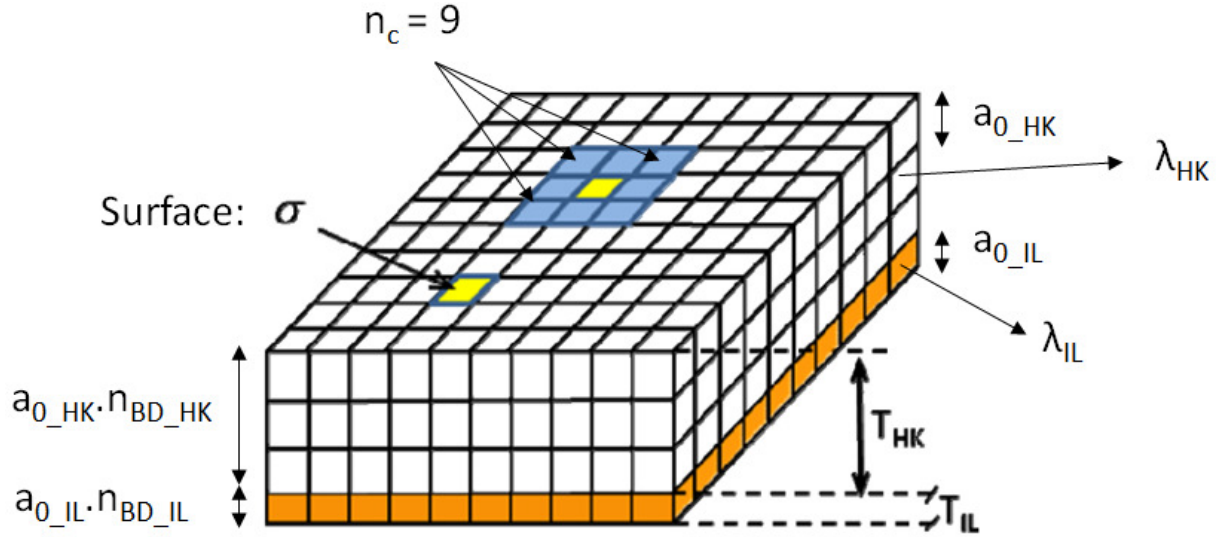


Figure 3-43 : Illustration schématique de l'empilement d'oxyde IL/HiK, divisé en cubes comme dans le modèle de percolation. Chaque matériau à sa propre probabilité de créer un défaut (λ) et sa propre dimension de cube (a_0). Le chemin de percolation peut se former en connectant une cellule défectueuse (contenant un défaut) à l'une des $n_c=9$ cellules immédiatement au-dessus. D'après [Tous2010].

Cela nous permet de réécrire la probabilité de survie de l'oxyde (probabilité qu'il n'y ait pas de claquage, équation 3-64) sous la forme présentée équation 3-97, en supposant que la génération de défaut est uniforme dans l'IL et dans le HiK :

$$1 - F_{BD} = \left(1 - \lambda_{HK}^{n_{BD_HK}} \cdot \lambda_{IL}^{n_{BD_IL}} \cdot \frac{1}{n_c} \right)^N \quad 3-97$$

où n_{BD_HK} est le nombre de cellules dans une colonne de HiK, n_{BD_IL} est le nombre de cellules dans une colonne d'IL et N le nombre de cellules dans l'oxyde entier (**Figure 3-43**). L'expression de λ est donnée sous la forme :

$$\lambda(t) = 1 - \exp(-n_c \cdot \sigma \cdot a_0 \cdot N_{tot}(t)) \sim n_c \cdot \sigma \cdot a_0 \cdot N_{tot}(t) \quad 3-98$$

en supposant que $n_c \cdot \sigma \cdot a_0 \cdot N_{tot}(t) \ll 1$, où σ est la surface d'une cellule et N_{tot} la quantité de défauts créés, dont la variation temporelle suit une loi en puissance du temps :

$$N_{tot}(t) \sim (R \cdot t)^\alpha \quad 3-99$$

où R est le taux de génération de défauts.

Dans notre cas, nous avons un seul matériau (l'oxyde de grille SiO_2), avec une probabilité de génération de défauts non uniforme dans le volume de l'oxyde. On propose donc de diviser l'oxyde en couches d'épaisseur a_0 , chacune de ces couches ayant une probabilité de génération de défauts uniforme, et différentes l'une de l'autre, tel que prédit par notre modèle de création de défauts et vérifié par nos mesures (cf. chapitre suivant). Si, pour un a_0 donné, notre oxyde compte n ($=T_{ox}/a_0$) couches, on peut alors réécrire l'équation **3-97** sous la forme :

$$1 - F_{BD} = \left(1 - \prod_{i=1}^n \lambda_i \cdot \frac{1}{n_c} \right)^N \quad \mathbf{3-100}$$

Le Weibit s'écrit alors :

$$W_{BD}(\lambda) = \ln(-\ln(1 - F_{BD})) \sim \ln(N) + \ln\left(\prod_{i=1}^n \lambda_i \cdot \frac{1}{n_c}\right) \quad \mathbf{3-101}$$

en supposant que $\prod_{i=1}^n \lambda_i \cdot \frac{1}{n_c} < 1$.

En remplaçant λ_i par son expression (équation **3-98**) et en se plaçant à $t=T_{BD}$, on peut exprimer le Weibit du temps au claquage :

$$W_{BD}(T_{BD}) = \ln\left(\frac{N}{n_c}\right) + \ln\left(\prod_{i=1}^n n_c \cdot \sigma \cdot a_0 \cdot R_i\right) + \alpha \cdot \frac{T_{ox}}{a_0} \cdot \ln(T_{BD}) \quad \mathbf{3-102}$$

Ce qui nous permet de retrouver la loi d'area scalling ($\ln\left(\frac{N}{n_c}\right)$), ainsi que la pente de Weibul du temps au claquage ($\beta = \alpha \cdot \frac{T_{ox}}{a_0}$).

Afin d'exprimer le Weibit de la quantité de défauts au claquage, il nous faut remplacer le produit des probabilités de défaillance des cellules par le nombre de défauts créés. Dans le modèle de percolation classique, on considère une densité volumique de défauts, lié à λ par :

$$N_V = \frac{\lambda}{\sigma \cdot a_0} \quad \mathbf{3-103}$$

Comme nous prenons en compte la non-uniformité de la génération de défauts dans le volume de l'oxyde, nous devons considérer le nombre total de défauts créés :

$$N_C = \sum_{i=1}^n \frac{\lambda_i}{\sigma \cdot a_0} \cdot A_{ox} \cdot a_0 = \sum_{i=1}^n \frac{\lambda_i}{\sigma} \cdot A_{ox} \quad \mathbf{3-104}$$

N est donc lié à la somme des λ , alors que le $W(\lambda)$ est lié au produit des λ . Il faut donc remplacer le produit des λ par leur somme. Nous utilisons pour cela les relations mathématiques entre les coefficients et les racines d'un polynôme $P(x)$:

$$P(x) = \prod_{i=1}^n (x - \lambda_i) = a_0 + a_1 \cdot x + \dots + a_{n-1} \cdot x^{n-1} + x^n \quad \mathbf{3-105}$$

$$\prod_{i=1}^n \lambda_i = (-1)^n \cdot a_0 \quad \mathbf{3-106}$$

$$\sum_{i=1}^n \lambda_i = -a_{n-1} \quad 3-107$$

Les λ_i étant les racines du polynôme $P(x)$, on peut écrire pour un λ donné :

$$P(\lambda) = 0 = (-1)^n \cdot \prod_{i=1}^n \lambda_i + a_1 \cdot \lambda + \dots + \left(- \sum_{i=1}^n \lambda_i \cdot \lambda^{n-1} \right) + \lambda^n \quad 3-108$$

D'où :

$$\prod_{i=1}^n \lambda_i = (-1)^{n+1} \cdot \left[(a_1 \cdot \lambda + \dots + a_{n-2} \cdot \lambda^{n-2} + \lambda^n) + \left(- \sum_{i=1}^n \lambda_i \cdot \lambda^{n-1} \right) \right] \quad 3-109$$

$$\prod_{i=1}^n \lambda_i = (-1)^{n+1} \cdot \left[b + a \cdot \sum_{i=1}^n \lambda_i \right] \quad 3-110$$

Avec :

$$a = -\lambda^{n-1} \quad 3-111$$

$$b = a_1 \cdot \lambda + \dots + a_{n-2} \cdot \lambda^{n-2} + \lambda^n \quad 3-112$$

On dispose à présent avec l'équation **3-110**, d'une relation liant le produit des λ_i à leur somme. On peut donc, à partir des équations **3-101**, **3-104** et **3-110**, écrire :

$$W_{BD}(N_C) = \ln \left(\frac{N}{n_c} \right) + \ln \left((-1)^{n+1} \cdot \left[b + a \cdot N_C \cdot \frac{\sigma}{A_{ox}} \right] \right) \quad 3-113$$

En imposant $W_{BD}(N_C=N_{BD})=0$, on peut écrire :

$$N_{BD} = \frac{A_{ox}}{\sigma} \cdot \frac{1}{a} \left[\frac{n_c}{N} \cdot (-1)^{n+1} - b \right] \quad 3-114$$

Notre modèle sera validé au chapitre suivant par des mesures de N_{BD} .

4. Conclusions

Avec l'évolution des nouvelles technologies CMOS, la modélisation des mécanismes de dégradation est devenue de plus en plus complexe. Dans cette partie, nous avons présenté une modélisation de l'origine de cette dégradation, à savoir la dynamique de création de défauts, en nous appuyant sur des considérations les plus physiques possible. Notre approche diffère de celle suivie par le passé, qui était basée sur la mesure de la dégradation des paramètres des transistors, à partir desquelles étaient proposées des explications physiques de la dérive de ces paramètres au cours des stress, ou bien encore sur l'étude du temps au claquage, sans savoir l'état de la dégradation de l'oxyde avant cet événement final.

Nous avons, dans un premier temps, établi les différents modes de dégradations induits par l'énergie et le nombre de porteurs. Pour cela, nous avons étudié les mécanismes de ruptures de liaison atomique, ce qui nous a permis de faire le lien avec la dégradation HC. Ainsi, nous avons pu identifier les différents modes de dégradation HC (SP, MM et MP) et modéliser la génération des défauts, à l'interface Si/SiO₂, avec seulement 3 paramètres d'ajustement dans notre modèle. Si le SP

et le MP étaient déjà connus de la littérature, le MM que nous avons introduit ici représente une nouveauté permettant de combler le vide entre les mécanismes SP et MP, mais surtout d'unifier le modèle de rupture de liaison en un seul formalisme. Ce modèle pourra être amélioré par la suite en prenant en compte la saturation de la dégradation induite par la création de défauts venant modifier localement les conditions de stress.

Nous avons ensuite étudié les mécanismes de générations de défauts menant au claquage de l'oxyde de grille. Nous avons proposé pour cela un mécanisme dépendant de l'effet du champ sur l'énergie de barrière de la liaison atomique, et sur l'effet du courant de porteurs traversant l'oxyde qui transmettent leur énergie aux liaisons atomiques à rompre. L'étude combinée des simulations des zones dégradées et des zones sondées par mesure électrique après dégradation nous a permis de mettre en évidence la nécessité de prendre en compte les mécanismes de relaxation structurelle lors de rupture de liaison. Notre modèle de dégradation de l'oxyde nous a montré la non-uniformité de la génération des défauts dans le volume de l'oxyde, en contradiction avec les modèles de percolation classique. C'est pourquoi nous avons développé dans ce chapitre, le formalisme nécessaire pour prendre en compte cette non-uniformité dans le modèle de percolation.

Afin de pouvoir valider nos modèles, il est à présent nécessaire de les comparer avec des mesures permettant de localiser les défauts dans ces deux directions. Nous aborderons, dans le prochain chapitre, les différentes méthodes de localisations des défauts. Nous validerons ces méthodes avec nos modèles avancés présentés au second chapitre. Ceci nous permettra par la suite de calibrer et valider nos modèles de créations de défauts grâce aux comparaisons aux mesures expérimentales de profils de défauts le long du canal (stress HC) et dans le volume de l'oxyde (BD).

Références bibliographique du chapitre 3

- [Alam1999] M.A. Alam, J. Bude, B. Weir, P. Silverman, A. Ghetti, D. Monroe, K.P. Cheung, S. Moccio, "An Anode Hole Injection Percolation Model for Oxide Breakdown - The Doom's day Scenario revisited," IEEE Inter. Electron Dev. Meet, p. 715(1999)
- [Arfken2005] G.B. Arfken and H.J. Weber, "Mathematical Methods For Physicists" 6th edn(2005)
- [Arrhenius] S. Arrhenius, "Über die Reaktionsgeschwindigkeit bei der Inversion von Rohrzucker durch Säuren", Zeit. Phys. Chem **4**, p. 226 (1889)
- [Ashcroft1976] N. W. Ashcroft, N. D. Mermin, "Solid State Physics", (1976)
- [Avouris1996] Ph. Avouris, R. E. Walkup, A. R. Rossi, T. -C. Shen, G. C. Abeln, J. R. Tucker, J. W. Lyding, "STM-induced H atom desorption from Si(100): isotope effects and site selectivity", Chem. Phys. Lett. **257**, p. 148 (1996)
- [Biswas1998] R. Biswas, Y.-P. Li, B. C. Pan, "Enhanced stability of deuterium in silicon", Appl. Phys. Lett. **72**, p. 3500 (1998)
- [Bloch1999] P. E. Blöchl, J.H. Stathis, "Hydrogen Electrochemistry and Stress-Induced Leakage Current in Silica", Phys. Rev. Lett. **83**, (1999)
- [Bruyere2000] S. Bruyère, "Etude des mécanismes de dégradation et de défaillance des oxydes ultramincés, application à la fiabilité des technologies CMOS sub-0.25µm", thèse (2000)
- [Budde2000] M. Budde, G. Lüpke, C. Parks Cheney, N. H. Tolk, L. C. Feldman, "Vibrational Lifetime of Bond-Center Hydrogen in Crystalline Silicon", Phys. Rev. Lett. **85**, p. 1452 (2000)
- [Bufler2000] F.M. Bufler, A. Schenk and W. Fichtner, "Efficient Monte Carlo device modeling", IEEE Trans. Elec. Dev. **47**, p. 1891 (2000)
- [Cardona1966] M. Cardona and F.H. Pollak, "Energy-Band Structure of Germanium and Silicon: The k_p Method", Phys. Rev. **142**, p. 530 (1966)
- [Chelikowsky1976] J.R. Chelikowsky and M.L. Cohen, "Nonlocal pseudo potential calculations for the electronic structure of eleven diamond and zinc-blende semiconductors", Phys. Rev. B **14**, p. 556 (1976)
- [Chen2003] Z. Chen, J. Guo, P. Ong, "Evidence for energy coupling from the Si-D vibration mode to the Si-Si and Si-O vibration modes at the SiO₂/Si interface", Appl. Phys. Lett. **83**, p. 2151(2003)
- [Chung1990] J. E. Chung, M.-C. Jeng, J. E. Moon, P.-K. Ko, C. Hu, "Low-Voltage Hot-Electron Currents and Degradation in Deep-Submicrometer MOSFET's", IEEE Trans. Elec. Dev. **37**, p. 1651 (1990)

- [Degraeve1995] R. Degraeve, G. Groeseneken, R. Bellens, M. Depas, H.E. Maes, "A consistent model for the thickness dependance of intrinsic breakdown in ultra-thin oxides", IEEE Inter. Elec. Dev. Meet. Tech. Dig., p. 863, (1995)
- [Degraeve1998] R. Degraeve, J. L. Ogier, R. Bellens, P. J. Roussel, G. Groeseneken, H.E. Maes, "New insights in the relation between electron trap generation and the statistical properties of oxide breakdown", IEEE Trans. Elec. Dev. **45**, p. 904 (1998)
- [DiMaria1995] D.J. DiMaria, E. Cartier, "Mechanism for stress induced leakage current in thin silicon dioxide films," J. Appl. Phys.**78**, p.3883 (1995)
- [DiMaria1999] D.J. DiMaria, "Defect generation under substrate-hot-electron injection into ultra-thin silicon dioxide layers", Jour. Appl. Phys. **86**, p. 2100 (1999)
- [Doyle1990] B. S. Doyle, K. R. Mistry, "A Lifetime Prediction Method for Hot-Carrier Degradation in Surface-Channel p-MOS Devices", IEEE Trans. Elec. Dev. **37**, p. 1301 (1990)
- [Esseni2011] D. Esseni, P. Palestri and L. Selmin, "Nanoscale MOS Transistors: Semi-Classical Transport and Applications", Cambridge Univ Pr(2011)
- [Fischetti1988] M.V. Fischetti and S.E. Laux, "Monte Carlo analysis of electron transport in small semiconductor devices including band-structure and space-charge effects", Phys. Rev. B **38**, p. 9721 (1988)
- [Fischetti1995] M.V. Fischetti, S.E. Laux and E. Crabbe, "Understanding hot electron transport in silicon devices: Is there a shortcut?", Jour. App. Phys.**78**, p. 1058 (1995)
- [Foley1998] E. T. Foley, A. F. Kam, J. W. Lyding, Ph. Avouris "Cryogenic UHV-STM Study of Hydrogen and Deuterium Desorption from Si(100)", Phys. Rev. Lett. **80**, p. 1336 (1998)
- [Grasser2011] T. Grasser, "Charge trapping in oxides from RTN to BTI", IEEE Int. Rel. Phys. Symp. Tutorial (2011)
- [Guerin2008] C. Guerin, « Etude de la dégradation par porteurs chauds des technologies CMOS avancées en fonctionnement statique et dynamique », thèse (2008)
- [Guerin2008a] C. Guerin, V.Huard, C. Parthasarathy, J.M. Roux, A. Bravaix, E. Vincent, "Novel Hot-Carrier AC-DC Design Guidelines for Advanced CMOS nodes", IEEE Int. Reliab. Phy. Symp. (2008)
- [Guerin2009] C. Guerin, V. Huard, A. Bravaix, "General framework about defect creation at the Si/SiO₂ interface", Jour. Appl. Phys. **105**, p. 114513 (2009)
- [Haggag2006] A. Haggag, M. Kuffler, D. Zhang, M. Sadaka, P. Grudowski, M. Moosa, "Novel Model for HCI Degradation and Impact of Conventional and Non-Conventional Scaling", IEEE Int. Reliab. Phy. Symp. (2006)
- [Hennacy1995] K.A. Hennacy, Y.J. Wu, N. Goldsman and I.D. Mayergoyz. Deterministic MOSFET simulation using a generalized spherical harmonic

- expansion of the Boltzmann equation. *Solid-State Electronics* **38**, p. 1485 (1995)
- [Hess1998] K. Hess, L.F. Register, B. Tuttle, J. Lyding, I.C. Kizilyalli, "Impact of nanostructure research on conventional solid-state electronics: The giant isotope effect in hydrogen desorption and CMOS lifetime" *Physica E* **3** (1998)
- [Hu1979] C. Hu, "Lucky-electron model of channel hot electron emission", *IEEE Int. Elec. Dev. Mee.* **25**, p. 22 (1979)
- [Hu1985] C. Hu, S. C. Tam, F.-C Hsu, P.-K. Ko, T.-Y. Chan, K. W. Terrill, "Hot-Electron-Induced MOSFET Degradation-Model, Monitor, and improvement", *IEEE Trans. Elec. Dev.* **32**, p. 375 (1985)
- [Huard2005] V.Huard, M.Denais, F.Perrier, N.Revil, C.Parthasarathy, A.Bravaix, E.Vincent, "A thorough investigation of pMOSFETs NBTI degradation", *Special Issue (NBTI) of Microelectronics Reliability* **45**, p.83 (2005)
- [Huard2007] V. Huard, C. Parthasarathy, N. Rallet, C. Guerin, M. Mammase, D. Barge, C. Ouvrard, "New characterization and modelling approach for NBTI degradation from transistor to product level", *IEEE Inter. Elec. Dev. Meet.* (2007)
- [Iellina2010] M. Iellina, P. Palestri, N. Akil, M.J. Van Duuren, F. Driussi, D. Esseni, "A simulation study of the punch-through-assisted Hot Hole Injection mechanism for nonvolatile memory cells", *Trans. Elec. Dev.* **57**, 2010
- [Jacobini1983] C. Jacoboni and L. Reggiani, "The Monte Carlo method for the solution of charge transport in semiconductors with applications to covalent materials", *Review of Modern Physics* **55**, p. 645 (1983)
- [Jancu1998] J.-M. Jancu, R. Scholz, F. Beltram and F. Bassani, "Empirical spds* tight-binding calculation for cubic semiconductors: General method and material parameters", *Phys. Rev. B* **57**, p. 6493 (1998)
- [Jungemann2003] C. Jungemann and B. Meinerzhagen, "Hierarchical device simulation: The monte-carlo perspective", Springer Verlag (2003)
- [Kamakura1994] Y. Kamakura, H. Mizuno, M. Yamaji, M. Morifuji, K. Taniguchi, C. Hamaguchi, T.Kunikiyo, M.Takenaka, "Impact ionization model for full band ante Carlo simulation", *J. Appl. Phys.* **75**, p. 3500 (1994)
- [Kaneta2003] C. Kaneta, T. Yamasaki, Y. Kosaka, "Nano-Scale Simulation for Advanced Gate Dielectrics", *Fujitsu Sci. Tech. J.* **39**, p. 106 (2003)
- [Kaneta2003] C. Kaneta, T. Yamasaki, Y. Kosaka, "Nano-scale simulation for advanced gate dielectrics", *Fujitsu Sci. Tech. Jour.* **39**, p.106 (2003)
- [Keldysh1960] L. V. Keldysh, "Kinetic theory of impact ionization in semiconductors," *Sov. Phys.—JETP* **10**, p. 509 (1960)
- [Krishnan2007] A.T. Krishnan, P.E. Nicollian, "Analytic Extension of the cell-based oxide break down model to full percolation and its implication", in *Inter. Rel. Phys. Symp. Proceedings* (2007)
- [Lundstrom2000] M. Lundstrom, "Fundamentals of carrier transport", Cambridge

Univ Pr(2000)

- [Lupke2002] G. Lüpke, X. Zhang, B. Sun, A. Fraser, N. H. Tolk, L. C. Feldman, "Structure-Dependent Vibrational Lifetimes of Hydrogen in Silicon", *Phys. Rev. Lett.* **88**, p. 135501(2002)
- [Lupke2003] G. Lüpke, N. H. Tolk, L. C. Feldman, "Vibrational lifetimes of hydrogen in silicon", *Jour. Appl. Phys.* **93**, p. 2316 (2003)
- [Lyding1996] J. W. Lyding, H. Hess, I. C. Kizilyalli, "Reduction of hot electron degradation in metal oxide semiconductor transistors by deuterium processing", *Appl. Phys. Lett.* **68**, p. 2526(1996)
- [MamyRandriamihaja2012] Y. Mamy Randriamihaja, V. Huard, X. Federspiel, A. Zaka, P. Palestri, D. Rideau, D. Roy, A. Bravaix, "Microscopic scale characterization and modeling of transistor degradation under HC stress", *Micro. Reliab.* (2012)
- [MamyRandriamihaja2012a] Y. Mamy Randriamihaja, V. Huard, X. Federspiel, D. Roy, A. Bravaix, "Unified current and energy driven microscopic degradation modeling: from single to multiple carrier degradation process", *Appl. Phys. Lett.*, soumis (2012)
- [McMahon2002] W. McMahon, K. Matsuda, J. Lee, K. Hess, J. Lyding, "The Effect of a Multiple Carrier Model of Interface Trap Generation on Lifetime Extraction for MOSFETs", *Int. Conf. Mod. Sim. Micro.* **1**, p. 576 (2002)
- [McPherson1998a] J.W. McPherson, "Disturbed bonding states in SiO₂ thin films and their impact on Time Dependent Dielectric Breakdown", *IEEE Inter. Rel. Phys. Symp.* 1998
- [McPherson1998b] J.W. McPherson, H.C. Mogul, "Underlying physics of the thermochemical E model in describing low field time dependent breakdown in SiO₂ thin films", *J. Appl. Phys.* **84**, p. 1513(1998)
- [McPherson2000] J.W. McPherson, R.B. Khamankar, "Molecular model for intrinsic time dependent dielectric breakdown in SiO₂ dielectrics and the reliability implications for hyper thin gate oxide," *Semicond. Sci. Technol.* **15**, p 462 (2000)
- [McPherson2006] J.W. McPherson, "Extended Mie-Grüneisen molecular model for time dependent dielectric breakdown in silica detailing the critical roles of O-Si≡O₃ tetragonal bonding, stretched bonds, hole capture, and hydrogen release", *Jour. Appl. Phys.* **99**(2006)
- [Monsieur2002] F. Monsieur, "Etude des mécanismes de dégradation lors du claquage des oxydes de grille ultra minces application à la fiabilité des technologies CMOS sub-0.12µm", thèse (2002)
- [Nicollian2005] P.E. Nicollian, A. Krishnan, C. Bowen, S. Chakravarathi, C.A. Chancellor, R.B. Khamankar, "The roles of hydrogen and holes in Trap generation and breakdown in ultrathin SiON dielectrics", *IEEE Inter. Elec. Dev. Meet.* (2005)
- [Nicollian2006] P. Nicollian, A.T. Krishnan, C.A. Chancellor; R.B. Khamankar, "Traps that cause breakdown in deeply scaled SiON dielectrics", *Inter. Elec.*

- Dev. Meet. (2006)
- [Nicollian2006] P. Nicollian, A.T. Krishnan, C.A. Chancellor; R.B. Khamankar, "Traps that cause breakdown in deeply scaled SiON dielectrics", Inter. Elec. Dev. Meet.(2006)
- [Pagey2003] M. P. Pagey, "Hot carrier reliability simulation in aggressively scaled MOS transistors", PhD thesis (2003)
- [Palestri2006] P. Palestri, N. Akil, W. Stefanutti, M. Slotboom and L. Selmi, "Effect of the gap size on the SSI efficiency of split-gate memory cells", IEEE Trans. Elec. Dev.**53**, p. 488 (2006)
- [Pang2002] Y.S. Pang and J.R. Brews, "Analytical Subthreshold Surface Potential Model for Pocket n-MOSFETs", IEEE Trans. Elec. Dev.**49**, p. 2209 (2002)
- [Persson1997] B. N. J. Persson, Ph. Avouris, "Local bond breaking via STM-induced excitations: the role of temperature", Surface Science **390**, p. 45 (1997)
- [Rafik2008] M. Rafik, « Cractérisation et modélisation de la fiabilité des transistors avancés à diélectriques de haute permittivité et à grille métallique », thèse (2008)
- [Rauch1998] S. E. Rauch, F. J. Guarin, G. LaRosa, "Impact of E-E Scattering to the Hot Carrier Degradation of Deep Submicron NMOSFET's", IEEE Elec. Dev. Lett. **19**, p. 463 (1998)
- [Rauch2001] "Role of E-E Scattering in the Enhancement of Channel Hot Carrier Degradation of Deep-Submicron NMOSFETs at High VGS Conditions", IEEE Tran. Dev. Mat. Reliab.**1**, p. 113 (2001)
- [Rauch2005] S. E. Rauch, III, G. La Rosa, "The Energy-Driven Paradigm of NMOSFET Hot-Carrier Effects", IEEE Tran. Dev. Mat. Reliab. **5**, p. 701 (2005)
- [Rauch2005a] Rauch SE, La Rosa G, "The energy-driven paradigm of NMOSFET hot-carrier effects", IEEE Int. Reliab. Phys. Symp.(2005)
- [Ribes2005] G.Ribes, "Caractérisation et fiabilité des oxydes ultra fins et des diélectriques à forte permittivité issues des technologies CMOS 45nm et en deçà", thèse (2005)
- [Rideau2011] D. Rideau, "Full band models for strained silicon and germanium devices"(2011)
- [Selmi2003] L. Selmi, D. Esseni, P. Palestri, « Toward microscopic understanding of MOSFET reliability: the role of carrier energy and transport simulations » IEEE Int. Elec. Dev. Meet. (2003)
- [Shen1995] T. -C. Shen, C. Wang, G. C. Abeln, J. R. Tucker, J. W. Lyding, Ph. Avouris, R. E.Walkup, "Atomic-Scale Desorption Through Electronic and Vibrational Excitation Mechanisms", Science **268**, p. 1590 (1995)
- [Stahlbush1995] R.E. Stahlbush, E. Cartier, D.A. Buchanan, "Anormalous Positive Charge Formation by atomic hydrogen exposure," Micr. Eng. **28**, p. 15, (1995)

- [Stathis1994] J.H. Stathis, E. Cartier, "Atomic hydrogen reaction with Pb centers at the (100) Si/SiO₂ interface", Phys. Rev. Lett. **72**, p.2745 (1994).
- [Stathis1998] J.H. Stathis, D.J. DiMaria, "Reliability projection for ultra-thin oxides at low voltages", IEEE Inter. Elec. Dev. Meet.(1998)
- [Stathis1999] J.H. Stathis, "Percolation models for gate oxide breakdown", J. Appl. Phys., **86**,p. 5757(1999)
- [Stathis2001] J.H. Stathis, "Physical and predictive models of ultra thin oxide reliability in CMOS devices and circuits", IEEE Inter. Rel. Phys. Symp.(2001)
- [Sun2006] B. Sun, G. A. Shi, S.V. S. Nageswara Rao, M. Stavola, N. H. Tolk, S. K. Dixit, L. C.Feldman, and G. Lüpke, "Vibrational Lifetimes and Frequency-Gap Law of Hydrogen Bending Modes in Semiconductors", Phys. Rev. Lett. **96**, p. 035501 (2006)
- [Sune1990] J. Suñé, I. Placencia, N. Barniol, E. Farrés, F. Martin, X. Aymerich, «On the breakdown statistics of very thin SiO₂ films," Thin Solid Films **185**, p. 347 (1990)
- [Sune2001] J. Suñé, "New Physics-based analytic approach to the thin oxide breakdown statistics", IEEE Trans. Electron Devices letters **22** (2001)
- [Synopsys2010] Synopsys Sentaurus, release D-2010.12, SDevice simulators (2010)
- [Takeda1983a] E. Takeda, N. Suzuki, "An Empirical Model for Device degradation Due to Hot-Carrier Injection", IEEE Elec. Dev. Lett. **4**, p. 111 (1983)
- [Takeda1983b] E. Takeda, N. Suzuki, T. Hagiwara, "Role of Hot-Hole Injection in Hot-Carrier effects and the Small Degraded Channel Region in MOSFET'S", IEEE Elec. Dev. Lett. **4**, p. 329(1983)
- [Tam1984] S. Tam, P.-K. Ko, C. Hu, "Lucky-Electron Model of Channel Hot-Electron Injection inMOSFET's", IEEE Trans. Elec. Dev. **31**, p. 1116 (1984)
- [Tang1983] J.Y. Tang and K. Hess, "Impact ionization of electrons in silicon (steady state)", Jour. Appl. Phys.**54**, p. 5139 (1983)
- [Taur1998] Y. Taur, T.H. Ning, "Fundamentals of Modern VLSI Devices," Cambridge: Cambridge University Press, p. 150 (1998)
- [Tous2010] S., Tous, E.Y. Wu, J. Sune J., "A compact analytic model for the breakdown distribution of gate stack dielectrics", IEEE Int. Reliab. Phys. Symp. (2010)
- [Tuttle1999a] B. Tuttle, C. G. Van de Walle, "Structure, energetics, and vibrational properties of Si-H bond dissociation in silicon", Phys. Rev. B **59**, p. 12884 (1999)
- [Tuttle1999b] B. Tuttle, "Hydrogen and Pb defects at the (111)Si-SiO₂ interface: An ab-initio cluster study", Phys. Rev. B **60**, p. 2631 (1999)
- [Tuttle2000] B. Tuttle, «Energetics and diffusion of hydrogen in SiO₂", Phys. Rev. Lett. B **80**, p. 4417(2000)

- [Ueba2005] H. Ueba, T. Mii, N. Lorente, B.N.J. Persson, « Adsorbate motions induced by inelastic-tunneling current : theoretical scenarios of two-electron processes », Jour. Chem. Phys. **123**, p. 084707 (2005)
- [Ueba2011] H. Ueba, S.G. Tikhodeev, B.N.J. Persson, "Theory of Inelastic Tunneling Current-Driven Motions of Single Adsorbates", Cond. Mat. (2011)
- [Umeda1997] K. Umeda, K. Taniguchi, "Hot-electron-induced quasi breakdown of thin gate oxides", Jour. Appl. Phys. **82**, p. 297 (1997)
- [Van de Wall1994] C. G. Van de Walle, R. A. Street, "Structure, energetics, and dissociation of Si-H bonds at dangling bonds in silicon", Phys. Rev. B **49**, p. 14766 (1994)
- [VanDeWalle1996] C. G. VandeWalle, W. B. Jackson "Comment on "Reduction of hot electron degradation in metal oxide semiconductor transistors by deuterium processing [Appl. Phys. Lett. 68, 2526 (1996)]", Appl. Phys. Lett. **69**, p. 2441 (1996)
- [Vecchi1998] M.C. Vecchi and M. Rudan, "Modeling electron and hole transport with full-band structure effects by means of the spherical-harmonics expansion of the BTE", IEEE Trans. Elec. Dev. **45**, p. 230 (1998)
- [Ventura1992] D. Ventura, A. Gnudi, G. Baccarani and F. Odeh, "Multidimensional spherical harmonics expansion of Boltzmann equation for transport in semiconductors", Appl. Math. Lett. **5**, p. 85(1992)
- [Vogel2000] E.M. Vogel, J.S. Suehle, M.D. Edelstein, B. Wang, Y. Chen, J.B. Bernstein, "Reliability of ultra-thin silicon dioxide under combined substrate hot-electron and constant voltage tunneling stress", IEEE Trans. Elec. Dev. **47**, p. 1183 (2000)
- [Watanabe2003] "Reliability Improvement in Deep-Submicron nMOSFETs by Deuterium" Jujitsu Sci. Tech. J. **39**, p. 84 (2003)
- [Woltjer1992] R. Woltjer, G. Paulzen, "Universal description of hot-carrier induced interface states in nMOSFETs", IEEE Int. Elec. Tech. Mee. p. 535 (1992)
- [Wu2000] E.Y. Wu, «Ultra-thin Oxide Reliability for ULSI Applications», in Inter. Relia. Work. Tutorial notes (2000)
- [Wu2005] E.Y. Wu, J. Suñé, «Power law voltage acceleration: A key element for ultra thin gate oxide reliability», Micro. Reliab. **45**, p. 1809(2005)
- [Zaka2010] A. Zaka, Q. Rafhay, M. Iellina, R. Clerc, D. Rideau, D. Garetto, "On the accuracy of current TCAD hot carrier injection models in nanoscale devices", Sol. Stat. Elec., **54**, 2010
- [Zaka2012] A. Zaka, "Carrier injection and degradation mechanisms in advanced NOR Flash memories", thèse (2012)
- [Zanchetta2002] S. Zanchetta, A. Todon, A. Abramo, L. Selmi, and E. Sangiorgi, "Analytical study of the impact of HALOs on short channel and hot carrier effects in MOSFETs", Sol. Stat. Elec. **46**, p. 429 (2002)

Chapitre 4 : Localisation des défauts de l'oxyde de grille

Chapitre 4 : Localisation des défauts de l'oxyde de grille

1. Introduction

L'extraction de la localisation des défauts a été le sujet de nombreuses études, basées sur différents types de mesures électriques et modèles d'extraction associés. Nous avons présenté au second chapitre les principes de fonctionnement des différents types de mesures utilisés dans ces travaux (courant de grille, pompage de charge ou mesure de capacité), ainsi que les modèles de comportement électrique des défauts. Cela nous a permis de simuler l'impact des défauts sur la dégradation de ces mesures, ainsi que de calculer les zones de l'oxyde pouvant contribuer à cette dégradation.

Ces différentes méthodes de caractérisation ont également été utilisées avec des modèles compacts, permettant d'extraire la localisation des défauts, mais parfois au prix de nombreuses approximations. Nous présenterons dans ce chapitre les différents modèles compacts présents dans la littérature, dont nous comparerons les résultats avec nos simulations du comportement électrique des défauts. Cela nous permettra de proposer une méthode permettant d'extraire la localisation des défauts.

Nous utiliserons ensuite ces méthodes de localisations des défauts afin de valider les modèles de créations de défauts développés au chapitre 3, pour les conditions de stress de type porteurs chauds et menant au claquage de l'oxyde. De plus, l'étude des dynamiques de création de défauts menant au claquage de l'oxyde de grille sera également utilisée pour une meilleure compréhension de la modélisation du claquage de l'oxyde par l'approche du modèle de percolation.

2. Modèles compact pour la caractérisation des défauts

2.1. Extraction à partir de mesures de capacité/conductance en fréquence

Les mesures de capacités et de conductances ont fait l'objet de nombreuses études afin de caractériser la densité des défauts présents à l'interface Si/SiO₂ [Nicollian1967, Castagné1971, Heiman1965, Nicollian1982]. Nous présentons ici la méthode proposée par [Castagné1971] pour extraire le profil de défaut d'interface en énergie à partir de mesures de capacités à haute et basse fréquences (HF et BF).

Nous avons vu au chapitre 2 que les défauts ont deux effets sur les capacités : l'élargissement de la courbe (stretch-out) et une réponse capacitive à basse fréquence. Le stretch-out est dû au remplissage progressif des pièges avec l'évolution de la tension DC appliquée lors de mesures CV (depuis l'accumulation forte vers l'inversion forte) et sera donc visible indépendamment de la fréquence de mesure de la caractéristique CV. Alors que la réponse capacitive des pièges est due aux défauts pouvant suivre l'évolution du signal AC appliqué autour d'un point de polarisation DC, et ne sera donc visible que pour les mesures à basse fréquence.

La **Figure 4-1** montre une comparaison de mesures de CV à basse et haute fréquences après, stress, montrant bien le même stretch-out et une réponse capacitive des pièges uniquement à BF.

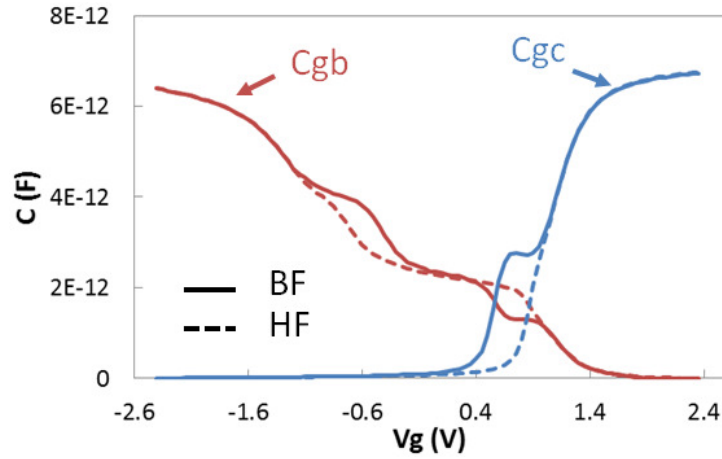


Figure 4-1 : Mesures de capacités C_{gb} et C_{gc} à haute et basse fréquence, sur un NMOS d'épaisseur d'oxyde $T_{ox}=5nm$, après 1000s de stress à une tension $V_g=5.5V$.

Castagné propose de calculer la densité de défauts d'interface (D_{it}) en faisant la différence entre les mesures de capacités HF et BF, d'après l'équation suivante :

$$D_{it} = \frac{C_{ox}}{q} \cdot \left(\frac{C_{BF}/C_{ox}}{1 - C_{BF}/C_{ox}} - \frac{C_{HF}/C_{ox}}{1 - C_{HF}/C_{ox}} \right) \quad 4-1$$

Cela nous permet de calculer $D_{it}(V_g)$ à partir des mesures de la **Figure 4-1** :

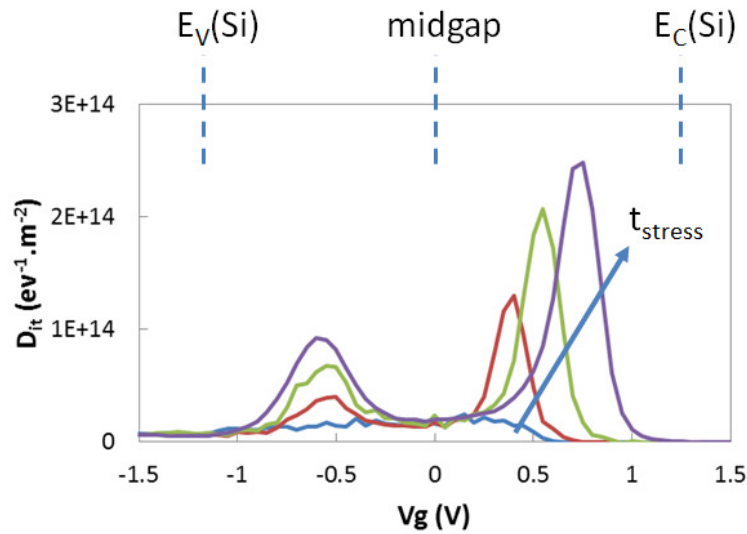


Figure 4-2 : Densité d'états d'interface calculés suivant l'équation 4-1, sur le dispositif de la Figure 4-1, pour les temps de stress 0/10/100/1000s. Les positions des bandes de valence et conduction du silicium sont indiquées en haut de la figure afin d'illustrer le lien existant entre la tension de grille et le niveau énergétique du piège.

La **Figure 4-2** montre le calcul de $D_{it}(V_g)$; les niveaux énergétiques des bandes de conduction et de valence du silicium sont placés à titre indicatif, la conversion de la tension de grille en niveau énergétique n'ayant pas été réalisée, étant donné l'imprécision de la méthode, comme expliqué à la fin de ce paragraphe. Uren a utilisé la même approche [Uren1996] pour le calcul de $D_{it}(V_g)$, en convertissant la tension de grille en niveau énergétique à partir de l'intégration de la capacité

mesurée à basse fréquence, ce qui lui a permis de localiser les pièges en énergie, comme illustré sur la **Figure 4-3**.

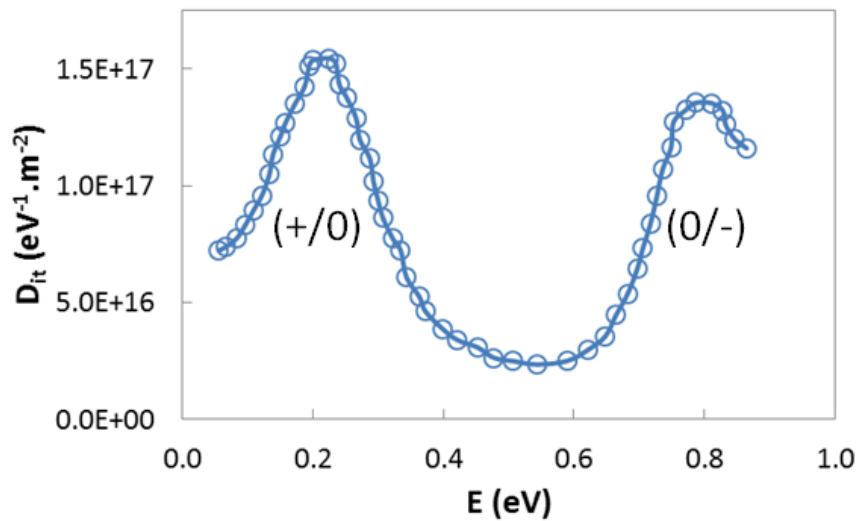


Figure 4-3 : Densité d'états d'interface extraite par [Uren1996], montrant deux gaussiennes en énergie, réparties de part et d'autre du midgap, en accord avec les mesure de centres Pb faites par [Lenahan2002].

Il a été montré par [Nicollan1982] que cette méthode d'extraction est très imprécise à cause des erreurs faites sur l'extraction de C_{ox} ayant un grand impact sur la valeur de D_{it} extraite. De plus, ce modèle compact ne prend pas en compte la dépendance du taux de capture avec la position énergétique du défaut. La forme ainsi extraite (deux gaussiennes) est en fait un artefact de mesure, les défauts proches du midgap n'ayant pas le temps de répondre, comme il a été montré dans le chapitre 2 par le calcul de la zone sondée par mesure CV.

2.2. Extraction à partir de mesures de courant pompé

2.2.1. Modèle compact pour l'extraction du profil des pièges dans la profondeur de l'oxyde

2.2.1.1. Présentation du modèle

Declercq et Jesper[Declercq1974] furent les premiers à étudier la mesure des pièges profonds de l'oxyde en étudiant les variations du courant de pompage en fonction du logarithme du temps passé en inversion. C'est à partir de leurs travaux que les méthodes de mesure de pompage de charge en fonction de la fréquence ont été réalisées. Notons que leurs mesures étaient effectuées à fréquence constante, en prenant un temps passé en accumulation suffisamment long pour qu'il puisse être considéré constant pour toute variation du temps passé en inversion. Ils ne considéraient ainsi que les variations de capture d'électrons, à capture de trous constante. De plus, leur modèle faisait la distinction entre le remplissage des pièges à l'interface et en profondeur dans l'oxyde.

Paulsen et al. [Paulsen1992,Paulsen1994] étudièrent alors les variations de la charge recombinée en fonction de la fréquence sur des structures SONOS (Semiconducteur-Oxyde-Nitride-Oxyde-Semiconducteur). L'épaisseur des couches d'oxyde étant très faible (12 Å), ils mettent en évidence à basse fréquence la capture par effet tunnel de porteurs dans la couche de nitride.

Bauza et Ghibaudo reprennent l'approche proposée par Declercq et al. [Declercq1974], mais ils prennent en compte la capture pour les deux types de porteurs et font également l'hypothèse d'un continuum d'états entre les états rapides (situés à l'interface) et les états lents (situés dans l'oxyde).

En considérant que la densité des états d'interface ne dépend pas de l'énergie, la charge recombinée à chaque cycle s'écrit :

$$Q_{CP} = A \cdot q \cdot N_{it} \cdot \Delta F \cdot \Delta E \quad 4-2$$

où ΔE est l'énergie balayée à l'interface et ΔF la variation de la fonction de remplissage des pièges entre l'état haut (V_{g_h}) et l'état bas (V_{g_l}) du pulse.

En utilisant la statistique de Shockley-Read-Hall [Shockley1952], l'évolution temporelle de la fonction de remplissage des pièges (F) d'un piège (défaut d'interface) est donnée par [Bauza1996] :

$$\frac{dF}{dt} = (c_n + e_p) - F \cdot (c_n + c_p + e_n + e_p) \quad 4-3$$

où c_n , c_p et e_n , e_p sont les taux de capture et d'émission des électrons et des trous, respectivement.

L'émission de porteurs (électrons et trous) peut être négligée dans la mesure où les conditions suivantes sont remplies :

- les temps de montée et descente du signal de grille sont négligeables - typiquement, pour $t_{r,f} < 1\mu s$
- les concentrations de porteurs sont suffisamment importantes pour permettre le remplissage des pièges avant que l'émission de porteurs ne contribue au courant de recombinaison
- l'amplitude du signal de grille, V_{SW} , est inférieure à $|V_{TH} - V_{FB}|$.

Dans ces conditions, et après intégration de l'équation 4-3 sur les deux demi-périodes du signal de grille, et en notant F_{max} et F_{min} les valeurs maximum et minimum de F pour les tensions V_{g_h} et V_{g_l} respectivement, la variation de la fonction de remplissage des pièges au cours d'un pulse peut s'écrire :

$$\Delta F = F_{max} - F_{min} = \frac{\left(1 - \exp\left(\frac{-c_n}{2 \cdot f}\right)\right) \cdot \left(1 - \exp\left(\frac{-c_p}{2 \cdot f}\right)\right)}{1 - \exp\left(\frac{-c_n}{2 \cdot f} - \frac{c_p}{2 \cdot f}\right)} \quad 4-4$$

L'émission de porteurs étant négligée, il ne nous reste plus alors que la capture à modéliser en fonction de la position du piège dans l'oxyde.

Les pièges situés à l'interface se comportent comme des centres de génération-recombinaison. Leur capture de porteurs de charge peut donc être considérée comme uniquement dépendante de la position énergétique du piège par rapport au quasi-niveau de Fermi des trous (état bas du pulse) ou des électrons (états haut).

Néanmoins, en ce qui concerne les pièges situés plus en profondeur dans l'oxyde ("border traps" ou état lents), leur remplissage requiert le passage au travers des premières couches de l'oxyde. Ce franchissement peut se produire soit par transition tunnel directe (depuis les couches d'inversion ou d'accumulation vers le piège) [Christensson1968, Lakhdari1988, Bauza1996], soit par transition tunnel assisté par le remplissage des défauts d'interface (depuis un défaut d'interface rempli vers le piège situé plus en profondeur) [Paulsen1994].

Dans les deux cas, l'effet tunnel est caractérisé par une probabilité de transition qui décroît exponentiellement avec la profondeur x dans l'oxyde. Nous utiliserons par la suite, le modèle proposé par Heiman et Warfield [Heiman1965], dans le cas d'une transition tunnel directe, comme l'ont fait Maneglia et Bauza [Maneglia1996] :

$$c_n(x) = n_s \cdot \sigma_n \cdot v_{th} \cdot \exp\left(\frac{-x}{\lambda_e}\right), \quad c_p(x) = p_s \cdot \sigma_p \cdot v_{th} \cdot \exp\left(\frac{-x}{\lambda_h}\right) \quad 4-5$$

où n_s et p_s sont les concentrations à la surface en électrons et en trous, v_{th} la vitesse thermique, σ_n et σ_p les sections de capture (pour les électrons et les trous) des pièges à l'interface et λ_e et λ_h , les constantes d'atténuation tunnel, pour les électrons et les trous.

λ_e et λ_h sont données par :

$$\lambda_e = \frac{\hbar}{2\pi \cdot (2\sqrt{2} \cdot m_e \cdot \phi_e)}, \quad \lambda_h = \frac{\hbar}{2\pi \cdot (2\sqrt{2} \cdot m_h \cdot \phi_h)} \quad 4-6$$

où $\hbar$ est la constante de Planck, m_e et m_h , respectivement les masses effectives des électrons et des trous et ϕ_e et ϕ_h , les hauteurs de barrière pour les électrons et les trous. Les constantes d'atténuation tunnel sont de l'ordre de grandeur de l'angström ($\lambda_e \approx \lambda_h \approx 1 \text{ \AA}$).

2.2.1.2. Expression de N_t et de x

Rappelons ici l'expression de la charge recombinée, en supposant une distribution continue de défauts en profondeur et uniforme en énergie [Bauza1996] :

$$Q_{CP} = A \cdot q \cdot \Delta E \cdot \int_0^{d_{ox}} N_t(x) \cdot \Delta F(x) \cdot dx \quad 4-7$$

où A est l'aire de grille, q la charge de l'électron, ΔE l'énergie balayée par le potentiel de surface, d_{ox} l'épaisseur d'oxyde et $\Delta F(x)$ la variation de la fonction de remplissage des pièges à la distance x de l'interface, obtenue en remplaçant l'équation 4-5 dans l'équation 4-4.

Afin de calculer les taux de captures, $c_{n,p}(x)$ (équation 4-5), les concentrations de porteurs libres à l'interface (n_s et p_s) au cours des niveaux haut et bas du signal de grille doivent être calculées. Pour cela, une simulation du potentiel de surface, $\phi_s(V_g)$, est réalisée à partir des équations de base du transistor MOS [Sze] et du modèle Mos Model 11 [MM11].

Les constantes d'atténuation tunnel, $\lambda_{e,h}$, ainsi que les sections de capture des pièges à l'interface, $\sigma_{n,p}$, sont considérées identiques pour les électrons et les trous ($\lambda_{e,h} = 0.7 \text{ \AA}$ et $\sigma_{n,p} = 5 \cdot 10^{-16} \text{ cm}^2$ [Maneglia1996]) dans les conditions d'extraction.

La variation de la fonction de remplissage des pièges, $\Delta F(x)$, passe rapidement de la valeur 1 à 0 à la distance x_m donnée par :

$$x_m = \lambda_{e,h} \cdot \ln \left(\frac{-c_{n,p}(0)}{\ln(0.5)} \cdot \frac{1}{2 \cdot f} \right) \quad 4-8$$

Cette distance x_m correspondant à la profondeur sondée à la fréquence f . De plus, faire l'hypothèse de négliger les phénomènes d'émission de porteurs revient à considérer que rien ne se passe durant les temps de montée et descente. La partie utile du signal n'a donc plus alors une durée de $T=1/f$ mais $T=1/f - 2 \cdot t_{r,f}$ [Maneglia1996]. Soit, en remplaçant dans l'équation 4-8 :

$$x_m = \lambda_{e,h} \cdot \ln \left(\frac{-c_{n,p}(0)}{\ln(0.5)} \cdot \left(\frac{1}{2 \cdot f} - t_{r,f} \right) \right) \quad 4-9$$

cette modification n'ayant un effet significatif qu'à haute fréquence ($f > 1\text{MHz}$).

Si nous remplaçons à présent la variation de la fonction de remplissage des pièges par une fonction "marche" qui passe instantanément de 1 à 0 à la profondeur x_m , l'équation 4-7 devient alors :

$$Q_{CP} = A \cdot q \cdot \Delta E \cdot \int_0^{x_m} N_t(x) \cdot dx \quad 4-10$$

Soit, en dérivant l'équation 4-10 par rapport au logarithme de la fréquence :

$$\frac{dQ_{CP}}{d \ln(f)} = \frac{dQ_{CP}}{dx_m} \frac{dx_m}{d \ln(f)} = A \cdot q \cdot \Delta E \cdot N_t(x_m) \cdot \frac{dx_m}{d \ln(f)} \quad 4-11$$

cela nous mène à une expression de la concentration de pièges à la profondeur x_m en fonction de la dérivée de la charge recombinée (Q_{CP}) par rapport au logarithme de la fréquence [Maneglia1996] :

$$N_t(x_m) = \frac{-1}{A \cdot q \cdot \Delta E \cdot \lambda_{e,h}} \cdot \frac{dQ_{CP}}{d \ln(f)} \quad 4-12$$

Il apparaît alors qu'en faisant varier la fréquence du signal de grille, la profondeur sondée est modifiée, ce qui va nous permettre d'extraire un profil de défauts en profondeur. Les équations 4-5 et 4-8 nous montrent également que la profondeur sondée peut être modulée en faisant varier les densités de porteurs libre à l'interface (n_s et p_s), ce qui peut être obtenu en modifiant la valeur de l'amplitude du pulse V_{SW} .

Nous avons à présent les bases théoriques nécessaires pour l'extraction du profil de pièges en profondeur. Il ne nous reste plus qu'à mettre en pratique ce modèle dans ce qui suit.

2.2.1.3. Mise en pratique de l'extraction du profil de pièges

2.2.1.3.1. Mesure du courant pompé

Le choix du signal de grille doit être fait avec vigilance afin de vérifier les hypothèses précédentes. Les temps de montée et descente doivent donc être les plus courts possible (typiquement inférieurs à 1µs), mais suffisamment long pour ne pas introduire une composante géométrique.

La composante géométrique est un courant de recombinaison des trous du substrat avec les électrons restant du canal durant la phase descendante du signal de grille. Il est alors évident qu'une diminution trop importante des temps de montée et descente entraîne une augmentation de cette composante géométrique. Cette composante peut donc, en principe, être éliminée en augmentant $t_{r,f}$ ou en diminuant la longueur du canal [Huang2009]. Cependant, une plus grande longueur de grille (grande surface de grille) est souvent nécessaire pour avoir un courant pompé supérieur au bruit de mesure. Il est donc nécessaire d'estimer cette composante avant chaque extraction.

Le choix de la fréquence va permettre de jouer sur la profondeur sondée. Plus la fréquence sera basse, plus nous sonderons en profondeur, mais plus le signal sera soumis aux différents bruits de mesure. De la même manière, les hautes fréquences nous permettent de sonder au plus près de l'interface, mais il faut rester suffisamment bas pour ne pas rendre les temps de montée et descente trop important devant la période du signal. Pour tenir compte de ces deux limitations, nous utiliserons des fréquences comprises entre 1kHz et 1MHz.

Le choix de l'amplitude du signal de grille permet également de modifier la profondeur sondée : une plus grande amplitude permet de sonder plus en profondeur. Mais la contrepartie est une augmentation du courant tunnel au travers de la grille qui va perturber la mesure du courant pompé. Ce courant doit donc être suivi afin de le soustraire au courant pompé mesuré sur le substrat. Il peut être approximé à partir de mesures statiques [Masson1999] :

$$I_{tunnel} = \frac{1}{T} \cdot \left(Ig(Vg_h) \cdot \frac{T}{2} - Ig(Vg_l) \cdot \frac{T}{2} \right) \quad 4-13$$

Cependant, il faut souligner que d'autres auteurs [Chung2007] ont démontré que cette approche n'était valable que pour des oxydes de grille dont l'épaisseur est supérieure à 12Å.

Afin de vérifier que $t_{r,f}$ et V_{SW} sont bien choisis, l'évolution du courant pompé avec les temps de transition et avec l'amplitude du signal de grille doit être mesurée (**Figure 4-4**). L'apparition de la composante géométrique se traduit par une augmentation du courant aux faibles valeurs de $t_{r,f}$ dépassant celle due à l'évolution de $E_{em,e}$ et $E_{em,h}$ (**Figure 4-4b**)[Maneglia1998].

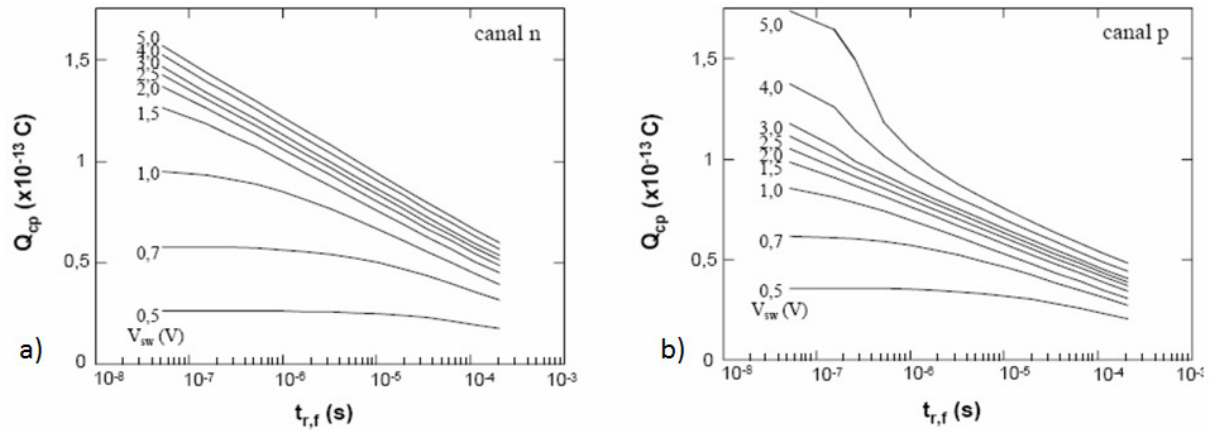


Figure 4-4 : Courbes $Q_{cp}(t_{r,f})$ pour des transistors de $W \times L = 800 \times 4 \mu m^2$ à canal n et à canal p [Maneglia1998]

2.2.1.3.2. Choix des conditions d'extraction

Afin de nous affranchir du bruit de mesure, nous cherchons à avoir le maximum de courant pompé, ce qui est possible uniquement lorsqu'aucun des deux mécanismes de capture (d'électrons et de trous) n'est limitant. Cette condition n'est remplie que lorsque les taux de capture ($c_{n,p}$) des électrons et des trous sont identiques. Or nous avons fait précédemment l'hypothèse d'égalité des sections de capture ($\sigma_{n,p}$) des électrons et des trous à l'interface, ainsi que l'égalité des constantes d'atténuation tunnel. Nous devons donc avoir, d'après l'équation 4-5, des densités de porteurs libre à l'interface égales lorsque le courant pompé est maximum (**Figure 4-5**).

A un V_{sw} donné, nous traçons les courbes $Q_{cp}(V_{gi})$ pour différentes fréquences, et nous choisissons, pour l'extraction du profil des pièges en profondeur, le V_{gi} donnant le maximum de charge pompée pour toutes les fréquences et le V_{sw} observé.

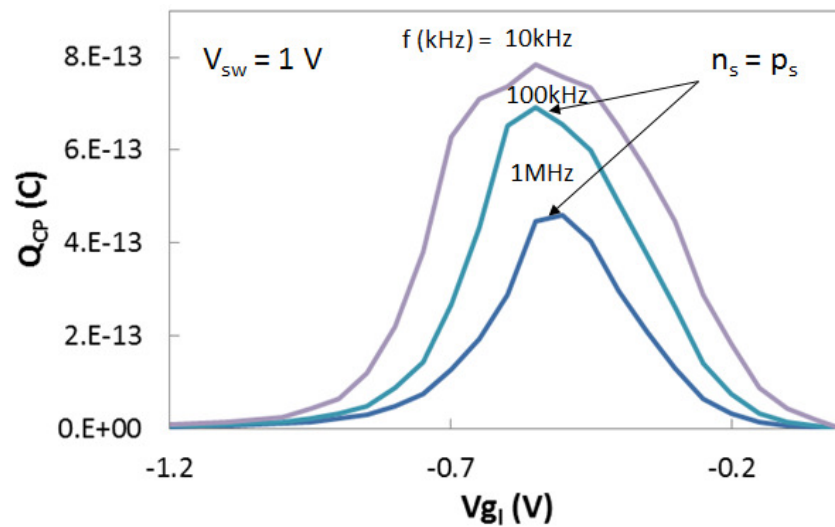


Figure 4-5 : Courbes $Q_{cp}(V_{gi})$ mesurées à différentes fréquences, sur un NMOS d'épaisseur $T_{ox}=5nm$, après un stress de 10s à $V_g=5.5V$.

2.2.1.3.3. Calcul de ΔE , n_s , p_s , x_{cp}

Nous avons cité précédemment le modèle Mos Model 11 **[MM11]** comme étant la base de notre calcul des concentrations de porteurs libres à l'interface. Ce calcul repose, en premier lieu, sur la connaissance de la tension de bande plate (V_{FB}) et du dopage substrat (N_{sub}).

La connaissance du potentiel de surface dans les conditions de polarisation hautes et basses du signal de grille, nous permet également de calculer la plage d'énergie balayée par le potentiel de surface, ΔE :

$$\Delta E = \phi_s(V_{g_h}) - \phi_s(V_{g_l}) \quad 4-14$$

Afin d'extraire la tension de bande plate (V_{FB}) et le dopage substrat (N_{sub}), nous utilisons la fonction Y introduite par Maserjian, que nous avons présentée au second chapitre.

Nous avons également besoin de connaître la tension de seuil (V_{TH}). Pour cela, nous utilisons la méthode proposée par Ghibaudo **[Ghibaudo1988]**, qui définit également une fonction Y comme:

$$Y = \frac{Id}{\sqrt{g_m}} \quad 4-15$$

Nous pouvons alors calculer les densités de porteurs libres à l'interface, n_s et p_s , pour les parties hautes et basses du signal de grille, respectivement, et ce, dans les conditions de polarisations (V_{g_h} et V_{g_l}) choisies pour avoir le maximum de courant pompé, pour un V_{SW} donné, et la plage de fréquences étudiée. Mais il peut arriver que les densités de porteurs libres à l'interface (n_s et p_s) ainsi calculées ne soient pas égales. Cela vient du fait que les tensions de seuil et de bandes plates calculées précédemment ne sont pas égales à celles représentatives du courant pompé telles qu'elles sont définies au chapitre 2. Afin de corriger cela, il est nécessaire de modifier légèrement ces tensions de seuil et de bande plate afin de retrouver des densités de porteurs libre à l'interface de trous et d'électrons égales.

Une fois ce calcul fait, et en utilisant les valeurs choisies pour les paramètres caractéristiques de la transition tunnel directe ($\lambda_{e,h}$ et $\sigma_{n,p}$), le calcul de x_m devient alors immédiat à partir de l'équation 4-9.

L'extraction du profil de défauts dans la profondeur de l'oxyde est alors possible à partir de l'équation 4-12.

2.2.2. Modèle compact pour l'extraction du profil des pièges le long du canal

L'extraction du profil des pièges le long du canal (Lateral Profiling, LP) a été introduite pour la première fois par Ancona **[Ancona1988]**. Vinrent ensuite les travaux de Lee **[Lee1996]** qui y ajouta la prise en considération de l'impact des charges fixes piégées dans l'oxyde (Q_{ot}) sur l'extraction du profil latéral. Cette méthode a été encore améliorée récemment par Aichinger **[Aichinger2008]** qui fixe la fenêtre mesurée en énergie en faisant varier les temps de montée et de descente du pulse appliqué à la grille.

Cette méthode est basée sur l'utilisation du courant pompé mesuré au drain, en appliquant un pulse à la grille de niveau bas constant et niveau haut variable, tout en laissant la source flottante, comme indiqué dans l'insert en bas à gauche de la **Figure 4-6**. L'extraction du profil latéral repose sur le fait que la variation du courant pompé (ΔI_{cp}) pour un certain niveau haut de pulse V_{g_h} ,

est proportionnelle au nombre de défauts générés à l'interface, depuis l'extrémité de la grille du côté du drain jusqu'à une certaine position x donnée par [Lee1996, Chen1998] :

$$\Delta N_{it}(x) = \frac{dI_{CP}}{dx} \cdot \frac{1}{q \cdot f \cdot W} = \frac{dI_{CP}}{dV_{TH}(x)} \cdot \frac{dV_{TH}(x)}{dx} \cdot \frac{1}{q \cdot f \cdot W} \quad 4-16$$

$$x = L_c \cdot \left(1 - \frac{1}{2} \cdot \frac{I_{CP}(Vg_h)}{I_{CP, vir, max}} \right) \quad 4-17$$

$$V_{TH}(x) = V_{TH, vir}(x) - \frac{Q_{ot}(x)}{C_{ox}(x)} \quad 4-18$$

$$V_{TH, vir}(x) = Vg_h \quad 4-19$$

où $\Delta N_{it}(x)$ est la densité surfacique de défauts à la position x le long du canal, f est la fréquence du pulse de CP, W est la largeur du MOSFET, $V_{TH}(x)$ est la tension de seuil locale du CP, L_c la longueur du canal, $I_{CP, vir, max}$ est la valeur maximum du courant pompé mesurée sur le dispositif vierge (non stressé), $V_{TH, vir}(x)$ est la tension de seuil locale du CP mesurée sur le dispositif vierge et $C_{ox}(x)$ est la capacité locale de l'oxyde.

La **Figure 4-7** donne une illustration du principe de fonctionnement de la mesure ainsi que de la notion de $V_{TH}(x)$. Le principe de la mesure reste celui du pompage de charge, tel que décrit au chapitre 2 : le niveau bas du pulse est choisi en régime de forte accumulation, de manière à capturer des trous, et le niveau haut du pulse est varié progressivement, permettant d'inverser une zone de plus en plus grande le long du canal, pour capturer des électrons. La tension de seuil le long du canal représente la tension minimum à appliquer sur la grille pour atteindre le régime d'inversion et permettre ainsi la capture d'électrons ; le dopage étant non uniforme le long du canal, cette tension de seuil varie donc en fonction de la position (comme illustré **Figure 4-7b**). Pour chaque pulse appliqué lors de la mesure de courant pompé (pulses A, B et C de la **Figure 4-7**), cette tension de seuil est atteinte localement, permettant d'inverser une partie restreinte du canal, jusqu'à atteindre la tension de seuil du transistor, permettant d'inverser tout le canal, et donnant alors le maximum de courant pompé (pulse C **Figure 4-7**).

On peut noter sur la **Figure 4-7a** que le courant pompé ne devient pas strictement constant après avoir atteint le Vg_h permettant d'inverser le canal, mais continue à augmenter faiblement. Cela est dû au fait que l'augmentation de Vg_h permet également d'adresser une gamme d'énergie plus importante, comme montré par [Aichinger2008], ce qui donne accès à plus de défauts pouvant participer au courant pompé.

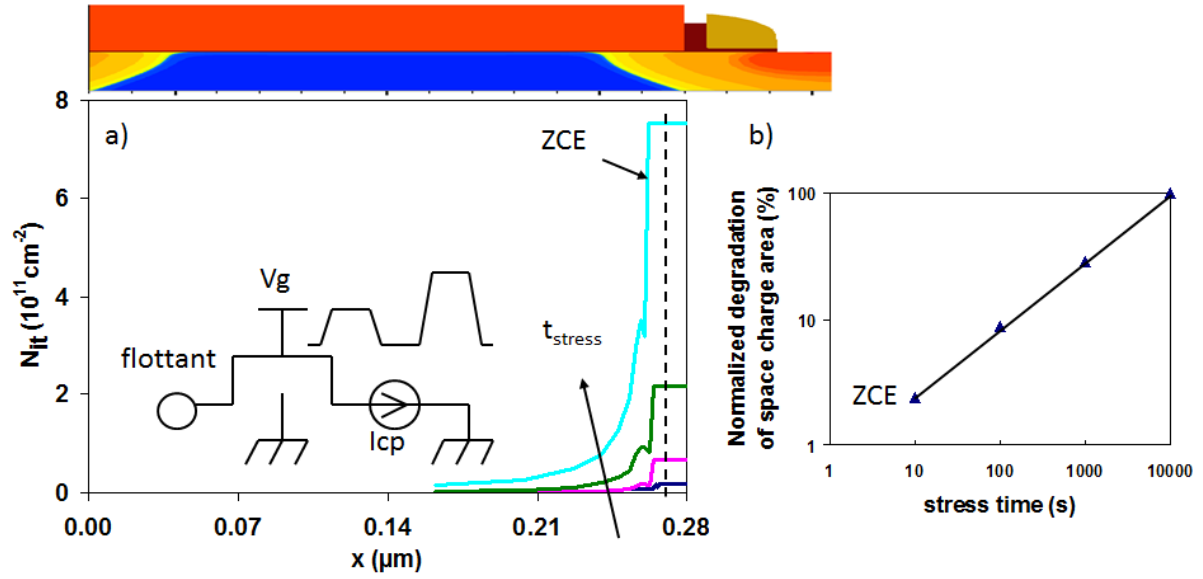


Figure 4-6 : a) Profil latéral extrait des mesures de CP après un stress porteur chaud ($V_g = V_d = 3.3V$) avec un temps de stress allant de 10 à 10000s. L'insert du bas montre les conditions de mesure. b) dégradation normalisée de la ZCE, adapté de [MamyRandriamihaja2010].

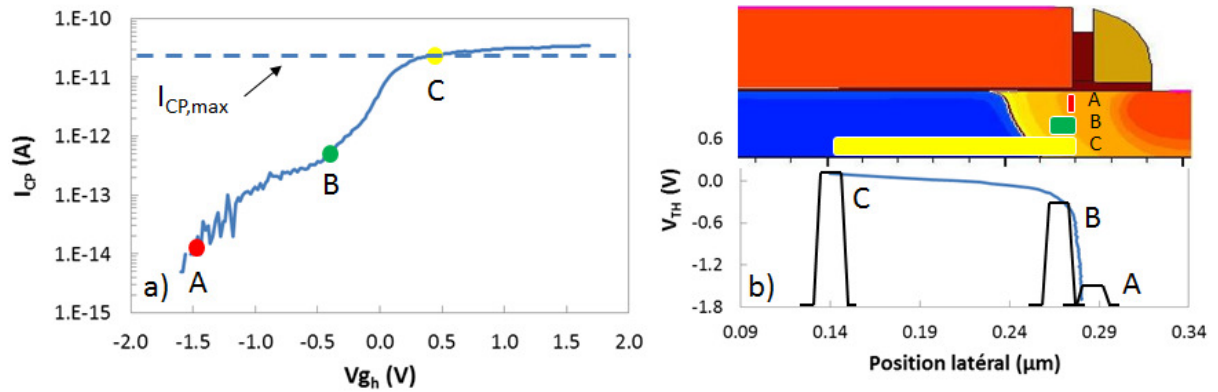


Figure 4-7 : a) Mesure de courant pompé sur un dispositif non stressé ($W \times L = 10 \times 0.28 \mu m$, $T_{ox} = 2.8 nm$), b) $V_{th}(x)$ calculé d'après les équations 4-15 et 4-17 illustrant la zone sondée par mesure de courant pompé le long du canal du transistor, pour trois conditions de polarisations (pulses A, B et C).

L'équation 4-19 montre que toute erreur faite sur le choix du courant pompé maximum aura un impact sur le calcul de x , et donc sur la localisation des défauts.

La solution que nous proposons est d'identifier le V_{gh} correspondant à l'inversion de tout le canal.

On prend pour cela un transistor ayant subi un stress de type HC, assurant ainsi une dégradation non uniforme le long du canal. Les mesures de courant pompé prises côté source et côté drain donneront donc des résultats différents, étant donné la non-uniformité de la dégradation, et ce, jusqu'à ce que V_{gh} soit égal à la tension de seuil du canal, faisant ainsi participer tous les défauts le long du canal (**Figure 4-8**).

On définit alors le courant pompé mesuré à cette tension comme étant le courant pompé maximum, pour lequel tous les défauts du canal participent au courant pompé.

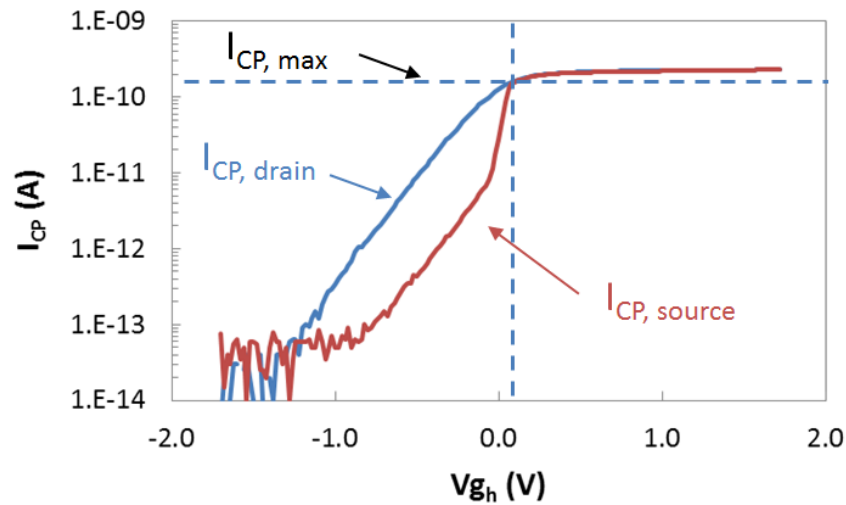


Figure 4-8 : Mesures de courant pompé sur un transistor NMOS ($W \times L = 10 \times 0.28 \mu\text{m}$, $T_{\text{ox}} = 2.8 \text{ nm}$) prises sur la source et le drain, après un stress HC $V_g/V_d = 3.6/2.8 \text{ V}$, permettant d'identifier $I_{\text{CP}, \text{max}}$.

Le calcul de la position latérale x est aussi grandement influencé par le profil de dopage, et en particulier la position pour laquelle le profil de dopage devient constant, point pour lequel la tension de seuil équivalente inversera tout le canal et donnera le maximum de courant pompé. L'équation 4-17 fait l'hypothèse que le profil de dopage varie continuellement jusqu'au milieu de canal ($L_c/2$), ce qui permettrait, en théorie, de mesurer des défauts jusqu'au milieu du canal, et donnerait donc la longueur sondée maximum. La **Figure 4-9** illustre cet effet en montrant pour deux exemples différents de profils de dopages, la longueur sondée maximum. On fera donc une erreur sur la localisation des défauts le long du canal si on ne connaît pas le profil de dopage, donnant une distribution de défauts plus étendue dans le canal, comme illustré **Figure 4-9b**.

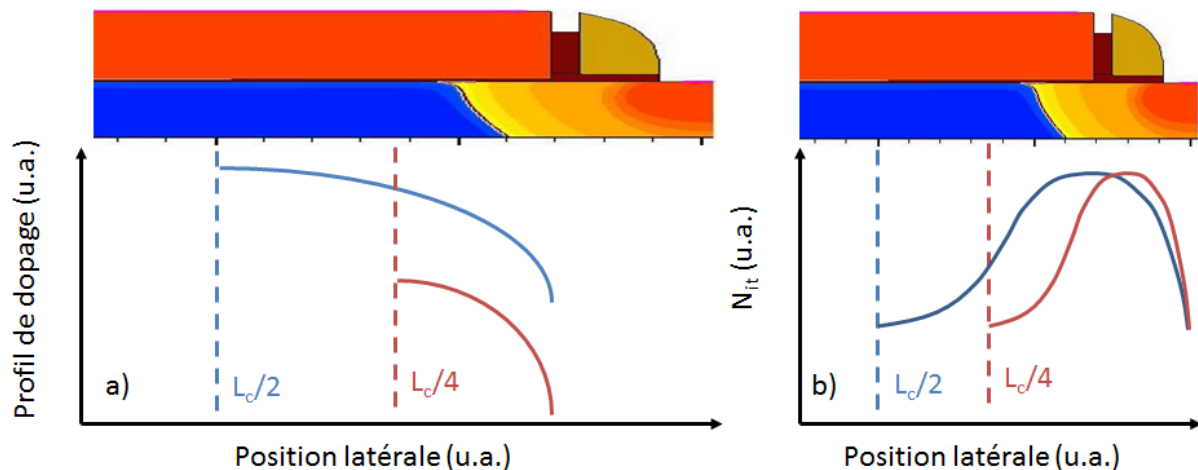


Figure 4-9 : Illustration schématique de l'impact du profil de dopage sur la longueur sondée maximum ($L_c/2$ ou $L_c/4$ pour ces deux profils de dopage pris en exemple).

Il est donc nécessaire de vérifier la validité du profil de défauts extrait. On proposera pour cela, dans le chapitre suivant, une méthode de vérification basée sur la simulation de l'impact de ces

défauts sur la dégradation des caractéristiques électrostatique et de la mobilité afin de reproduire la dégradation des paramètres du transistor (V_{TH} , g_m , ...).

Les équations 4-16 et 4-18 nous montrent qu'une augmentation des N_{it} se traduit par une augmentation du courant pompé I_{CP} , et qu'une augmentation du nombre de charges piégées dans l'oxyde Q_{ot} cause un décalage de $V_{TH}(x)$. Cependant, le calcul de l'impact des Q_{ot} sur $V_{TH}(x)$ nécessite des simulations 2D, ce qui peut être lourd en temps de calcul. Pour pallier à ce problème, la solution présentée par Chen [Chen1998] est de supprimer ces charges piégées en effectuant un recuit, en espérant ne pas recouvrer trop de N_{it} par la même occasion.

Or ce qui nous importe le plus est de connaître la quantité de défauts générés (ΔN_{it}) et leur localisation approximative, le tout devant être ensuite corrélé avec d'autres mesures (comme le GD ou le LPIV). En conséquence, nous faisons le choix de négliger l'impact des charges piégées au-dessus des zones de charge d'espace et de LDD, l'injection de charges dans l'oxyde étant limité sur les oxydes fins.

En effet, nous supposons que leur faible extension devant la longueur du canal implique que ces charges auront un effet négligeable sur le calcul local de la position le long du canal (x). Conforté également par le fait que le calcul de x dépend du calcul d'une tension de seuil, et qu'il a été montré précédemment [Guérin2008] que seuls les défauts au-dessus du canal ont une influence sur la tension de seuil. Seules les charge piégées au-dessus du canal seront considérées et supprimées.

Pour ce faire, nous ne considérons pas le profil de ces charges piégées le long du canal, mais seulement leur effet total, moyenné sur toute la longueur du canal. Afin de supprimer l'effet de ces charges, les courbes de courant pompé (I_{CP}) mesurées en inverse (côté source) et normalisées, sont décalées de façon à ce que leur point milieu coïncident, comme illustré sur la Figure 4-10. En effet, le courant pompé mesuré en inverse est seulement influencé par les charges fixes de l'oxyde au-dessus du canal, les défauts localisés côté drain n'étant "accessible" qu'une fois la tension de seuil du canal passée. Le même décalage est ensuite appliqué au courant pompé mesuré en direct, comme illustré sur la Figure 4-11. Les profils latéraux obtenus avec cette méthode sont montrés sur la Figure 4-6.

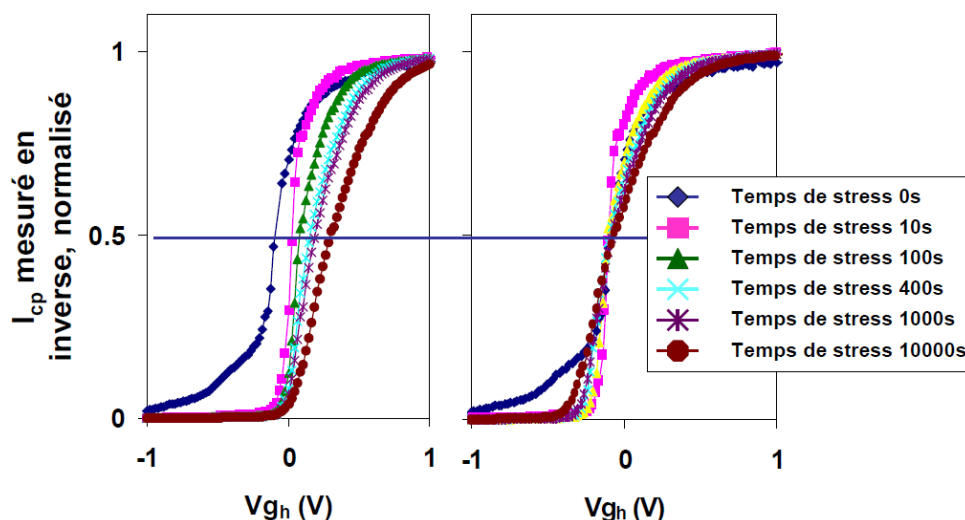


Figure 4-10 : I_{CP} mesuré en inverse et normalisé : a) avant le décalage en V_{g_h} , b) après le décalage en V_{g_h} , pour corriger l'effet des charges fixes au-dessus du canal (Q_{ot}), mesuré après un stress HC ($V_g=V_d=4.3V$), avec un temps de stress allant de 0 à 10000s [MamyRandriamihaja2010].

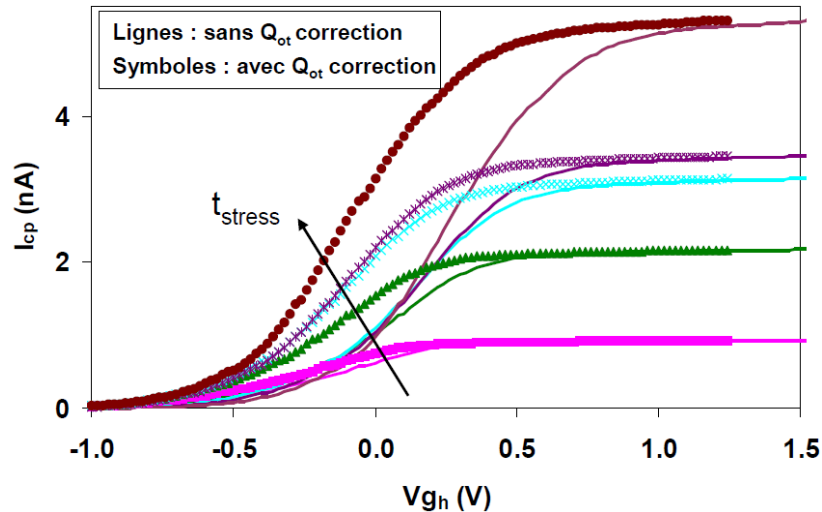


Figure 4-11 : Courant pompé mesuré en direct avant la correction des charges fixes de l'oxyde (les lignes) et après (les symboles), mesuré après un stress HC ($V_g=V_d=4.3V$) et un temps de stress allant de 10 à 10000s [MamyRandriamihaja2010].

Afin d'étendre la zone sondée côté drain (dans le LDD et sous le spacer), nous avons développé une méthode d'extraction de profil latéral basée sur des mesures de courant de drain, qui fera l'objet du paragraphe suivant.

2.3. Extraction à partir de mesures de courant de drain

Lorsque l'on effectue une mesure de type $I_d(V_d)$ sur un transistor, le courant de drain tend à saturer quand la tension V_d devient supérieure à $V_{d,sat}$. L'origine de cette saturation dépend de la longueur du transistor. Pour les transistors longs, l'augmentation de V_d entraîne un pincement de la couche d'inversion qui se rétracte progressivement vers la source, ce qui va limiter l'augmentation du courant de drain en imposant une barrière grandissante aux électrons rejoignant le drain. Alors que pour les transistors courts, c'est la saturation de la vitesse des porteurs qui va entraîner la saturation du courant de drain.

La création de défauts d'interface a pour effet de diminuer le courant de drain (**Figure 4-12a**). Mais quand la tension $V_{d,sat}$ est atteinte, une partie des défauts est alors écrantée, annulant ainsi leur effet sur la mesure de courant de drain (**Figure 4-12b**). Après un stress HC introduisant une dégradation principalement côté drain, la mesure du courant de drain en direct (côté drain), montre un courant post-stress qui tend vers la mesure près-stress (**Figure 4-12a**). A l'inverse, lorsque l'on mesure le courant de drain en inverse (côté source), la zone de saturation n'a pas de défauts à écranter, et le courant mesuré sature à une valeur inférieure au courant de saturation près-stress.

En conséquence, nous faisons l'hypothèse que cette zone de saturation n'est plus influencée par les défauts d'interface qui s'y trouvent, ce qui explique la convergence du courant de drain post-stress vers le courant près-stress mesuré en direct, comme illustré **Figure 4-12b**.

Ce même phénomène a déjà été observé par [Schwerin1987], et l'auteur a reproduit par simulation le courant de drain post-stress en utilisant un outil de simulation numérique 2D et en devinant le profil de défauts d'interface. Mais pour être précise, une telle simulation nécessite de

prendre en considération l'impact des défauts sur la dégradation de l'électrostatique et de la mobilité, ainsi que les caractéristiques des défauts (taux de capture, distribution énergétique, ...) ce qui les rend difficiles à mettre en œuvre.

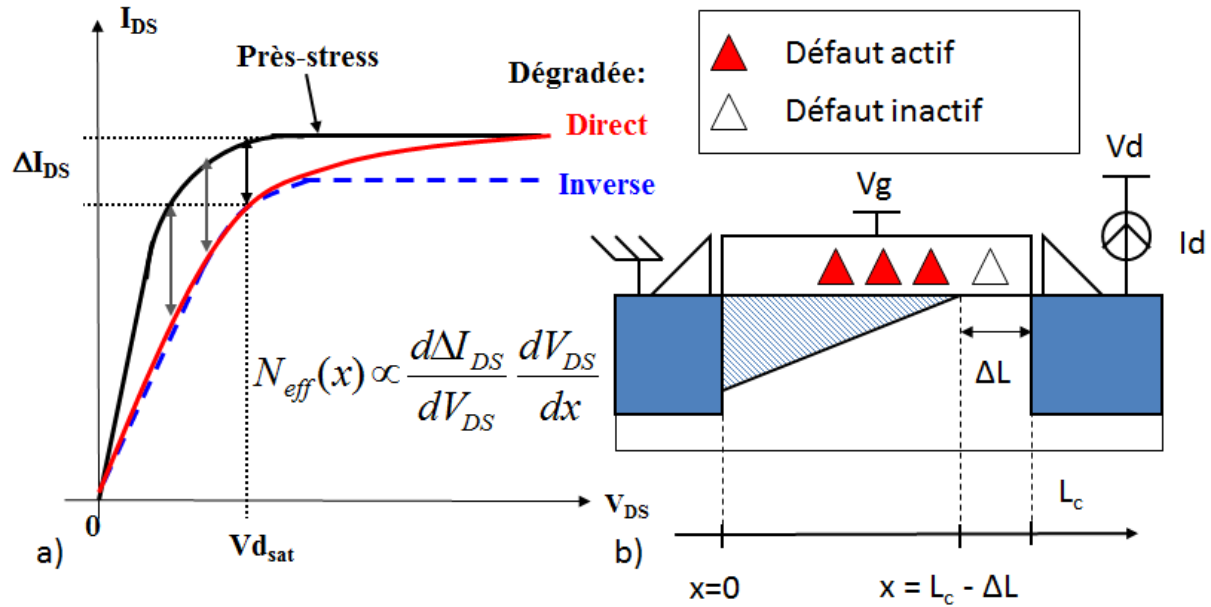


Figure 4-12 : Illustration schématique du principe de notre méthode de profil de défaut basée sur mesure de courant de drain, où $N_{eff}(x)$ est la densité effective de défauts d'interface.

Nous proposons d'extraire le profil de défauts d'interface le long du canal en comparant des mesures en direct de courant de drain près- et post-stress, en supposant que les charges fixes au-dessus du canal ont un effet négligeable :

$$\Delta Id(Vd) \sim \int_0^x \Delta N_{it,eff}(x) \cdot dx \quad 4-20$$

$$\Delta N_{it,eff}(x) \sim \frac{d\Delta Id(Vd)}{dx} \sim \frac{d\Delta Id(Vd)}{dVd} \cdot \frac{dVd}{dx} \quad 4-21$$

$$x = L_c - \Delta L \quad 4-22$$

$$\Delta L = \sqrt{\frac{2 \cdot \epsilon_{sc}}{q \cdot N_{sub}} \cdot (Vd - Vd_{sat})} \quad 4-23$$

où $N_{it,eff}$ est la densité de défaut d'interface effective ayant un effet sur le courant de drain (comme illustré **Figure 4-12b**), ΔL est la longueur de la zone saturée, ϵ_{sc} est la permittivité du silicium et N_{sub} le dopage substrat. Il est important de noter ici que cette méthode permettra uniquement de donner une valeur qualitative du profil de défauts mesurés. Il sera donc nécessaire de la comparer avec une autre méthode d'extraction (par mesure de courant pompé) pour obtenir la densité de défauts créés.

Il n'existe pas à ce jour d'expression analytique simple permettant de calculer ΔL pour des dispositifs de faible longueur de grille, dont la saturation du courant de drain est due à la saturation de la vitesse des porteurs. On peut l'obtenir à partir de simulation Monte Carlo, mais afin de simplifier son calcul, nous utilisons le même ΔL que pour les canaux longs. L'erreur faite par cette approximation est corrigée en combinant cette méthode d'extraction de profil de défaut avec l'autre méthode basée sur les mesures de courant pompé, qui nous permettra de repositionner nos profils de défauts ainsi extraits. La **Figure 4-13** montre un exemple d'extraction de profil de défauts réalisé avec notre méthode.

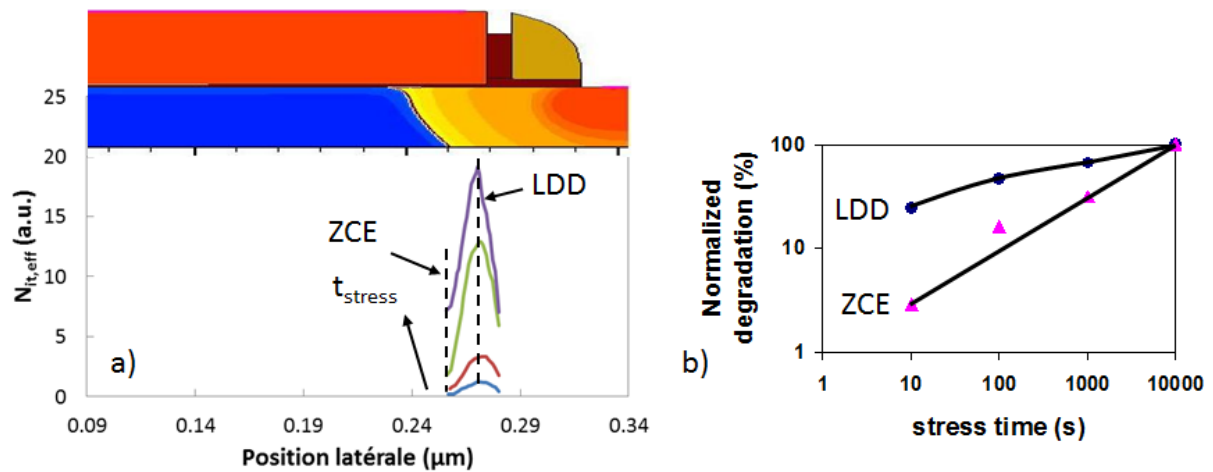


Figure 4-13 : a) Profil latéral extrait des mesures de courant de drain après un stress porteur chaud ($V_g=V_d=3.3V$) avec un temps de stress allant de 10 à 10000s, b) dégradation normalisée du pic de défaut dans le LDD et de la zone de transition avec la ZCE, adapté de [MamyRandriamihaja2010].

2.4. Extraction à partir de mesures DCIV/Gated-Diode

Les mesures de type DCIV et Gated-Diode ont été présentées au chapitre 2 où nous avons vu comment identifier chaque pic de courant et lui attribuer une position le long du canal (canal, ZCE ou LDD). Après avoir identifié les zones représentées par chaque pic observé sur les courbes GD, nous pouvons calculer la quantité de défauts générés à l'interface dans chacune de ces zones, comme décrit par Jie [Jie1999] :

$$I_{d_{max}} = N_{it,eff} \cdot A \cdot q \cdot c_0 \cdot n_i \cdot \frac{\pi}{2} \cdot \exp\left(\frac{q}{2} \cdot \frac{V_{db}}{k \cdot T}\right) \quad 4-24$$

en supposant que le courant de génération-recombinaison est principalement dû aux défauts d'interface autour du midgap, avec $I_{d_{max}}$ le courant de drain maximum pour un pic, q la charge de l'électron, où A (cm^2) est l'aire de la zone (canal, ZCE ou LDD), $c_0^2 = c_n \cdot c_p$, $c_n = \sigma_n \cdot v_{th}$, σ_n la section de capture (prise égale à $5 \cdot 10^{16} cm^2$), v_{th} la vitesse thermique des porteurs ($10^7 cm \cdot s^{-1}$), n_i la densité de dopage intrinsèque ($10^{10} cm^{-3}$), k la constante de Boltzman, T la température (K). $N_{it,eff}$ représente la quantité effective de défauts d'interface présente uniquement au midgap nécessaire pour reproduire le même $I_{d_{max}}$ que produirait la quantité réelle de défauts d'interface avec sa distribution en énergie. En appliquant cette méthode aux mesures présentées sur la **Figure 4-14**, nous trouvons, pour le canal, une densité surfacique de défauts de $1.93 \cdot 10^{10} cm^{-2}$.

Enfin, l'étude du décalage de la tension de grille au pic du courant de drain ($\Delta V_{g_{pic}}$) au cours du stress, permet de calculer la quantité et le signe de la charge piégée dans l'oxyde pour la zone du transistor représentée par le pic, avec l'équation [Jie2001] :

$$\Delta V_{g_{pic}} = -\frac{\Delta Q_{ot}}{C_{ox}} = -q \cdot \frac{\Delta N_{ot}}{C_{ox}} \quad 4-25$$

où ΔQ_{ot} est la quantité de charges piégées dans l'oxyde de grille et C_{ox} est la capacité de l'oxyde ($F.cm^{-2}$). Il est important de remarquer ici que ΔQ_{it} , qui représente le chargement des défauts d'interface, n'a pas d'impact sur $\Delta V_{g_{pic}}$ parce que le courant maximum au pic est atteint quand le potentiel de surface est à sa valeur intrinsèque (au midgap), ce qui a pour effet d'avoir $\Delta Q_{it}=0$ [Jie2001, Sah2001].

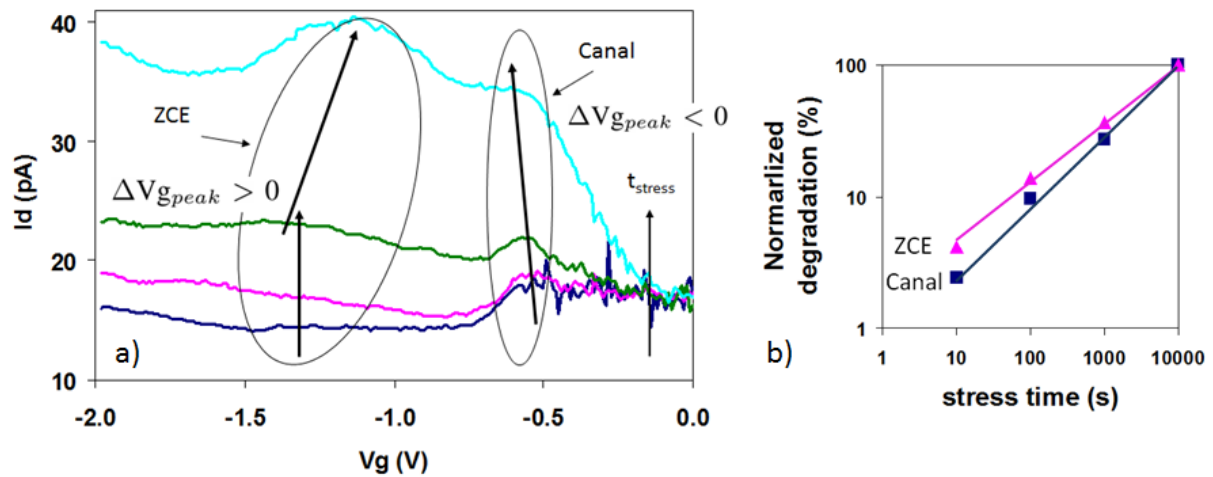


Figure 4-14 : a) Courbes de GD après stress HC ($V_g=V_d=3.3V$), avec un temps de stress allant de 10 à 10000s, et un $V_{db}=-0.4V$. Le pic de droite, représentant la dégradation du canal, a un léger décalage négatif de son pic, alors que le pic de gauche (ZCE), a un décalage positif de son pic (pour le dernier temps de stress seulement), ce qui implique le piégeage de charges négatives dans l'oxyde de grille au-dessus de la ZCE. b) dégradation normalisée de la ZCE et du canal, adapté de [MamyRandriamihaja2010].

La **Figure 4-14** montre des courbes de GD après un stress HC ($V_g=V_d=3.3V$) avec un temps de stress allant de 10s à 10000s. Seulement un faible décalage négatif du pic du canal peut être mesuré, indiquant un faible piégeage de charge au-dessus du canal. En ce qui concerne la ZCE, il n'y a pas de décalage évident avant le dernier temps de stress avec un décalage positif, indiquant un piégeage de charges négatives. En combinant les techniques de profil de défaut avec pompage de charge et la mesure de courant de drain [MamyRandriamihaja2010], nous avons pu estimer la surface de la ZCE, ce qui nous a permis de calculer la quantité de charges piégées dans l'oxyde au-dessus de cette zone comme $N_{ot}=8.3 \cdot 10^{11} cm^{-2}$.

2.5. Combinaison des trois méthodes de localisation des défauts d'interface le long du canal

Nous avons à présent trois méthodes de caractérisation qui nous permettent de localiser les défauts dans les différentes régions du transistor (canal, ZCE et LDD). La corrélation des dégradations normalisées de la ZCE mesurées par CP, $I_d(V_d)$ et DCIV (**Figure 4-6 b**, **Figure 4-13 b**, **Figure 4-14 b**) nous permet de joindre les deux profils extraits par CP et $I_d(V_d)$ et de déterminer ainsi la valeur quantitative de la densité de défauts extraite par la méthode de profil basée sur les mesures de

courant de drain[MamyRandriamihaja2010]. La **Figure 4-15** montre le profil complet obtenu suivant notre méthode combinant différentes mesures, ainsi qu’une illustration schématique des zones sondées par chacune des méthodes.

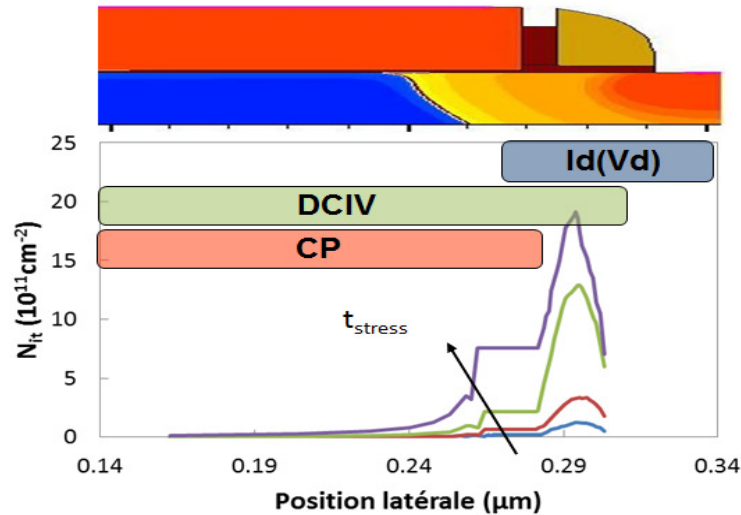


Figure 4-15 : Profil de défaut étendu en combinant les résultats obtenus par mesure CP et $Id(Vd)$, présentant une illustration schématique des zones sondées par les trois mesures utilisées ($Id(Vd)$, DCIV et CP), mesuré après un stress HC ($V_g=V_d=3.3V$).

3. Validation des profils de défauts extraits par mesure et simulation

Chacune des méthodes d'extraction précédente est basée sur des hypothèses simplificatrices sur le modèle de communication du défaut. Nous allons à présent comparer ces modèles compacts avec notre modèle physique présenté au premier chapitre.

3.1. Défauts d'interface extraits à partir de mesures de CV(f)

Nous avons décrit au chapitre 2 le principe des simulations reproduisant l'impact des défauts sur la dégradation des capacités. Notre approche nous a permis de calculer la zone sondée par mesure de capacité, mettant en évidence le fait que seuls les défauts d'interface ont un impact réel sur la dégradation des capacités.

Les profils de défauts d'interface ($S=9.6$ et $F_c=3\text{MV/cm}$, cf. chapitre 2, paragraphe 3.4) introduits dans le simulateur sont définis suivant deux gaussiennes (en espace et énergie). La **Figure 4-16** montre la reproduction par simulation de capacités mesurées à haute et basse fréquences, avant et après stress. Le dispositif est simulé avec une épaisseur d'oxyde $T_{ox}=2.9\text{nm}$ et $\epsilon_{ox}=4.2$.

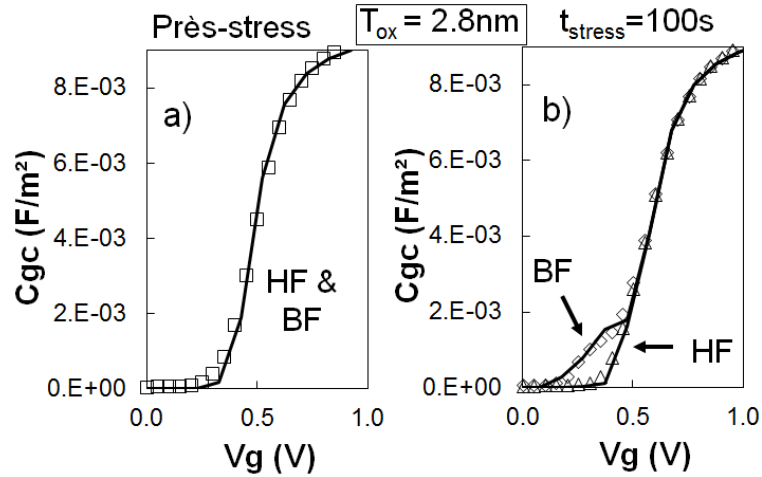


Figure 4-16 : Reproduction par simulation (lignes) de capacités mesurées (symboles) à haute et basse fréquence (1MHz et 50kHz) a) près-stress et b) post-stress, [MamyRandriamihaja2012].

Le profil de défauts utilisé pour reproduire la dégradation de cette capacité est quasiment uniforme en énergie dans le gap du silicium (une gaussienne centré en 0.6eV, avec une variance de 0.7eV) et localisé très proche de l'interface (une gaussienne centré à 0.1nm de l'interface, avec une variance de 0.2nm), la référence en énergie étant la bande de valence du silicium ($E_v(\text{Si})=0\text{eV}$).

L'uniformité du profil de défauts en énergie est donc en contradiction avec la forme extraite en utilisant le modèle compact présenté au paragraphe 2.1, qui prévoit deux gaussiennes en énergie, comme illustré sur la **Figure 4-3**. Cette différence vient du fait que le modèle compact suppose une section de capture (et donc un taux de capture) constante en énergie, alors que nous avons montré au chapitre 2 que le taux de capture varie grandement avec la position énergétique du défaut (**Figure 2-11**), ce qui explique la forme de la zone sondée en énergie (**Figure 2-20**) qui prévoit une absence de réponse capacitive des pièges au midgap. La forme ainsi extraite par ce modèle compact suit en fait la variation de la section de capture en énergie, mais ne permet pas d'extraire la densité de défaut au midgap.

3.2. Défauts profonds extraits à partir de mesures de SILC

Nous avons également décrit au chapitre 2 le principe des simulations reproduisant l'impact des défauts sur la dégradation du courant de grille (SILC), au travers du courant TAD. Notre approche nous a permis de calculer la zone sondée par mesure de courant de grille, mettant en évidence le fait que seuls les défauts profonds ont un impact réel sur la dégradation du courant de grille, pour le dispositif étudié (SiON avec $T_{\text{ox}}=2.8\text{nm}$).

Les profils de défauts profonds ($S=1.5$ et $F_c=3\text{MV/cm}$) introduits dans le simulateur sont également définis suivant deux gaussiennes (en espace et énergie). La **Figure 4-17** montre la reproduction par simulation de courants de grille mesurés, avant et après stress. Le dispositif est simulé avec une épaisseur d'oxyde $T_{\text{ox}}=2.9\text{nm}$ et $\epsilon_{\text{ox}}=4.2$.

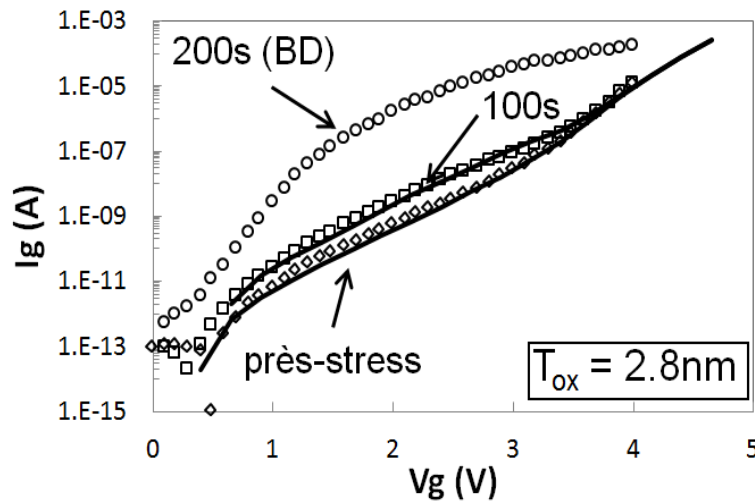


Figure 4-17 : Reproduction par simulation (lignes) de courant de grille mesurés (symboles) près-stress et post-stress (après 100s de stress, montrant du SILC, et après 200s de stress, montrant un premier évènement de claquage), adapté de [MamyRandriamihaja2012]

Le profil de défauts utilisé pour reproduire la dégradation de ce courant de grille est localisé en énergie (une gaussienne centré en 0.9eV, avec une variance de 0.175eV) et très étendu en espace (une gaussienne centré à 0.1nm de l'interface, avec une variance de 0.7nm).

Les courants de grille dont la dégradation était due uniquement au SILC ont pu être reproduits par simulation en jouant uniquement sur la densité de défauts. Il est intéressant de noter qu'on ne peut reproduire l'augmentation de courant mesurée après le premier évènement de claquage en gardant la même distribution de défauts impliqués dans le SILC. Le claquage mettant en jeu la formation d'un chemin de percolation, il est nécessaire de prendre en compte la modification structurale localisée de l'oxyde pour pouvoir reproduire cette augmentation de courant, comme il sera étudié au chapitre suivant.

3.3. Comparaison avec le profil extrait avec le modèle compact de CP

L'utilisation du modèle compact présenté au paragraphe 2.2.1 permet d'extraire le profil de défauts dans le volume de l'oxyde, sur une profondeur pouvant atteindre jusqu'à 1.2nm. Cette méthode nous permet donc de connaître la distribution des défauts d'interface, ainsi que le début de la distribution des défauts profonds de l'oxyde. C'est pourquoi nous avons voulu comparer les résultats obtenus par cette méthode avec les profils extraits en reproduisant des CV et $I_g(V_g)$.

Notre démarche, illustrée par la **Figure 4-18**, est la suivante :

- nous effectuons des mesures de CV, $I_g(V_g)$ et CP sur un transistor avant et après stress ;
- la reproduction de la dégradation des CV nous permet d'extraire le profil de défauts d'interface ;
- la reproduction de la dégradation du courant de grille nous permet d'extraire le profil de défauts profonds de l'oxyde ;
- le modèle compact basé sur les mesures de CP nous permet d'extraire directement le profil des défauts.

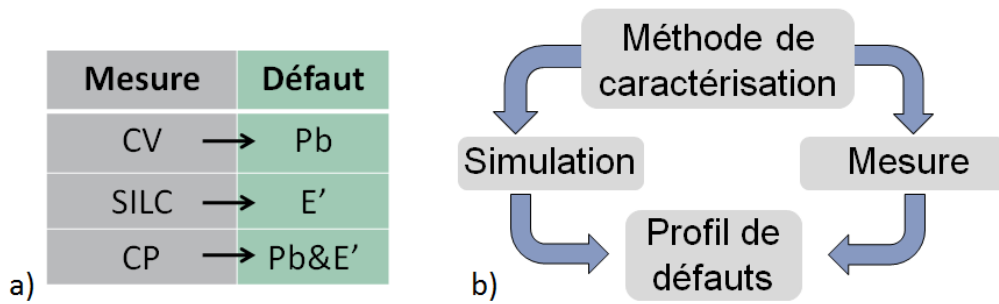


Figure 4-18 : Illustration schématique de notre méthodologie d'extraction du profil des défauts dans le volume de l'oxyde, utilisant trois méthodes de caractérisation a), adressant chacune différent type de défauts, et combinant mesures et simulations b).

La **Figure 4-19** montre la comparaison faite entre les différentes méthodes d'extractions de profils de défauts dans le volume de l'oxyde :

- à partir du modèle compact basé sur mesures de CP (les symboles de la **Figure 4-19**) ;
- en reproduisant la dégradation de mesures CV par simulation (les lignes pleines de la **Figure 4-19**) ;
- en reproduisant la dégradation de mesures de SILC par simulation (les lignes en pointillés de la **Figure 4-19**).

Le modèle compact basé sur les mesures de CP repose sur de nombreuses hypothèses discutables (section de capture constante en énergie, piégeage par direct tunneling, ou encore une zone sondée rectangulaire). On peut voir sur la **Figure 4-19** qu'il permet tout de même d'extraire un profil de défauts dont la forme est similaire à la somme des profils de défauts d'interface et des défauts profonds de l'oxyde extrait par simulation de CV et $I_g(V_g)$. Cela nous permet donc de valider ce modèle compact, qui sera utilisé pour obtenir une bonne estimation du profil de défauts créés dans le volume de l'oxyde.

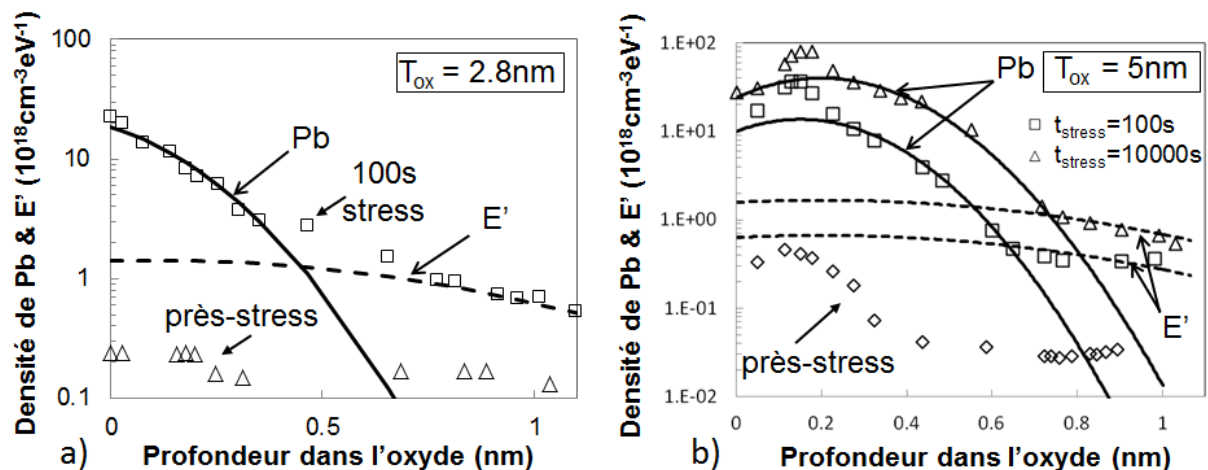


Figure 4-19 : Comparaison de mesures de profil de défauts dans le volume de l'oxyde, extraite à partir du modèle compact basé sur les mesures de CP (symboles) avec les profils de défauts d'interface (lignes pleines) extraits par simulation de CV et avec les profils de défauts profonds (lignes en pointillés) extraits par simulation de SILC, pour une oxyde d'épaisseur a) $T_{\text{ox}}=2.8 \text{ nm}$ et b) $T_{\text{ox}}=5 \text{ nm}$, adapté de [MamyRandriamihaja2012].

Nous disposons à présent de méthodes de localisation des défauts à l'interface le long du canal, ainsi que dans le volume de l'oxyde de grille. Nous utiliserons ces outils dans les deux parties suivantes afin de valider les modèles de création de défauts développés au chapitre précédent.

4. Calibration du modèle de dégradation induite par porteur énergétique et validation expérimentale

4.1. Choix des conditions de stress

Nous avons présenté au chapitre précédent le modèle que nous avons développé, permettant de reproduire la dégradation induite lors de stress porteurs chauds. Ce modèle permet de prendre en compte les cas extrêmes ($V_d > V_g$: SP avec une forte énergie et $V_g > V_d$: MP avec une forte densité de porteurs), mais également la transition entre les deux modes de dégradation par SP et MP. Notre modèle nous a permis d'unifier l'ensemble de ces modes de dégradation dans un même formalisme, considérant, pour chaque position le long du canal, la densité et l'énergie des porteurs, ainsi que leur probabilité de transférer de l'énergie à la liaison Si-H pour participer à sa rupture, en n'utilisant que 3 paramètres d'ajustement :

- la densité maximum de défauts que l'on peut créer (N_0 , équation 3-57)
- le seuil de saturation de la dégradation (c_0 , équation 3-57)
- le poids relatifs des mécanismes d'excitation/désexcitation induits par porteurs devant les mécanismes thermiques (s_0 , équation 3-49).

Afin de déterminer la valeur de ces trois paramètres, nous avons choisi une large gamme de conditions de stress couvrant l'ensemble des modes de dégradation pris en compte par notre modèle, comme illustré par les symboles rouges sur la **Figure 4-20**. Ces conditions de stress nous permettent de couvrir une large gamme de courant de drain, en allant de conditions de polarisations $V_d > V_g$ jusqu'à $V_g > V_d$.

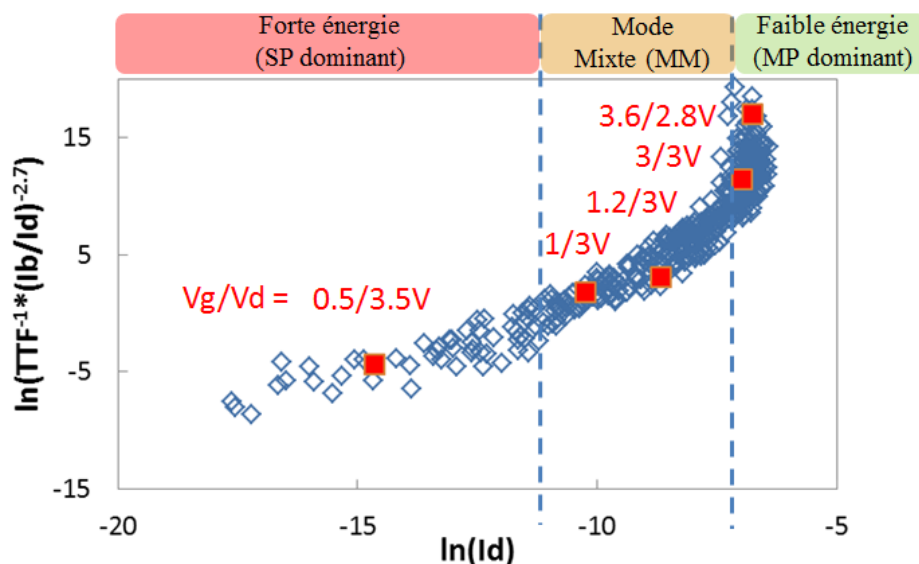


Figure 4-20 : Mesure de la dépendance du taux de dégradation en courant, à partir de mesure de TTF sur NMOS, permettant d'identifier les régimes de courant pour lesquels les différents modes de dégradation sont dominants (SP, MM et MP). Les symboles rouges sont les conditions de stress choisies pour valider notre modèle.

4.2. Calibration des paramètres du modèles pour les électrons sur NMOS

Des mesures de profils de défauts ont été réalisées pour chacune des conditions de stress choisies sur la **Figure 4-20**, afin de calibrer les trois paramètres du modèle. Notre démarche de calibration est la suivante :

- On commence par fixer le niveau de dégradation dû au SP pour les conditions de stress $V_d > V_g$. On cherche pour cela la valeur de N_0 permettant de reproduire le pic de dégradation dans le LDD, en ne prenant pas en compte la saturation (c_0 faible) et en prenant une forte valeur de s_0 , pour avoir une excitation induite par porteurs supérieure à l'excitation thermique ;
- Une fois N_0 fixé pour une condition de stress avec $V_d > V_g$, notre modèle reproduit bien la dégradation dans le LDD, mais pas dans le canal. On diminue donc progressivement la valeur de s_0 , pour augmenter le poids du MM et du MP, et ce afin d'ajouter de la dégradation dans le canal. La **Figure 4-21** illustre l'impact de s_0 sur le profil de défauts créé ;
- Une fois obtenu le profil complet (LDD plus canal) de la condition de stress $V_d > V_g$ reproduit par notre modèle, on vérifie l'accord entre le modèle et les autres conditions de stress. S'il n'est pas suffisant, on modifie alors s_0 ;
- Si les conditions de stress choisies montrent une saturation de la dégradation, on augmente c_0 progressivement jusqu'à atteindre le bon niveau de saturation. La **Figure 4-22** montre l'impact de c_0 sur la saturation de la dégradation simulée.

Nous avons montré aux paragraphes 2.2.2 et 2.3, l'imprécision qu'on pouvait avoir lors de la mesure des profils de défauts. C'est pourquoi tout profil de défauts ainsi extrait doit d'abord être validé par simulation, afin de montrer qu'il permet de reproduire la dégradation de l'électrostatique et de la mobilité mesurée expérimentalement au travers du V_{TH} et de g_m , comme il sera montré au chapitre suivant. Les mesures de profils de défauts ainsi validés nous serviront alors de point de départ pour calibrer notre modèle.

La **Figure 4-23** montre la comparaison entre mesures de profils de défauts et simulations de notre modèle HC pour les deux conditions de stress extrêmes ($V_g/V_d = 0.5/3.5V$ et $V_g/V_d = 3.6/2.8V$), montrant un bon accord ($N_0 = 2.2 \cdot 10^{13} \text{ cm}^{-2}$, $s_0 = 1.3 \cdot 10^{10}$ et $c_0 = 10^{-19}$).

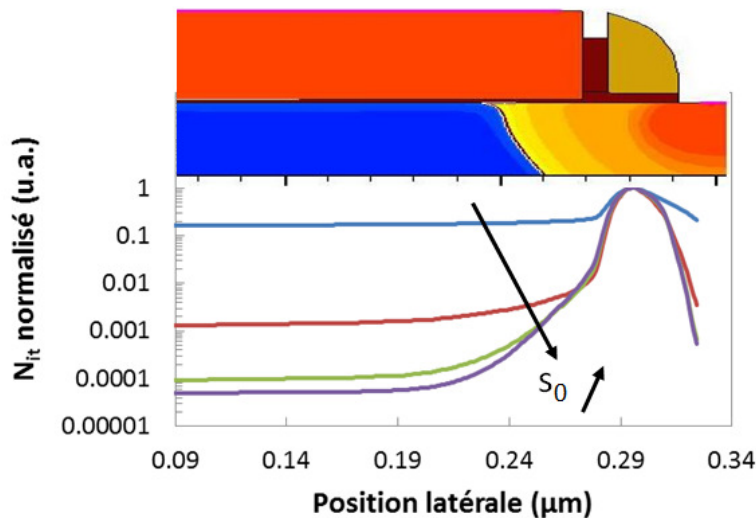


Figure 4-21 : Simulation des profils de défauts créés pour la condition de stress $V_g/V_d = 0.5/3.5V$, pour différentes valeurs de s_0 (10^9 , 10^{10} , 10^{11} , 10^{12}). Les profils de défauts sont normalisés à leur valeur maximum afin de mettre en évidence l'effet de s_0 sur l'augmentation de la dégradation dans le canal.

Les profils ainsi simulés devront également être validés en reproduisant la dégradation de l'électrostatique et de la mobilité, comme il sera montré au chapitre suivant.

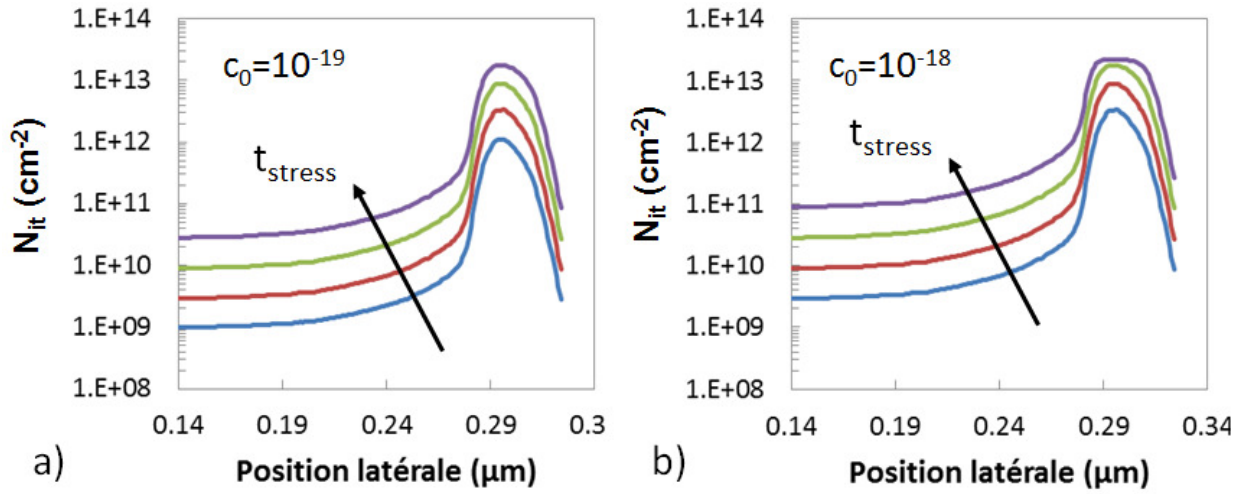


Figure 4-22 : Simulation des profils de défauts créés pour la condition de stress $V_g/V_d = 0.5/3.5\text{V}$, pour deux valeurs de c_0 (a) 10^{-19} , b) 10^{-18} .

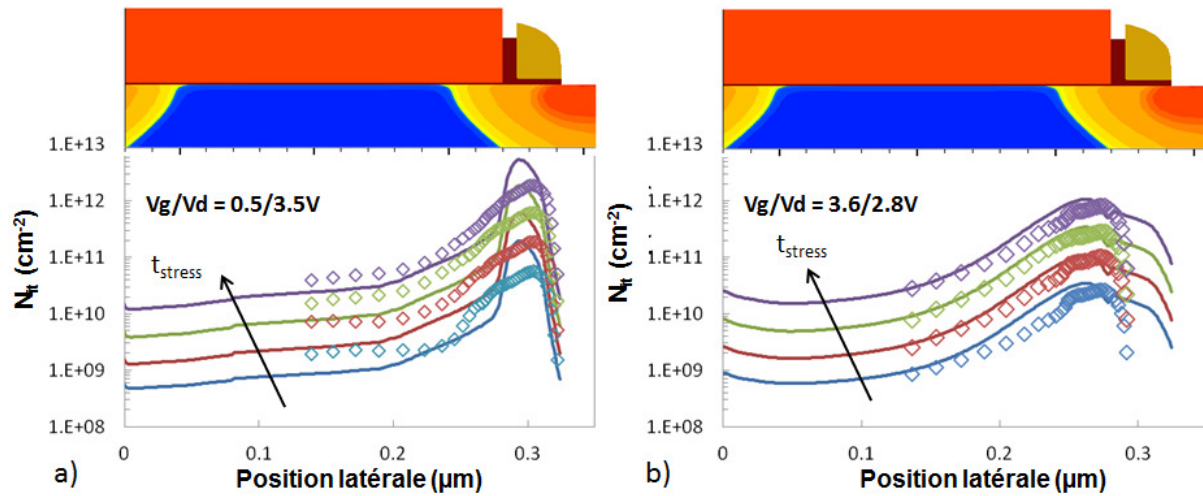


Figure 4-23 : Comparaison entre mesures de profils de défauts (symboles) et simulations de notre modèle HC (lignes) pour les deux conditions de stress extrêmes a) $V_g/V_d = 0.5/3.5\text{V}$ et b) $V_g/V_d = 3.6/2.8\text{V}$.

4.3. Différence entre les approches SHE et MC

Etant donné la lourdeur des simulations MC (de l'ordre de la journée) pour obtenir les fonctions de distribution des porteurs en énergie $f(E)$, nous avons choisi la méthode approchée de Spherical Harmonic Expansion (SHE) implémenté dans l'outil Sentaurus de Synopsys[Synopsys2010].

Nous avons cependant réalisé certaines simulations MC, et ce afin de vérifier la validité des profils de dégradation obtenus à partir du SHE, comme illustré **Figure 4-24**. On peut voir qu'il existe des différences, suivant la méthode utilisée pour calculer $f(E)$. Pour les conditions de stress avec un

fort ratio V_g/V_d ($V_g/V_d = 3.6/2.8$ et $2.8/2.8$), la dégradation sous le LDD est identique, alors que la dégradation dans le canal simulé avec le SHE est plus faible que celle simulée par MC. A l'inverse, pour la condition de stress avec un faible ratio V_g/V_d ($=1.2/2.8$), la dégradation dans le canal est identique pour les deux méthodes, alors que la dégradation sous le LDD simulé avec le SHE est plus faible que celle simulée par MC.

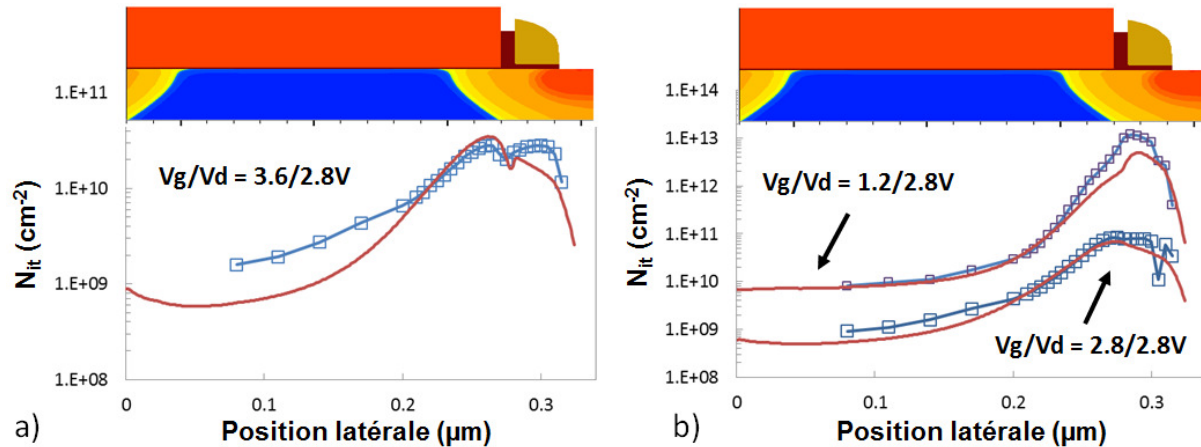


Figure 4-24 : Comparaison entre simulations de profils de dégradation obtenus en utilisant la méthode SHE (lignes) ou MC (lignes avec symboles) pour différentes conditions de stress : a) $V_g/V_d=3.6/2.8$, b) $V_g/V_d=2.8/2.8$ et $V_g/V_d=1.2/2.8$.

Les différences de profils de dégradation constatés donneront des dégradations différentes de l'électrostatique et de la mobilité. La non-uniformité de ces différences, le long du canal, mais également en fonction du ratio V_g/V_d appliqué, laisse également penser que les deux méthodes n'ont pas le même comportement en champ. Ce sujet devra faire l'objet d'études plus poussées dans le futur.

5. Validation du modèle de dégradation induite par le champ et le courant dans l'oxyde

5.1. Calibration du modèle pour les électrons

Des mesures de profils de défauts dans le volume de l'oxyde ont été réalisées à partir de mesure CP, afin de valider notre modèle de dégradation induit par le champ et le courant dans l'oxyde, sur un oxyde de grille d'épaisseur $T_{ox}=2.8\text{nm}$ et pour des conditions de stress en inversion et accumulation.

Nous avons tout d'abord reproduit par simulation avec notre outil UTOX, les capacités et courants de grille de notre dispositif non stressé, comme présenté au chapitre 2. On introduit ensuite une faible densité de défauts dans le volume de l'oxyde, uniforme en profondeur et en énergie, afin de calculer le taux de capture pour chaque position (en espace et énergie).

Afin de calibrer les paramètres de notre modèle, quatre conditions de stress en inversion ont été choisies ($V_g = 4.2, 4, 3.8$ et 3.4V). La **Figure 4-25** montre les mesures de profils de défauts dans le volume de l'oxyde pour ces quatre conditions de stress. On peut voir une dégradation de l'interface (création de N_{it}) dès la tension la plus faible (**Figure 4-25 a**), alors que les défauts profonds de l'oxyde ne commencent à apparaître qu'à partir de la tension $V_g=4\text{V}$ (**Figure 4-25 c**).

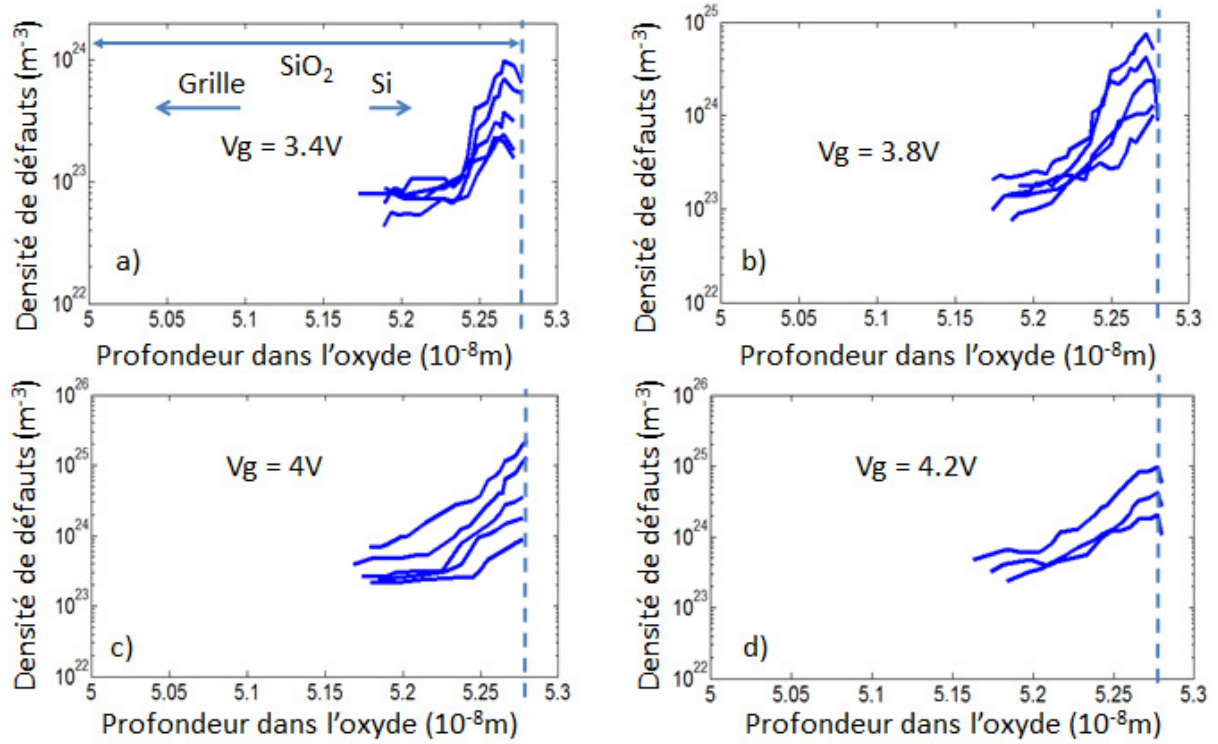


Figure 4-25 : Mesures de profils de défauts dans le volume de l'oxyde, pour différentes conditions de stress en inversion, sur un oxyde de grille d'épaisseur $T_{ox}=2.8\text{nm}$.

On commence par calibrer la dynamique de création de défauts d'interfaces (N_{it} , **Figure 4-26**).

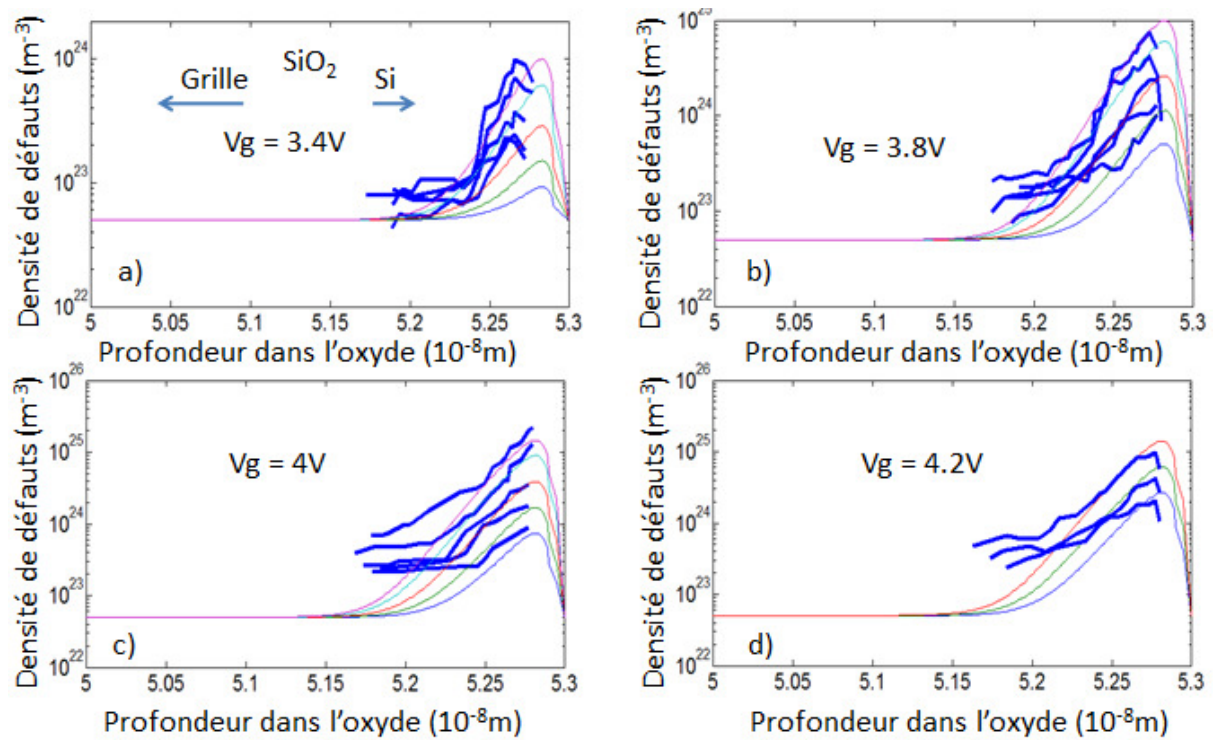


Figure 4-26 : Comparaison entre mesures (lignes épaisses bleues) de profils de défauts dans le volume de l'oxyde avec notre modèle de création de N_{it} (lignes fines de différentes couleurs), pour différentes conditions de stress en inversion, sur un oxyde d'épaisseur $T_{ox}=2.8\text{nm}$

On extrait sur les mesures le paramètre $\alpha_{it}=0.375$. Afin de reproduire la dégradation de l'interface, on utilise les valeurs $N_{it,0}=1.75 \cdot 10^{25} \text{ m}^{-3}$, $N_0=5 \cdot 10^{22} \text{ m}^{-3}$, $c_{it,0}=4.22 \cdot 10^{-10}$, $E_{B,m0}=0.55 \text{ eV}$, $p=-0.01607$, ce qui nous permet d'obtenir les résultats présentés **Figure 4-26**.

Il est intéressant de noter que l'énergie de barrière prise pour la liaison Si-H en l'absence de champ ($E_{B,m0}=0.55 \text{ eV}$) est environ trois fois inférieure à la valeur théorique $E_B=1.5 \text{ eV}$. Une explication pourrait venir du fait que la liaison soit rompue, non pas suite à une interaction avec un porteur, mais suite à trois interactions, chaque porteur apportant $E_B/3=0.5 \text{ eV}$, de façon similaire au MM développé pour les dégradations de type HC. Comme nous avons ici implémenté uniquement le SP, la rupture de la liaison suite à trois interactions devient alors équivalente à une rupture par SP avec une énergie de barrière divisée par 3. Pour les mêmes raisons, on trouve une dépendance en champ de l'énergie de barrière également trois fois plus faible ($p=-0.01607 \approx -0.056/3$).

De la même manière, la dynamique de création de défauts profonds (N_{ot}) est calibrée pour les conditions de stress la faisant apparaître ($V_g=4$ et 4.2 V). On extrait sur les mesures le paramètre $\alpha_{ot}=0.25$. Afin de reproduire la dégradation profonde de l'oxyde, on utilise les valeurs $N_{ot,0}=9.18 \cdot 10^{30} \text{ m}^{-3}$, $c_{ot,0}=1.57 \cdot 10^{-10}$, $E_{B,m0}=1.2 \text{ eV}$, $p=-0.035$, ce qui nous permet d'obtenir les résultats présentés **Figure 4-27**, pour lesquels on ne prend pas en compte N_0 , afin de voir la dégradation prédite par notre modèle lorsqu'elle est inférieure à N_0 .

Ici encore, l'énergie de barrière prise pour la liaison Si-Si en l'absence de champ ($E_{B,m0}=1.2 \text{ eV}$) est environ 2 fois inférieure à la valeur théorique proposée par McPherson (**Figure 3-34**). On trouve également une dépendance en champ de l'énergie de barrière deux fois plus faible ($p=-0.035$). De façon similaire au cas de la génération de défauts d'interface, une explication pourrait venir du fait que la liaison soit rompue, non pas suite à une interaction avec un porteur, mais suite à deux interactions, chaque porteur apportant $E_B/2=1.2 \text{ eV}$.

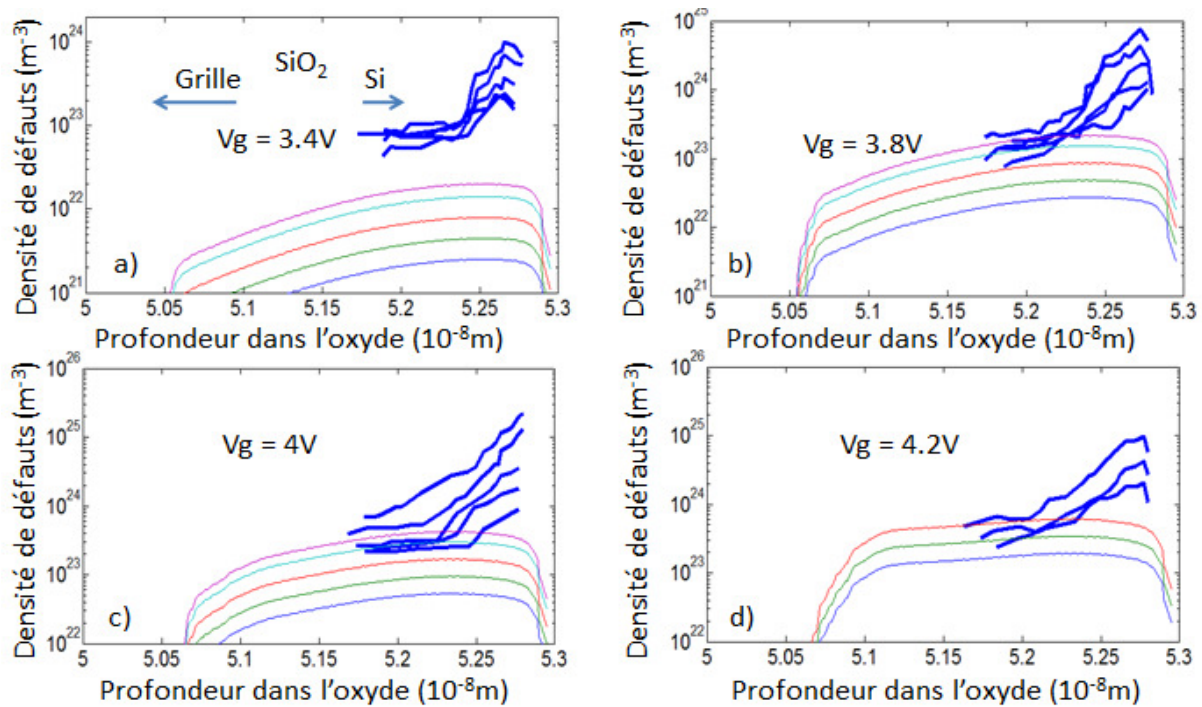


Figure 4-27 : Comparaison entre mesures (lignes épaisses bleu) de profils de défauts dans le volume de l'oxyde avec notre modèle de création de N_{ot} (lignes fines de différentes couleurs), pour différentes conditions de stress en inversion, sur un oxyde d'épaisseur $T_{ox}=2.8 \text{ nm}$

Finalement, on obtient le profil de défauts total en sommant les deux contributions provenant de l'interface et de la profondeur de l'oxyde, dont les résultats sont représentés **Figure 4-28**, montrant un bon accord entre notre modèle et les mesures.

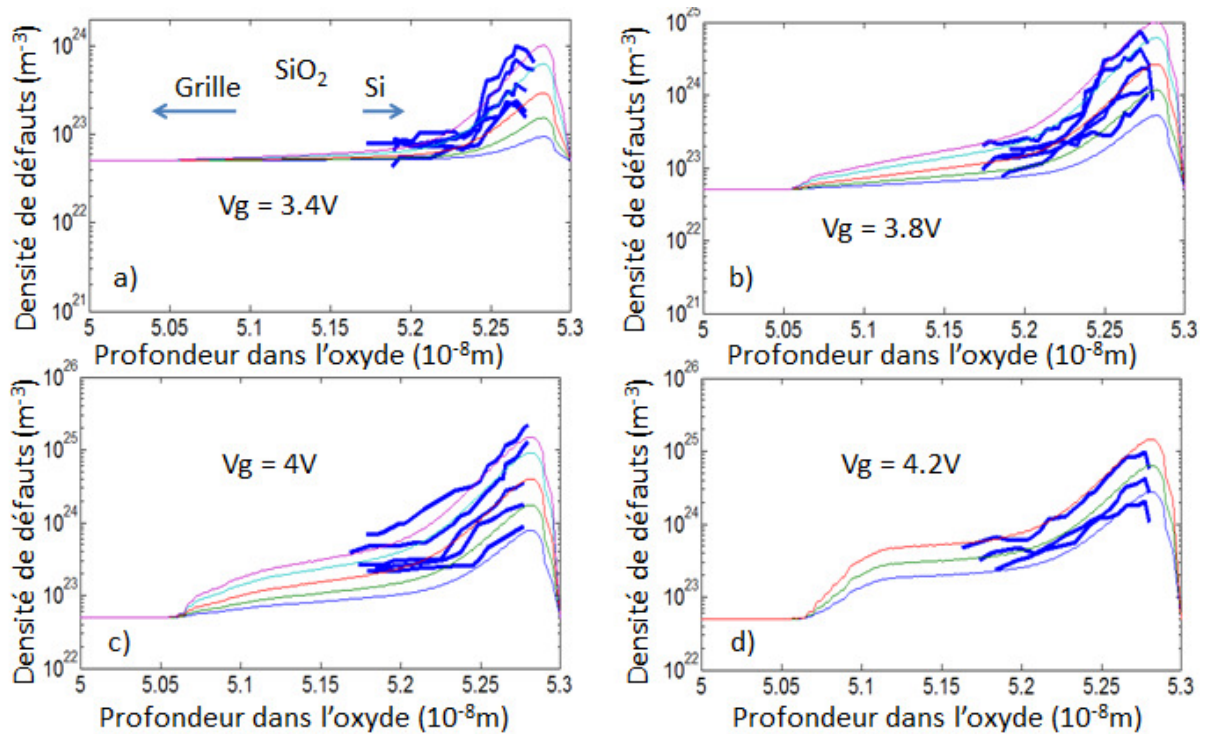


Figure 4-28 : Comparaison entre mesures (lignes épaisses bleues) de profils de défauts dans le volume de l'oxyde avec notre modèle complet de création de défauts dans le volume de l'oxyde (lignes fines de différentes couleurs), pour différentes conditions de stress en inversion, sur un oxyde de grille d'épaisseur $T_{ox}=2.8\text{nm}$

5.2. Calibration du modèle pour les trous

Le modèle a également été testé pour une condition de stress en accumulation par rapport au substrat p ($V_g=-5\text{V}$), mettant en jeu des trous pour la création de défauts à l'interface Si/SiO₂. Il est intéressant de noter qu'avec une tension de bandes plates proche de 1V, cette polarisation est équivalente à un stress en inversion avec une tension appliquée de 4V.

La **Figure 4-29** montre la simulation de la zone dégradée par les trous, pour la condition de stress $V_g=-5\text{V}$. On peut y voir la symétrie par rapport aux stress en inversion qui dégradent la partie haute du gap (depuis le mid gap du silicium, jusqu'à la bande de conduction du SiO₂, **Figure 3-40**).

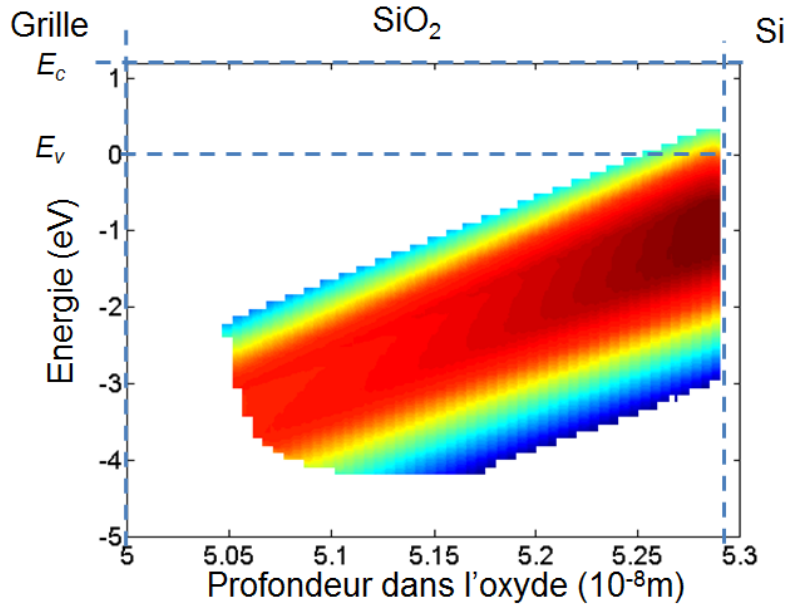


Figure 4-29 : Simulation de la zone dégradée par les trous, pour la condition de stress $V_g = -5V$, sur un transistor d'épaisseur d'oxyde de grille $T_{ox} = 2.8nm$.

Nous avons montré pour le cas des stress HC au chapitre précédent, que la probabilité d'interaction entre les porteurs et la liaison Si-H est indépendante de la nature du porteur (électron ou trou). De la même manière ici, on utilise les mêmes paramètres pour les trous que ceux des électrons, à l'exception ici de :

$$N_{it,0} = 1.75 \cdot 10^{25} m^{-3}, \quad c_{it,0} = 1.78 \cdot 10^{-1}, \quad N_{ot,0} = 3 \cdot 10^{29} m^{-3} \quad \text{et} \quad c_{ot,0} = 8.8 \cdot 10^{-1}$$

La **Figure 4-30** montre la comparaison entre mesures de profils de défauts dans le volume de l'oxyde avec notre modèle complet de création de défauts induits par les trous, pour notre condition de stress en accumulation. Cette comparaison confirme le bon accord entre notre modèle et les mesures expérimentales en profondeur de cet oxyde de grille d'épaisseur $T_{ox} = 2.8nm$ soumis au régime de forte accumulation ($V_g = -5V$).

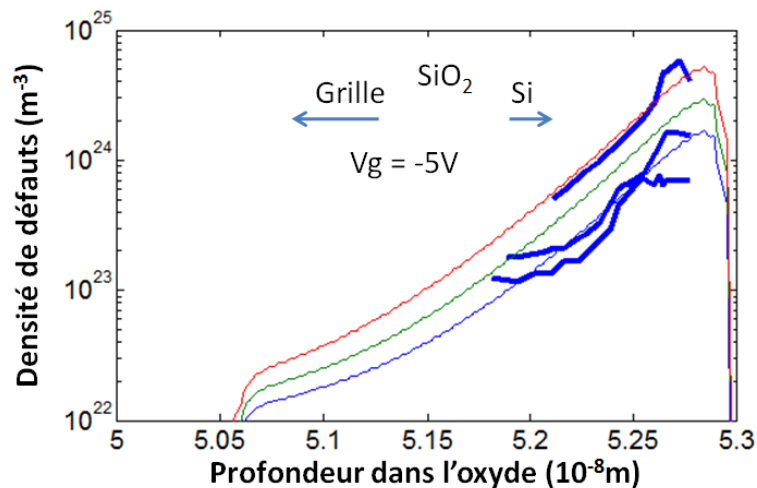


Figure 4-30 : Comparaison entre mesures (lignes épaisses bleues) de profils de défauts dans le volume de l'oxyde avec notre modèle complet de création de défauts dans le volume de l'oxyde (lignes fines de différentes couleurs), pour une condition de stress en accumulation, sur un oxyde d'épaisseur $T_{ox} = 2.8nm$.

6. Apport de nos mesures à la modélisation du claquage de l'oxyde

6.1. Evolution de la dynamique temporelle de la création des défauts en fonction de T_{ox}

Grâce à notre méthode d'extraction de profils de défauts dans le volume de l'oxyde par mesure de CP, nous avons pu caractériser la dynamique temporelle de création de défauts sur une large gamme d'épaisseur d'oxydes de grille. La **Figure 4-31** montre les mesures de profils de défauts sur un oxyde de 5nm d'épaisseur, pour différents temps de stress. La **Figure 4-31 b** montre la coupe faite à une profondeur de 1nm afin de caractériser la dynamique temporelle de création des défauts profonds de l'oxyde (N_{ot}), accessibles après les premiers 8Å de l'interface.

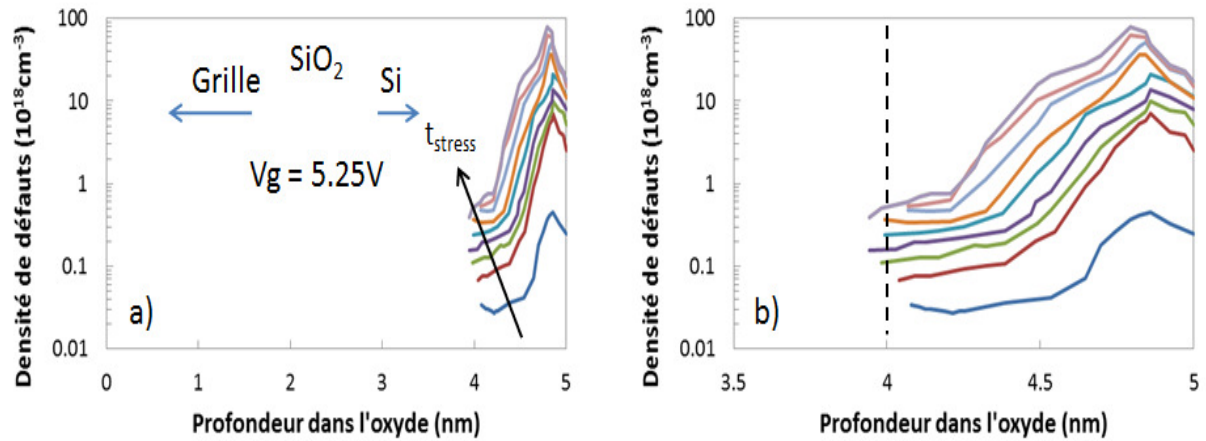


Figure 4-31 : Extraction de profils de défauts dans le volume de l'oxyde à partir de mesures de CP, sur un oxyde d'épaisseur $T_{ox}=5nm$, pour une condition de stress $Vg=5.25V$. b) zoom de l'interface Si/SiO₂, montrant la coupe faite à 1nm de profondeur afin de caractériser la dynamique temporelle de création des N_{ot} .

La dynamique de création de N_{ot} a été mesurée pour des oxydes d'épaisseurs $T_{ox} = 1.8 / 2.8 / 5 / 6.5 / 9.8nm$, et pour différentes conditions de stress (différents Vg). L'avantage d'utiliser différents Vg est que l'on peut, après normalisation en tension, obtenir une mesure de la dégradation sur une plus large gamme de temps, comme illustré **Figure 4-32b** pour un oxyde d'épaisseur 2.8nm.

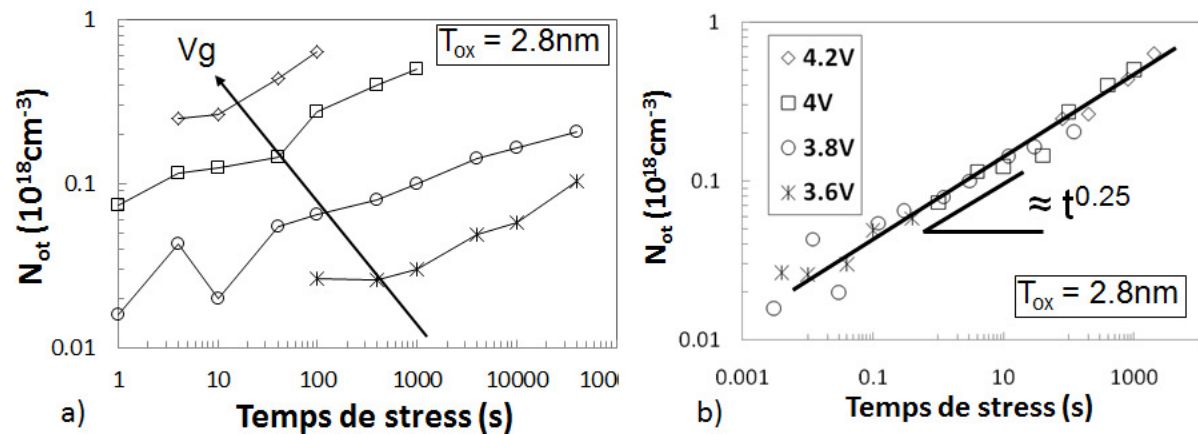


Figure 4-32 : Mesure de la dynamique temporelle de création de N_{ot} à une profondeur de 1nm, sur un oxyde d'épaisseur $T_{ox}=2.8nm$ et pour différentes conditions de stress. b) Normalisation en tension de la génération de N_{ot} permettant d'identifier une dynamique de dégradation en puissance du temps, avec un exposant 0.25, adapté de [MamyRandriamihaja2012].

Les mêmes types de mesures sont présentés **Figure 4-33** pour un oxyde d'épaisseur 9.8nm. On peut constater que la dynamique temporelle de création de N_{ot} est différente de celle mesurée sur oxydes plus fins, suivant une dépendance linéaire avec le temps de stress.

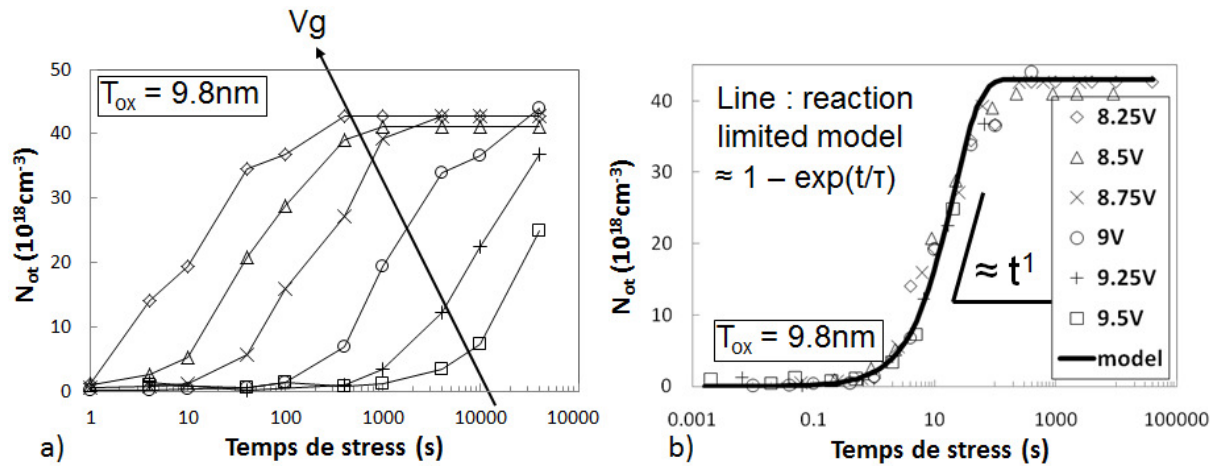


Figure 4-33 : Mesure de la dynamique temporelle de création de N_{ot} à une profondeur de 1nm, sur un oxyde d'épaisseur $T_{ox}=9.8\text{nm}$ et pour différentes conditions de stress. b) Normalisation en tension de la génération de N_{ot} permettant d'identifier une dynamique de dégradation suivant une dépendance linéaire avec le temps de stress, adapté de [MamyRandriamihaja2012].

Les dépendances en puissances du temps des dynamiques de création de N_{ot} pour l'ensemble des épaisseurs d'oxyde testées sont représentées **Figure 4-34a**, montrant deux régimes distincts en fonction de l'épaisseur d'oxyde :

- Pour $T_{ox} < 6 \text{ nm}$: $\alpha = 0.25$;
- Pour $T_{ox} > 6 \text{ nm}$: $\alpha = 1$.

Ces résultats nous permettent de reconsidérer la variation de la pente de Weibull en fonction de l'épaisseur d'oxyde (**Figure 4-34b**).

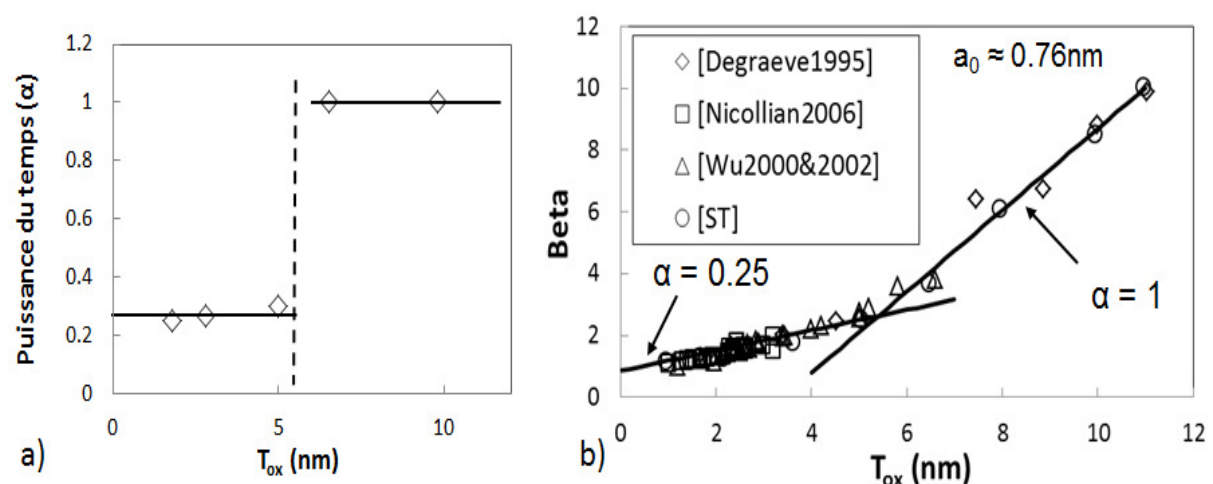


Figure 4-34 : a) Mesure de la dépendance en puissance du temps des dynamiques de création de N_{ot} . b) Tracé de la pente de Weibull (β) en fonction de l'épaisseur d'oxyde, réexpliqué par nos mesures de α , adapté de [MamyRandriamihaja2012]

On rappelle ici que la distribution de Weibull du temps au claquage permet l'étude de la distribution statistique de ce phénomène, et que la pente de cette distribution suit l'équation **3-68** ($\beta = \alpha \cdot T_{ox}/a_0$), présentée au chapitre 3. La mesure de ces deux valeurs d' α nous permet d'expliquer la variation de β sur une plus large gamme de T_{ox} , avec un unique $a_0=0.76\text{nm}$ (**Figure 4-34b**) [MamyRandriamihaja2012].

6.2. Validation expérimentale de notre modèle de percolation améliorée

Nous avons montré au chapitre précédent la non-uniformité de la génération des défauts dans le volume de l'oxyde de grille. Cette non uniformité a été prise en compte afin d'améliorer le modèle de percolation classique, ce qui nous a permis d'obtenir une formule analytique de la variation de la quantité de défauts au claquage avec l'épaisseur d'oxyde (équation **3-114**), qui dépend du profil de défauts créés dans l'oxyde de grille (équation **3-98**).

Les mesures de profil de défauts à partir de CP nous permettent de calculer la probabilité de défektivité d'une couche d'oxyde (d'épaisseur a_0), et également d'estimer la quantité totale de défauts au claquage. La **Figure 4-35** montre une comparaison entre les mesures de N_{BD} par CP et Q_{BD} , (relié au N_{BD} par l'équation **3-72**), avec notre modèle de percolation, ainsi que celui de Sune [Sune2001] qui propose une uniformité de la génération de défauts menant au claquage. On observe un bon accord entre notre modèle et les mesures, même si l'on peut également noter que le modèle de Sune ne donne pas des résultats radicalement différents. Cela peut être en partie dû au fait que, bien que non-uniforme, la quantité de défauts dans le volume de l'oxyde ne présente pas un trop fort gradient avec la profondeur dans le diélectrique.

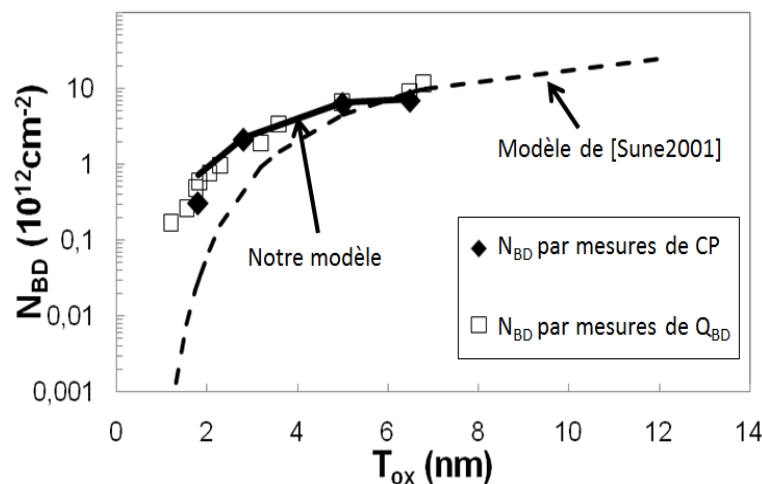


Figure 4-35 : Mesures de N_{BD} par CP et Q_{BD} , comparées avec notre modèle de percolation et celui de [Sune2001] proposant une uniformité de la génération des défauts menant au claquage.

Si l'on regarde les deux conditions de stress les plus fortes de la **Figure 4-27** ($V_g=4\text{V}$ et 4.2V), on peut y observer les profils de défauts mesurés juste avant le claquage, ainsi que la contribution relative des N_{ot} . L'interface se dégradant plus rapidement que l'oxyde profond ($\alpha_{it}=0.375$ contre $\alpha_{ot}=0.25$), ce seront les N_{ot} qui auront un rôle limitant dans la formation du chemin de percolation. Or on peut voir sur la **Figure 4-27** que les profils des N_{ot} n'ont pas une très grande dépendance avec

la profondeur, ce qui peut expliquer les résultats similaires obtenus en faisant l'approximation d'une génération de défauts uniformes dans le volume de l'oxyde.

7. Conclusions

Dans ce chapitre, nous avons tout d'abord présenté les modèles compacts proposés dans la littérature pour extraire la localisation des défauts (à l'interface de l'oxyde, dans son volume, ou bien en énergie) à partir de mesures de capacité, de pompage de charge ou de caractéristique I-V.

Nous avons ensuite confronté ces modèles compacts permettant de localiser les défauts dans le volume de l'oxyde au modèle développé au chapitre 2, qui prend en compte une modélisation complexe des mécanismes de communications des défauts avec le canal et la grille, permettant ainsi de reproduire la dégradation de mesures de capacités, pompage de charge ou encore de courant de grille. Cela nous a permis, d'une part, de valider le modèle compact basé sur des mesures de pompage de charge et, d'autre part, de développer une méthodologie, combinant mesures et simulations de capacités, pompage de charge et courant de grille, permettant de distinguer les distributions de défauts d'interface (N_{it}) des défauts profonds (N_{ot}) de l'oxyde.

Notre méthodologie de localisation de défauts le long du canal (N_{it}) nous a permis d'étendre la zone sondée sous le LDD, et la combinaison de mesures de pompage de charge, courant de drain et DCIV permet d'augmenter la confiance que l'on a dans le profil de défauts ainsi extrait. Ces profils devront cependant être validés en reproduisant la dégradation des paramètres du transistor (V_{TH} , g_m , ...), comme il sera montré au chapitre suivant.

Nos méthodes de localisation des N_{it} et N_{ot} nous ont également permis de valider nos modèles de créations de défauts lors de stress de type porteurs chauds et menant au claquage de l'oxyde de grille, développés au chapitre 3, pour une large gamme de conditions de stress.

Nos mesures de N_{ot} nous ont également apporté une meilleure compréhension du mécanisme de claquage et nous ont permis de valider notre modèle de percolation prenant en compte la non-uniformité de la génération de défauts dans le volume de l'oxyde.

Il nous reste à présent à étudier l'impact des défauts sur le fonctionnement du transistor pour pouvoir être capable de traduire nos modèles de générations de défauts en dégradation des paramètres macroscopiques du transistor. Nous étudierons enfin l'impact de la dégradation du transistor sur la perte de fonctionnalité d'un bloc circuit représentatif du fonctionnement de systèmes complets.

Références bibliographique du chapitre 4

- [Aichinger2008] T. Aichinger, "Advanced energetic and lateral sensitive charge pumping profiling methods for MOSFET device characterization - Analytical discussion and case studies", IEEE Trans. Dev. Mat. Reliab.**8**, p. 509 (2008)
- [Anconna1988] M.G Ancona, "Lateral distribution of hot-carrier-induced interface traps in MOSFET's", IEEE Trans. Elec. Dev.**35**, p. 2221 (1988)
- [Bauza1996] D. Bauza, G. Ghibaudo, "Analytical study of the contribution of fast and slow oxide traps to the charge pumping current in MOS structures", Sol. Stat. Elec.**39**, p. 563 (1996)
- [Castagne1971] R. Castagne, A. Vapaille, "Description of the Si-SiO₂ interface properties by means of very low frequency MOS capacitance measurements", Surf. Sci. **28**, p. 157 (1971)
- [Chen1998] C. Chen, "Direct Lateral Profiling of Hot-Carrier-Induced Oxide Charge and Interface Traps in Thin Gate MOSFET's", IEEE Trans. Elec. Dev.**45**, p. 512 (1998)
- [Christensson1968] S. Christensson, "Low frequency noise in MOS transistors - Theory and experiments", Sol. Stat. Elec.**11**, p. 797 (1968)
- [Chung2007] S. S. Chung, "The Incremental Frequency Charge Pumping Method: Extending the CMOS Ultra-Thin Gate Oxide Measurement Down to 1nm", Elec. Dev. Semi. Tech., p. 46 (2007)
- [Declercq1974] M. Declercq, P. Jesper, "Analysis of interface properties in MOS transistors by means of "charge pumping" measurements", Acta Techn. Belgica**9**, p. 244 (1974)
- [Ghibaudo1988] G. Ghibaudo, "New method for the extraction of MOSFET parameters", Elec. Lett.**24**, p. 543 (1988)
- [Guerin2008] C. Guerin, « Etude de la dégradation par porteurs chauds des technologies CMOS avancées en fonctionnement statique et dynamique », thèse (2008)
- [Heiman1965] F.P. Heiman, G. Warfield, "The effects of oxide traps on the MOS capacitance", IEEE Trans. Elec. Dev.**12**, p. 167 (1965)
- [Huang2009] D. Huang, "A Modified Charge-Pumping Method for the Characterization of Interface-Trap Generation in MOSFETs", IEEE Trans. Elec. Dev.**56**, p. 267 (2009)
- [Jie1999] B.B. Jie, "Energy dependence of interface trap density-investigated by DCIV method", Phys. Fail. Ana. Int. Circ., p. 206 (1999)
- [Jie2001] B.B. Jie, "Analysis of the DCIV Peaks in Electrically Stressed pMOSFETs", IEEE Trans. Elec. Dev.**48**, p. 913 (2001)

- [Lakhdari1988] H. Lakhdari, "Spatial and energetic distribution of Si-SiO₂ near interface states", Phys. Rev.**38**, p. 13124 (1988)
- [Lee1996] R. Lee, J.-S. Su, S.S. Chung, "A New Method for Characterizing the Spatial Distributions of Interface States and Oxide-Trapped Charges in LDD n-MOSFET's", IEEE Trans. Elec. Dev.**43**, p. 81 (1996)
- [Lenahan2002] P. M. Lenahan, N. A. Bohna, J. P. Campbell, "Radiation-Induced Interface Traps in MOS Devices: Capture Cross Section and Density of States of Pb1 Silicon Dangling Bond Centers", IEEE Trans. Nuc. Sci. **49**, 2708 (2002)
- [MamyRandriamihaja2010] Y. Mamy Randriamihaja, A. Bravaix, V. Huard, D. Rideau, M. Rafik, D. Roy, "Multiple microscopic defects characterization methods to improve macroscopic degradation modeling of MOSFETs", IEEE Int. Integ. Reliab. Work., p. 61 (2010)
- [MamyRandriamihaja2012] Y. Mamy Randriamihaja, D. Garetto, V. Huard, D. Rideau, M. Rafik, D. Roy, A. Bravaix, "New insights into gate-dielectric breakdown by electrical characterization of interfacial and oxide defects with reverse modeling methodology", IEEE Int. Reliab. Phy. Symp. (2012)
- [Maneglia1996] Y. Maneglia, D. Bauza, "Extraction of slow oxide trap concentration profiles in metal-oxide-semiconductor transistors using the charge pumping method", Jour. Appl. Phys.**79**, p. 4187 (1996)
- [Maneglia1998] Y. Maneglia, « Analyse en profondeur des défauts de l'interface Si-SiO₂ par la technique du pompage de charges », thèse (1998)
- [Masson1999] P. Masson, "On the Tunneling Component of Charge Pumping Current in Ultrathin Gate Oxide MOSFET's", IEEE Elec. Dev. Lett.**20**, p. 92 (1999)
- [MM11] R. van Langevelde, A.J Scholten, D.B.M. Klaassen, "Physical Background for Modelling, Mos Model 11" Philips Research Laboratories
- [Nicollian1967] E. H. Nicollian, A. Goetzberger, "The Si-SiO₂ interface – Electrical properties as determined by the metal-insulator-silicon conductance technique", the bell system technical journal **46**, p. 1055 (1967)
- [Nicollian1982] E.H. Nicollian, J.R. Brews, "MOS (Metal Oxide Semiconductor) Physics and Technology", livre de Wiley-interscience publication (1982)
- [Paulsen1992] R. E. Paulsen, "Observation of Near-Interface Oxide traps with the charge pumping technique", IEEE Elec. Dev. Lett.**13**, p. 627 (1992)
- [Paulsen1994] R. E. Paulsen, "Theory and Application of Charge Pumping for the Characterization of Si-SiO₂ Interface and Near-Interface Oxide Traps", IEEE Trans. Elec. Dev.**41**, p. 1213 (1994)
- [Sah2001] C-T. Sah, "DCIV diagnosis for submicron MOS Transistor design, process, reliability and manufacturing", IEEE Sol. Stat. Int. Circ. Tech. (2001)
- [Schwerin1987] A. Schwerin, "The relationship between oxide charge and device degradation: a comparative study of n- and p- channel MOSFET's", IEEE Trans. Elec. Dev.**34**, p. 2493 (1987)

- [Sune2001] J. Sune, "New Physics-Based Analytic Approach to the Thin-Oxide Breakdown Statistics", IEEE Elec. Dev. Lett.**22**, p. 296 (2001)
- [Synopsys2010] SDevice E-2010.12, Synopsys(2010)
- [Sze2007] S.M. Sze, "Physics of semiconductor devices". Wiley-Blackwell (2007)
- [Uren1996] M.J. Uren, J.H. Stathis, E. Cartier, "Conductance measurements on Pb centers at the (111) Si:SiO₂ interface", J. Appl. Phys.**80**, p. 3915 (1996)

Chapitre 5 : Impact des défauts depuis la dégradation du dispositif jusqu'au circuit

Chapitre 5 : Impact des défauts depuis la dégradation du dispositif jusqu'au circuit

1. Introduction

Afin de reproduire l'impact des défauts générés lors de stress sur la dégradation d'un produit, il est nécessaire de connaître :

- leur impact sur la dégradation des caractéristiques d'un transistor NMOS et PMOS ;
- l'impact de la dégradation des transistors NMOS et PMOS assemblés sur la perte de fonctionnalité de la cellule CMOS ;
- l'influence de la cellule connectée par rapport à l'ensemble de la fonction logique du circuit.

Nous présenterons dans ce chapitre comment reproduire l'impact des défauts générés lors de stress HC sur la dégradation de l'électrostatique ainsi que de la mobilité d'un transistor. Cela nous permettra d'affiner nos profils de défauts mesurés le long du canal, et de valider nos modèles de créations de défauts lors de stress HC au niveau du transistor.

Nous présenterons également une étude détaillée de l'impact du claquage sur la perte de fonctionnalité d'un circuit, en distinguant les claquages doux (SBD) des claquages francs (HBD).

2. Dégradation des paramètres du transistor MOS lors d'un stress HC

2.1. Dégradation de l'électrostatique et de la mobilité : validation du profil de défaut mesuré

L'outil commercial Sentaurus [Synopsys2010] nous offre la possibilité d'introduire un profil de défauts à l'interface Si/SiO₂ et de simuler l'impact de ces défauts. On doit pour cela choisir la nature des défauts d'interface (donneur ou accepteur) ainsi que la distribution des défauts en énergie.

Pour étudier l'impact des défauts sur la dégradation de l'électrostatique et de la mobilité d'un transistor NMOS en régime d'inversion, nous introduisons des défauts de type accepteur. En effet, pour ces conditions de polarisation, les défauts donneurs de la partie basse du mid-gap seront tous remplis et auront donc une charge nulle, comme nous l'avons vu au chapitre 2.

Ce type de simulations va nous permettre de valider les profils de défauts mesurés et simulés par notre modèle de dégradation sous condition de stress de type porteurs chauds. En effet, nous avons vu au chapitre précédent qu'il existait une imprécision sur la localisation des défauts le long du canal. Il a donc été important de développer une méthodologie de validation des profils de défauts mesurés, basée sur la reproduction de la dégradation des paramètres du transistor, en introduisant le profil de défaut mesuré à l'interface du diélectrique avec le substrat.

Notre méthodologie fonctionne de la manière suivante :

- Les profils mesurés par CP et Id(Vd) sont d'abord décalés horizontalement (**Figure 5-1**), pour que la maximum de la dégradation mesuré dans le LDD corresponde au maximum de dégradation prévu par notre modèle (tel que présenté au chapitre 3) ;
- Etant donné que la largeur du pic de dégradation mesuré est similaire à celle prédite par notre modèle, nous faisons l'hypothèse que la localisation des défauts est correcte pour cette région (sous le LDD, **Figure 5-1b**) et qu'elle peut être modifiée pour le reste du profil de défauts (vers le canal) ;

- On modifie ensuite la position des défauts dans le canal en les rapprochant progressivement du drain, ainsi que le niveau de dégradation dans le LDD, jusqu'à obtenir la reproduction de la dégradation des paramètres du transistor.

La **Figure 5-1** illustre un tel repositionnement horizontal du profil de défauts mesurés. La **Figure 5-1b** montre comment le profil mesuré se superpose avec le profil simulé, après un décalage de $0.016\ \mu\text{m}$ en direction du drain.

On peut voir également sur la **Figure 5-1b** que les largeurs des pics de défauts mesurés et simulés dans le LDD sont équivalentes. C'est pourquoi nous supposons dans la suite que la localisation des défauts est correcte dans cette région, et nous ne modifierons ensuite que la position des défauts allant vers le milieu du canal.

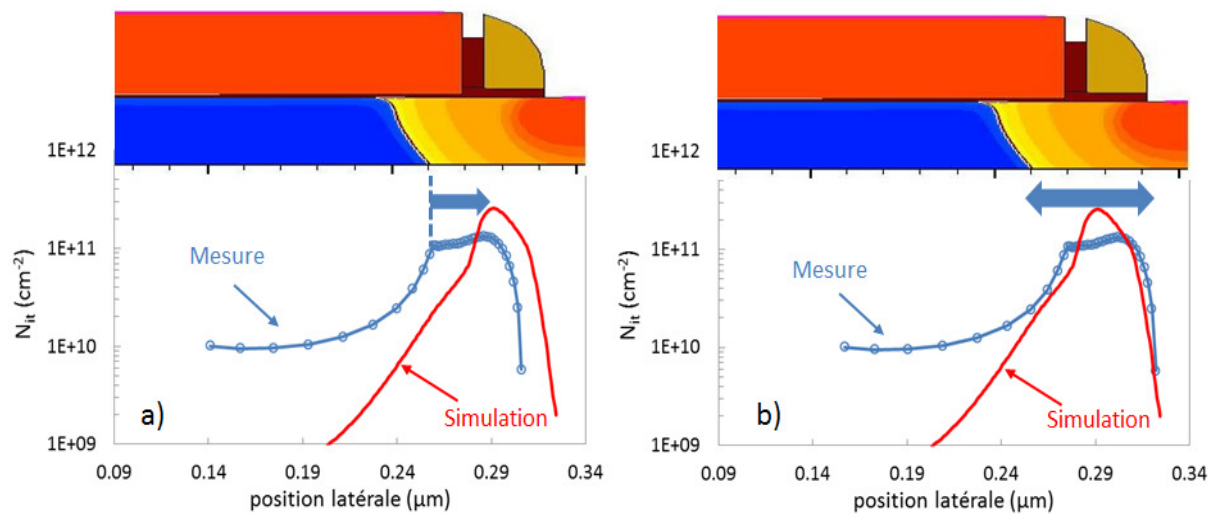


Figure 5-1: Illustration du repositionnement horizontal du profil de défauts mesuré en alignant le maximum de dégradation mesuré sur celui simulé (décalage de $0.016\ \mu\text{m}$), sur un NMOS avec une épaisseur d'oxyde $T_{\text{ox}}=2.8\text{nm}$ et pour une condition de stress $V_g/V_d = 1/3V$.

Une fois cette étape franchie, on peut à présent simuler l'impact du profil de défauts mesuré sur la dégradation de l'électrostatique et de la mobilité, que l'on comparera aux mesures correspondantes de dégradation de la tension de seuil V_{TH} et du maximum de la transconductance mesurée en régime linéaire g_m . La **Figure 5-2** montre l'impact des profils mesurés, présentés sur la **Figure 5-1 a&b**, sur la dégradation de l'électrostatique (au travers de la dégradation du V_{TH}) ainsi que sur la mobilité (au travers de la dégradation du g_m).

Le décalage vers le drain a eu pour effet de diminuer la dégradation du V_{TH} (**Figure 5-2a**). En effet, ce décalage a pour effet de diminuer la dégradation dans le canal. Or le V_{TH} reste sensible uniquement aux défauts situés dans le canal [Guerin2006], d'où sa diminution.

Ce décalage a également pour effet de diminuer la dégradation de g_m . On se retrouve à présent avec une bonne dégradation en amplitude du V_{TH} (due aux défauts du canal) et une dégradation de g_m trop faible. Or on peut voir sur la **Figure 5-1b** que la simulation prédit une dégradation plus forte dans le LDD. Nous devons donc augmenter le nombre de défauts progressivement jusqu'à atteindre le bon niveau de dégradation de g_m , tout en conservant le bon niveau de dégradation de V_{TH} .

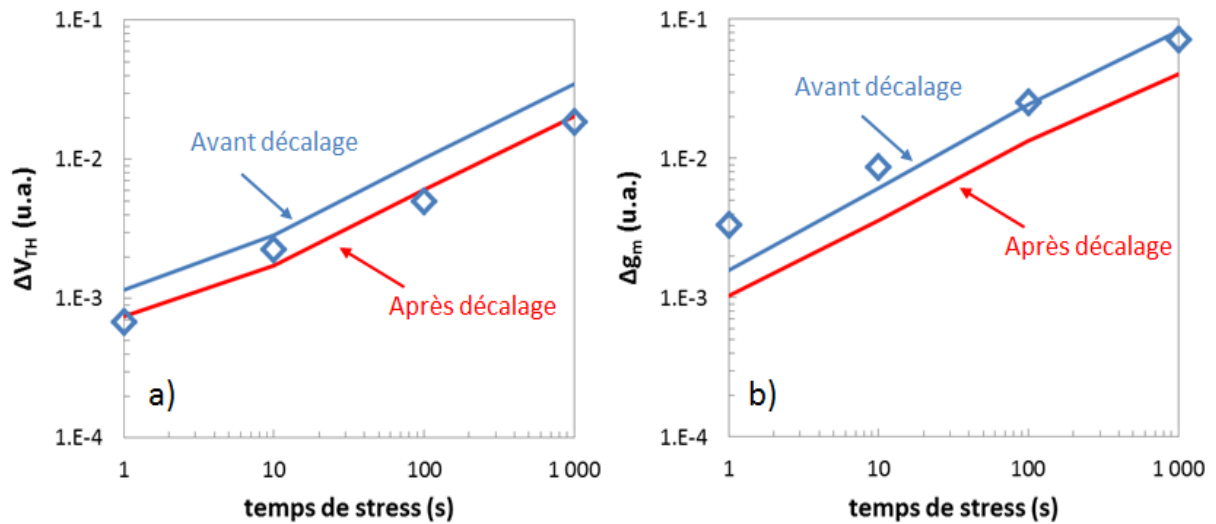


Figure 5-2: Impact des profils mesurés de la Figure 5-1 (avant et après décalage) sur la dégradation de l'électrostatique et de la mobilité. Les symboles sont les mesures des paramètres effectués sur transistor.

Afin d'augmenter la densité de défauts, le profil mesuré de la **Figure 5-1b** est multiplié ici par un facteur 2.5. La **Figure 5-3** montre l'impact de cette multiplication sur la dégradation du V_{TH} et de g_m . Nous montrons ainsi qu'augmenter la dégradation sous le LDD nous a permis de reproduire la dégradation de g_m (**Figure 5-3b**). Cependant l'augmentation de la dégradation dans le canal a également augmenté la dégradation du V_{TH} , alors que le précédent profil (avant multiplication) permettait de reproduire la dégradation de l'électrostatique (**Figure 5-3a**).

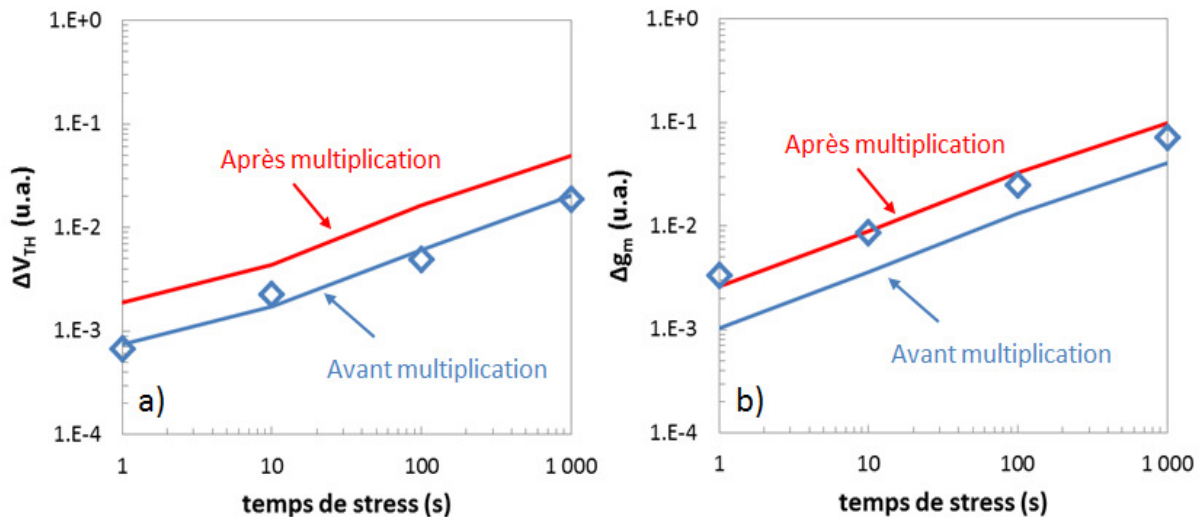


Figure 5-3: Impact des profils mesurés de la Figure 5-1b (avant et après multiplication par 2.5 de la densité de défauts) sur la dégradation de l'électrostatique et de la mobilité. Les symboles sont les mesures des paramètres effectués sur transistor.

De plus, un tel profil de dégradation dans le canal (quasi-uniforme) mesuré pour une condition de stress avec $V_d > V_g$ avec un courant de drain ne permettant pas de déclencher le mécanisme de dégradation par MP, n'a pas de sens physique (comme nous l'avons montré au chapitre 3, section 2.3.2.4). Cela montre bien l'erreur faite sur la localisation des défauts dans le canal et la nécessité de les repositionner plus justement par rapport au drain. Nous proposons donc

de rapprocher les défauts du canal vers le drain, et ce jusqu'à ce que le bon niveau de dégradation de V_{TH} soit reproduit (tout en gardant le bon niveau de dégradation de g_m).

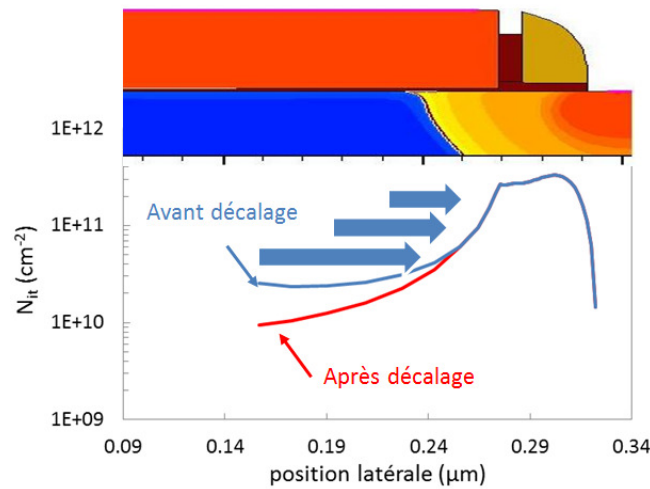


Figure 5-4: Illustration du resserrement de la dégradation mesurée dans le canal vers le drain.

La **Figure 5-4** montre le resserrement de la dégradation mesurée dans le canal vers le drain, jusqu'à obtenir le bon niveau de dégradation de V_{TH} . La **Figure 5-5** montre l'impact des profils mesurés de la **Figure 5-4** (avant et après resserrement de la dégradation du canal vers le drain) sur la dégradation du V_{TH} et du g_m . On observe bien que le resserrement a eu pour effet de diminuer la dégradation du V_{TH} , tout en conservant le même niveau de dégradation du g_m .

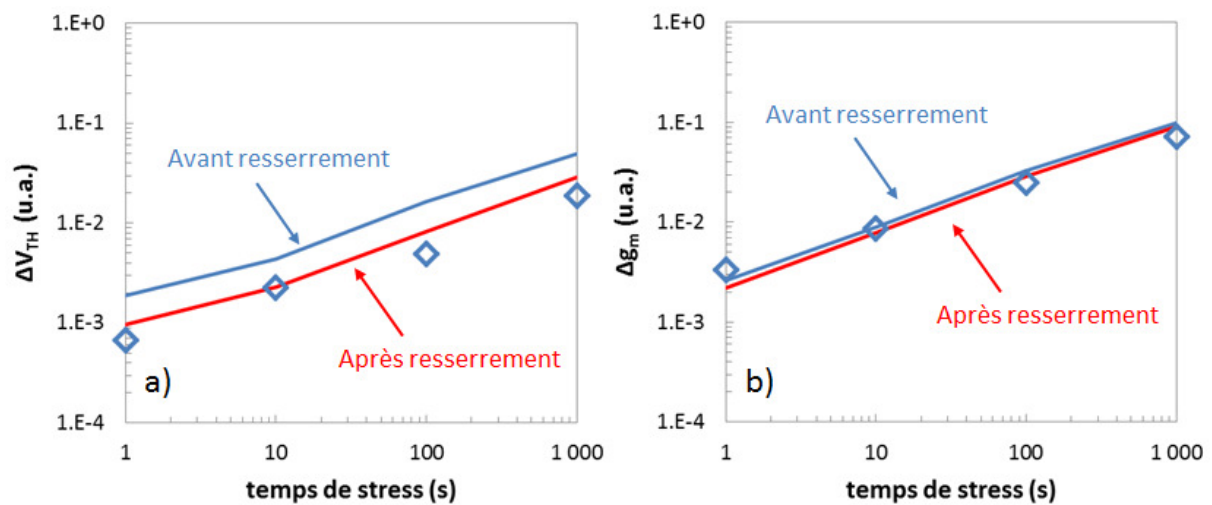


Figure 5-5: Impact des profils mesurés de la Figure 5-4 (avant et après resserrement de la dégradation du canal vers le drain) sur la dégradation de l'électrostatique et de la mobilité. Les symboles sont les mesures des paramètres effectués sur transistor.

Cette méthodologie nous permet d'avoir un profil de défauts qui reproduit beaucoup plus justement la dégradation de l'électrostatique et de la mobilité entre la fraction des défauts au-dessus du canal et plus à proximité du drain. Cependant il faut souligner que le profil ainsi obtenu ne représente pas une unique solution. Il nous sert donc comme point de départ pour calibrer notre modèle de création de défauts lors de stress de type HC. Nous avons d'ailleurs vu au chapitre 4 (**Figure 4-23**) que les profils de défauts simulés par notre modèle n'étaient pas rigoureusement égaux à nos mesures en fonction de la valeur de la tension V_g et du rapport V_g/V_d . La **Figure**

5-6 montre ci-dessous l'impact des profils mesurés et simulés de la **Figure 4-23** sur la dégradation ici de l'électrostatique (ΔV_{TH}) et de la mobilité (Δg_m), pour les conditions de stress HC opposées en amplitude de V_g stress, c'est-à-dire pour $V_g/V_d=3.6/2.8V$ et $0.5/3.5V$.

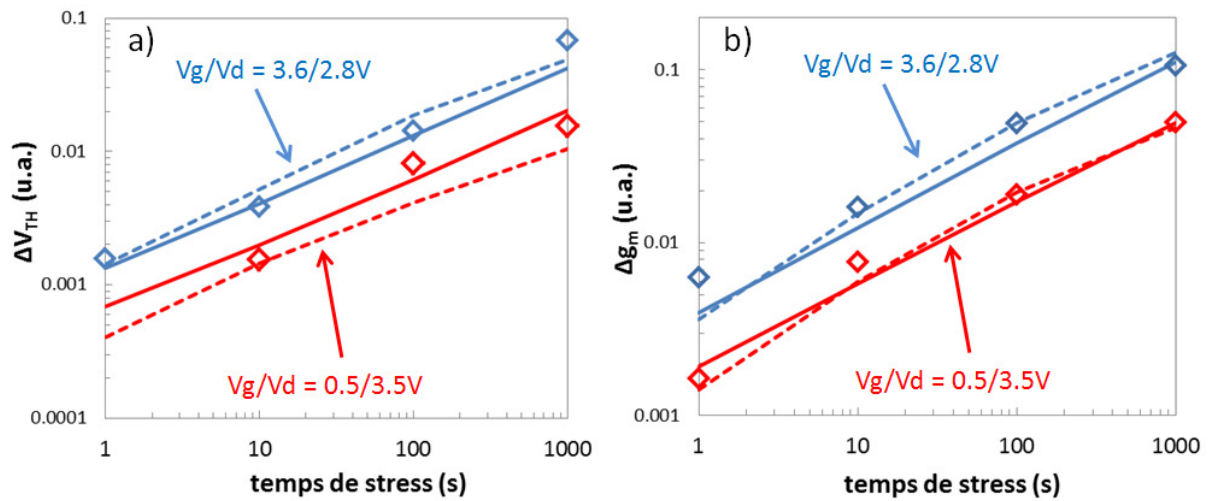


Figure 5-6: Impact des profils mesurés (lignes pointillé) et simulés (lignes) de la Figure 4-23 sur la dégradation de l'électrostatique et de la mobilité. Les symboles sont les mesures des paramètres effectués sur transistor.

La reproduction de la dégradation des paramètres du transistor par les profils de défauts prédits par notre modèle nous permet donc d'avoir une plus grande confiance dans sa validité.

2.2. Discussion et perspective d'application aux oxydes minces

On peut résumer ainsi notre méthodologie de modélisation de la dégradation HC :

- On choisit une large gamme de conditions de stress HC, permettant de couvrir l'ensemble des mécanismes de dégradations (SP, MM et MP, chapitre 4, paragraphe 4.1) ;
- On mesure, pour chacune de ces conditions de stress, les profils de défauts par CP et $I_d(V_d)$, ainsi que la dégradation des paramètres du transistor (V_{TH} et g_m) ;
- Les profils de défauts ainsi extraits manquent de précision (comme indiqué au chapitre 4, paragraphe 2.2.2), c'est pourquoi nous les modifions jusqu'à reproduire la dégradation de l'électrostatique et de la mobilité, au travers de V_{TH} et g_m , comme présenté au paragraphe précédent ;
- Les profils de défauts ainsi modifiés ne sont cependant pas l'unique solution permettant de reproduire la dégradation de V_{TH} et g_m . Nous nous en servons comme point de départ pour calibrer notre modèle de création de défauts lors de stress HC, et ce pour l'ensemble des conditions de stress étudiées (comme présenté au chapitre 4, paragraphe 4.2) ;
- Nous vérifions enfin que les profils de défauts simulés par notre modèle permettent également de reproduire la dégradation des paramètres du transistor (comme présenté **Figure 5-6**).

Cette méthode est donc difficile à mettre en œuvre, puisqu'elle nécessite de combiner différents type de mesures (profils de défauts et dégradation de paramètres) avec différents types de simulations (impact des défauts et modèle de création des défauts), pour finalement atteindre l'objectif finale : **la modélisation de la création des défauts (lors de stress HC) et de leur impact sur la dégradation des transistors.**

Afin de rendre notre étude la plus simple possible, nous avons tenté de limiter le nombre de phénomènes venant complexifier la modélisation de la dégradation. C'est pourquoi nous avons choisi des conditions de stress avec une faible saturation de la dégradation (les courbes de la **Figure 5-6** dévient peu de la courbe théorique en puissance du temps, comme indiqué au chapitre 3, paragraphe 2.3.2.1), et également n'entraînant pas de charges fixes piégées dans l'oxyde (vérifié par mesures DCIV), afin de ne pas ajouter de sources de dégradation de l'électrostatique et de la mobilité.

Enfin notre approche devrait être appliquée à des dispositifs à oxydes minces et longueur de canal plus courte, afin d'en vérifier la pertinence. C'est en effet pour ces dispositifs que notre modèle peu apporter le plus de nouveauté. Les tensions d'alimentation étant plus faibles ($V_{dd}=1.2V$ contre $1.8V$ pour le premier cas), l'énergie dominante des porteurs ne pourra atteindre le seuil de $1.5eV$ pour pouvoir déclencher le mécanisme de dégradation par SP (cf. chapitre 3, paragraphe 2.3.2.3), et devrait donc être dominé par les mécanismes de dégradation MM et MP. C'est d'ailleurs pour ces dispositifs que les mécanismes de type EES ont été proposés afin d'expliquer la dégradation qui ne pouvait plus avoir lieu, faute de porteurs énergétiques [Rauch1998] (cf. chapitre 3, paragraphe 2.2.4).

La modélisation de la dégradation HC par EES prévoit que le temps à la défaillance varie proportionnellement au carré du courant de drain ($TTF \propto I_d^2$, cf. chapitre 3, équation 3.15). Or nous avons montré, d'une part, que cette dépendance en I_d^2 pouvait être expliquée par le MM impliquant deux porteurs (cf. chapitre 3, paragraphe 2.3.4), et, d'autre part, nous avons montré à partir de simulations MC que le rôle de l'EES était en fait négligeable [MamyRandriamihaja2012] pour notre dispositif avec un oxyde d'épaisseur $T_{ox}=2.8nm$ et une longueur de grille $L=0.28\mu m$. Notre choix s'est porté sur ce dernier dispositif car il permettait d'accéder facilement aux profils de défauts le long du canal, les dispositifs à oxydes plus minces ayant un courant de fuite de grille trop fort, et des dimensions trop petites pour avoir un signal de CP suffisant.

Il sera donc intéressant de voir notre démarche appliquée à des transistors à oxydes minces, afin de vérifier ce que nous avons pu montrer, mais aussi d'apporter une meilleure compréhension des mécanismes de dégradation par HC pour ces dispositifs.

3. Etude du mécanisme de claquage

Le phénomène de claquage nécessite de considérer une transformation locale de l'oxyde de grille lorsqu'une certaine densité critique de défauts est obtenue. L'oxyde perd alors sa capacité isolante et peut se comporter, en première approximation, comme une source de courant parasite, une diode polarisée en direct ou encore une résistance. Nous étudierons dans cette partie la transformation que subit l'oxyde lorsque le claquage survient et nous montrerons comment une

meilleure compréhension du mécanisme de création de défauts et du claquage peut permettre d'augmenter l'estimation de la durée de vie aux conditions nominales d'utilisation.

3.1. Le cas du SBD sur oxyde mince

3.1.1. Etude de la corrélation des évènements de claquage

La signature du claquage a été modifiée avec la diminution de l'épaisseur de l'oxyde de grille. Le courant de grille est mesuré périodiquement afin de détecter une augmentation de celui-ci. Pour les oxydes épais, le claquage se traduit par un unique saut abrupt de courant (appelé claquage dur, ou Hard Breakdown, HBD), augmentant le courant de grille de plusieurs décades. Alors que pour les oxydes fins, on peut voir apparaître une succession de sauts de courant (appelés claquage doux, ou Soft Breakdown, SBD), menant finalement au claquage hard du dispositif.

La **Figure 5-7a** montre l'évolution du courant de grille en fonction du temps de stress, lors d'un stress menant au claquage ($V_g=3.3V$), pour un transistor NMOS à oxyde fin ($T_{ox}=1.8nm$) de géométrie $W \times L=50 \times 20 \mu m$. Le courant de grille est mesuré à une tension $V_g=2V$ et montre une succession de sauts de courants caractéristique du SBD. La **Figure 5-7b** montre l'évolution de la hauteur du step de courant (après SBD) en fonction du numéro du step. Il ressort un point important des figures ci-dessous :

La dépendance linéaire de la hauteur du step de courant avec le numéro du step est une bonne indication de la non corrélation des phénomènes de SBD. Dit autrement, l'apparition d'un SBD n'augmente pas la probabilité d'apparition du SBD suivant.

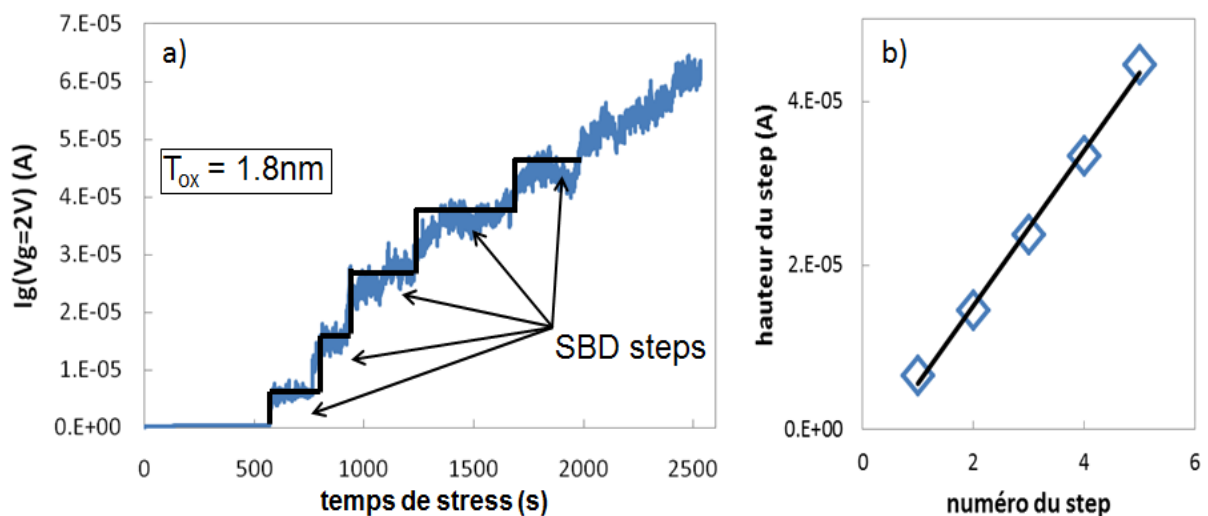


Figure 5-7:a) Evolution du courant de grille en fonction du temps de stress, lors d'un stress menant au claquage ($V_g=3.3V$), pour un transistor NMOS d'épaisseur d'oxyde $T_{ox}=1.8nm$. On peut y voir les sauts de courants, caractéristiques du SBD, marquant une succession de step. b) Evolution de la hauteur du step de courant (après SBD) en fonction du numéro du step, adapté de [MamyRandriamihaja2012a].

La question de la corrélation entre deux évènements de SBD a été étudiée par Alam. Pour les oxydes fins ($T_{ox}<20nm$), il montre que les SBD n'ont pas de corrélation spatiale (suivant la surface de la structure MOS) ni temporelle [Alam2002, Alam2003, Alam2002a] et qu'il n'existe pas non plus de corrélation entre SBD et HBD [Alam2000]. Alors que, pour les oxydes épais, la création de défauts nécessaires pour l'ouverture d'un chemin de percolation vient augmenter le courant traversant l'oxyde localement. Cette augmentation du courant va augmenter localement la probabilité de génération de défauts, et donc accélérer l'apparition du HBD [Alam2003].

Nous pouvons vérifier la non-corrélation temporelle des SBD de la **Figure 5-7** en étudiant la distribution statistique des temps aux claquages de chacun des steps. Un step est identifié par la hauteur du saut de courant. Des mesures sont réalisées sur 140 transistors ($W \times L = 50 \times 20 \mu m$) afin d'avoir un échantillon statistique suffisant pour chaque step (**Figure 5-8**). En effet, tous les steps ne sont pas visibles sur chaque dispositif. On compare ensuite ces distributions statistiques avec le modèle de Weibull prédisant la probabilité d'apparition de n claquages, s'exprimant sous la forme [Alam2002]:

$$W_n = \ln(-\ln(1 - F_n)) = \ln\left(\chi - \ln\left(\sum_{k=0}^{n-1} \frac{\chi^k}{k!}\right)\right), \text{ avec } \chi = K \cdot A_{ox} \cdot t^\beta \quad 5-1$$

où K est un paramètre dépendant du stress, A_{ox} est la surface de l'oxyde, β est la pente de Weibull. La **Figure 5-8** montre comment l'équation 5-1 permet de reproduire les distributions statistiques des temps au claquage de différents steps, venant ainsi confirmer la non-corrélation temporelle des SBD.

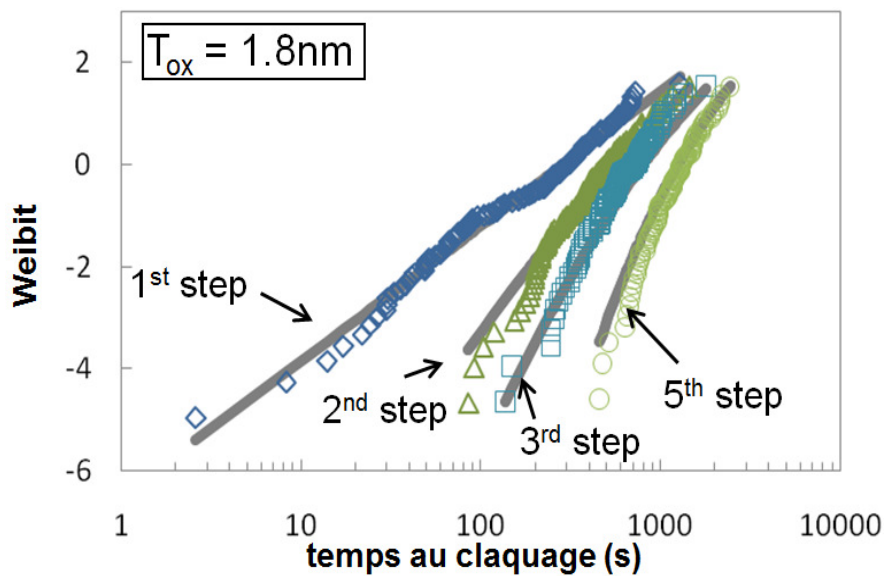


Figure 5-8: Tracé de Weibull des distributions statistiques des temps au claquage des steps de SBD mesurés sur 140 transistors (symboles) superposés avec le modèle de l'équation 5-1 (lignes), adapté de [MamyRandriamihaja2012a].

3.1.2. Simulation du SBD reproduisant l'augmentation du courant de grille

Afin de comprendre la modification subie par l'oxyde lors d'un évènement de SBD, il est nécessaire de pouvoir reproduire la totalité de la dégradation d'une mesure $I_g(V_g)$. La **Figure 5-9** montre des mesures de courant de grille avant stress et après le premier step de SBD. On voit que le courant de grille est augmenté après une tension de seuil proche de 1V. L'étude de cette mesure $I_g(V_g)$ combinée avec notre simulateur de courant de grille présenté au chapitre 2 va nous permettre de proposer des hypothèses, quant à la modification de la structure de l'oxyde lors d'un SBD, et de les vérifier par simulation.

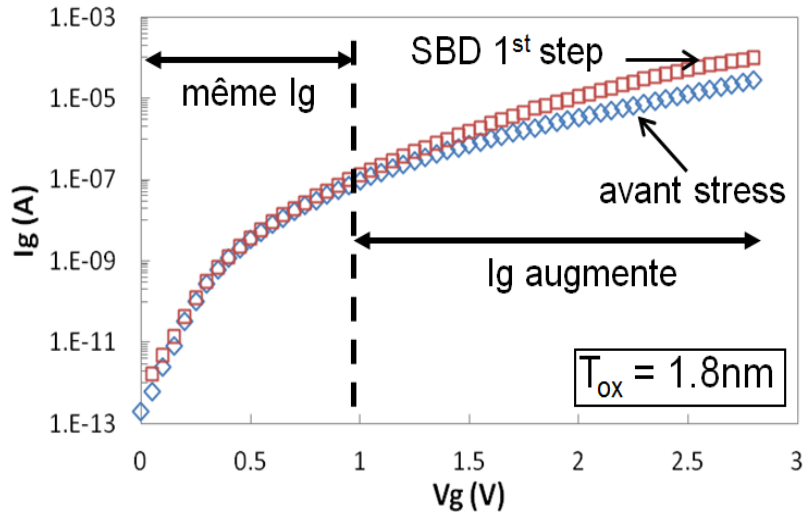


Figure 5-9: Courant de grille mesuré avant stress et après le premier step de SBD, pour une condition de stress $V_g=3.3V$, sur un transistor de type NMOS et de géométrie $W \times L=50 \times 20 \mu m$, $T_{ox}=1.8nm$. Le SBD augmente le courant de grille après un seuil en tension proche de 1V, adapté de [MamyRandriamihaja2012a].

Nous avons présenté au chapitre 3 notre modèle de création de défauts dans le volume de l'oxyde, menant à son claquage. Dans ce modèle, nous avons montré que la probabilité de création de défauts décroissait depuis l'interface Si/SiO₂, jusqu'à la grille. On crée donc plus de défauts proches du canal que de la grille. On pourrait donc imaginer qu'il se forme, au sein de l'oxyde, des filaments de défauts, formant des chemins de percolation partiels (n'atteignant pas la grille). C'est l'une des hypothèses reprise par [Blonkowski2010]. Des mesures au microscope par transmission électronique de coupe de transistors, après un step de SBD, ont également montré une croissance d'un filament de silicium, depuis le canal vers la grille [Yao2012]. En d'autres termes, l'agglomération locale d'une forte densité de défauts a entraîné la cristallisation du SiO₂.

Nous avons donc, dans un premier temps, simulé l'impact de la cristallisation de l'interface. Pour cela, nous avons diminué le gap du SiO₂ proche de l'interface, pour simuler la formation d'un filament de silicium. Cependant, la simulation du courant de grille pour cette configuration n'était pas en accord avec la mesure, puisque l'abaissement de la barrière de conduction a permis d'augmenter le courant de grille dès les tensions les plus basses, en contradiction avec le résultat observé sur la **Figure 5-9**.

Afin de respecter la tension de seuil visible sur la **Figure 5-9**, nous proposons qu'il s'agit de la formation d'un noyau de défauts, éloignés de l'interface, qui est responsable d'un abaissement de la bande de conduction du SiO₂, comme illustré **Figure 5-10**. Nous avons fait le choix de localiser notre noyau de défauts après la couche d'interface, afin de conserver une barrière de conduction, pour pouvoir reproduire la tension de seuil mesurée sur la **Figure 5-9**. La **Figure 5-10** montre le résultat de simulation pour la tension de seuil. On peut y voir l'illustration de l'alignement entre le niveau énergétique de notre noyau de défauts et le niveau de Fermi dans l'oxyde, permettant le début de la conduction au travers de l'oxyde de grille.

Ce type de noyau de défauts nous a permis de reproduire dans la **Figure 5-11** l'augmentation de courant de grille mesurée sur la **Figure 5-9** avec une relativement bonne précision, pour un cluster de surface $2.10^{-14} m^2$. Cela montre une autre utilisation de notre simulateur performante à cette échelle, nous permettant ainsi d'avoir une meilleure compréhension des mécanismes de claquage.

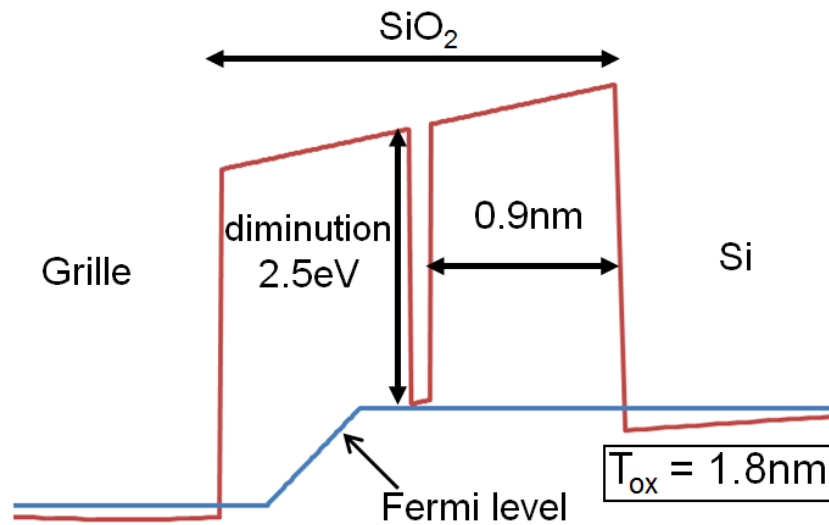


Figure 5-10: Diagramme de bande illustrant la diminution du niveau de la bande de conduction du SiO_2 introduite par notre noyau de défauts, simulé pour la tension de seuil $V_g=1\text{V}$, adapté de [MamyRandriamihaja2012a].

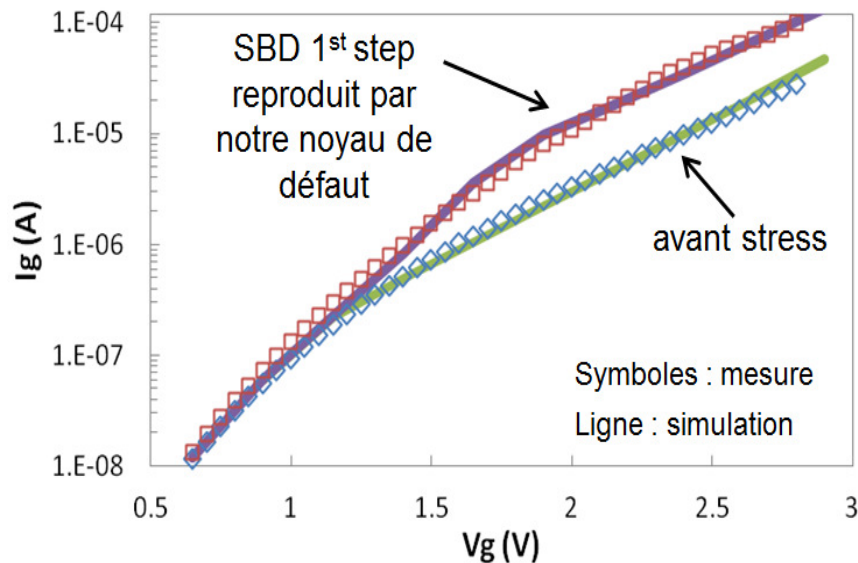


Figure 5-11: Courant de grille mesuré avant stress et après le premier step de SBD, pour une condition de stress $V_g=3.3\text{V}$ (sur un transistor de type NMOS et de géométrie $W \times L=50 \times 20 \mu\text{m}$, $T_{\text{ox}}=1.8\text{nm}$), reproduit par simulation en introduisant un noyau de défauts dans l'oxyde, adapté de [MamyRandriamihaja2012a].

3.2. Extension de la durée de vie sur oxyde mince après SBD

On considère généralement le premier saut de courant comme étant la signature du claquage doux, traité comme seuil de détection. L'étude de la dispersion statistique de ce premier événement sert ensuite à extrapoler la durée de vie d'un produit. Or nous avons vu qu'un transistor pouvait supporter plusieurs SBD avant de subir un claquage dur avec perte de fonctionnalité. Il est

donc possible d'étendre cette durée de vie, en relâchant le critère de détection du claquage. On peut, pour cela, considérer le transistor comme étant claqué seulement après avoir subi n SBD. La **Figure 5-12** montre les tracés de Weibull des temps au claquage des steps de SBD pour $n=1, 2$ et 5 . Il est donc très important de considérer que pour un critère de défaillance donné, l'extension de durée de vie obtenue en tolérant 2 ou 5 SBD au lieu de 1, permet d'augmenter de plus d'une décade la durée de vie.

Afin de déterminer combien de SBD sont tolérables et ainsi étendre l'estimation de la durée de vie, il est nécessaire de connaître l'impact des SBD sur la perte de fonctionnalité d'un circuit. C'est ce que nous allons montrer dans les paragraphes suivant en étudiant l'influence du claquage sur le fonctionnement d'un bloc circuit élémentaire, dont le comportement est représentatif de celui d'un circuit.

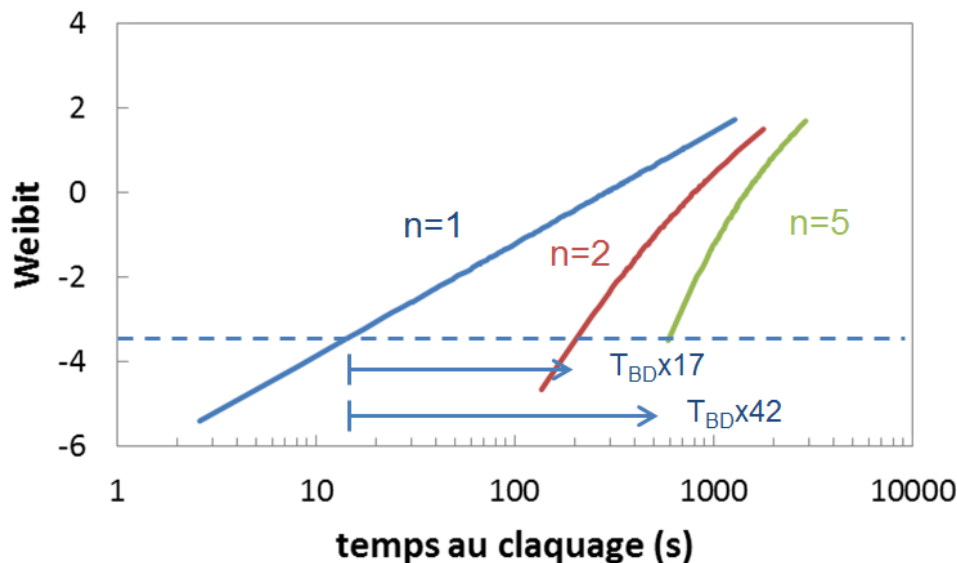


Figure 5-12: Tracé de Weibull des distributions statistiques des temps au claquage des steps de SBD de la Figure 5-8 ($n=1, 2$ et 5), montrant l'extension de durée de vie permise en tolérant plusieurs SBD au lieu de 1.

4. Influence du claquage sur le comportement d'un Ring-Oscillator

Nous avons vu dans la section précédente comment la compréhension du mécanisme de claquage sur dispositif élémentaire permettait d'obtenir une extension de la durée de vie du transistor. Les transistors peuvent donc conserver un fonctionnement normal après un premier événement de claquage. Il est donc important de pouvoir établir si un circuit conserve également un comportement normal après un claquage de l'un de ses transistors en distinguant les événements de claquage doux et francs à travers leur impact respectif.

Afin de pouvoir appliquer cette démarche à l'étude de la fiabilité de circuits et/ou de produits, il est nécessaire de connaître au préalable l'impact d'un claquage sur leur fonctionnement. Pour ce faire, nous avons choisi d'étudier la dégradation de Ring-Oscillators, dont le mode de fonctionnement est représentatif de celui des différentes parties d'un produit. Puis nous essaierons de reproduire la dégradation mesurée de Ring-Oscillator par simulation, en introduisant les différents types de claquage que l'on peut rencontrer sur dispositifs élémentaires.

4.1. Description du Ring-Oscillator

Un circuit pouvant compter des milliers, voire des millions de transistors, il n'est pas possible de réaliser l'étude de l'impact du claquage sur un circuit complet. C'est pourquoi nous nous sommes focalisés sur de plus petits blocs circuits, représentatifs de son fonctionnement, comme le sont les oscillateurs en anneau ou Ring-Oscillators (RO).

La **Figure 5-13** montre le schéma d'un RO. Son principe de fonctionnement consiste en une mise en série d'inverseurs, afin d'obtenir une alternance de transitions entre le niveau haut (V_{DD}) et le niveau bas (la masse) sur chaque transistor. Il est composé :

- D'une porte NAND, permettant de faire osciller ou de bloquer le RO ($V_{INP}=0V$ pour bloquer, $V_{INP}=V_{DD}$ pour osciller) ;
- Le Ring, composé de 73 inverseurs dans notre cas (V_{OSC}), comme sur la **Figure 5-13** ;
- Un diviseur de fréquence, pour rendre accessible la fréquence du RO aux appareils de mesure ;
- Un buffer de sortie (V_{OUT}).

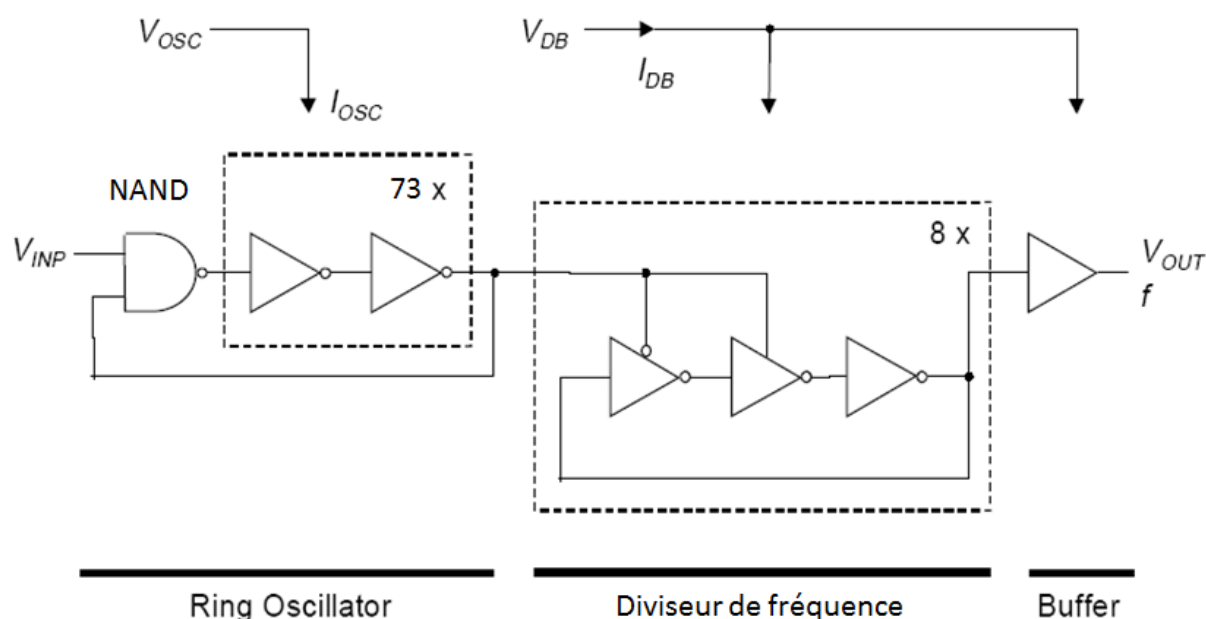


Figure 5-13: Schéma d'un RO constitué d'une porte NAND, du ring comptant 73 inverseurs et d'un diviseur de fréquence.

La **Figure 5-14** montre le schéma d'un inverseur à deux transistors (NMOS $W_N \times L_N = 3.6 \times 0.04 \mu m$, PMOS $W_P \times L_P = 5 \times 0.04 \mu m$), avec un oxyde mince ($T_{ox} = 1.8 nm$). Lorsque l'on applique V_{DD} sur l'entrée de l'inverseur, on a une différence de potentiel nulle entre la grille et la source du PMOS, qui le rend bloqué, alors que le NMOS est passant, connectant ainsi la masse à la sortie ($IN = V_{DD} \Rightarrow OUT = Gnd$). On a donc inversé V_{DD} en Gnd . De la même manière lorsque l'on applique la masse sur l'entrée de l'inverseur, le NMOS est bloqué alors que le PMOS devient passant (différence de potentielle négative entre la grille et la source, $-V_{DD}$), connectant ainsi V_{DD} à la sortie. On a donc inversé Gnd en V_{DD} .

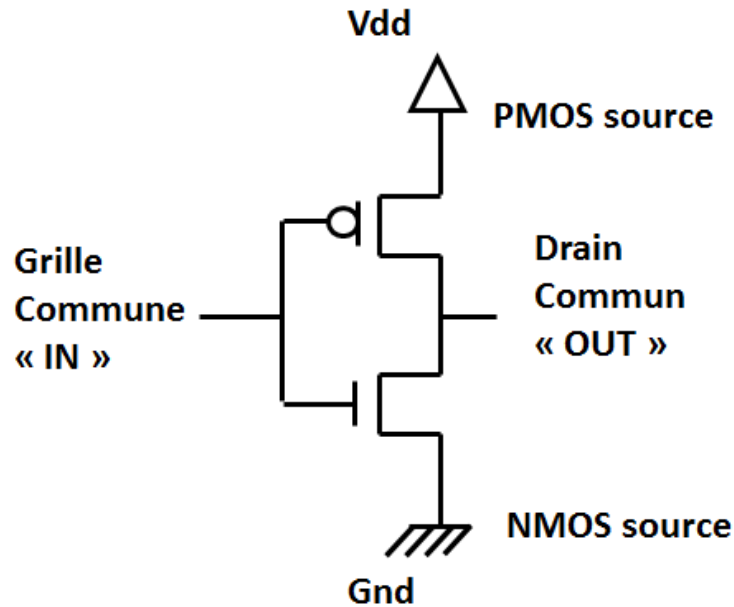


Figure 5-14: Schéma d'un inverseur à deux transistors (NMOS et PMOS).

Afin de connaître la probabilité de claquage d'un transistor NMOS ou PMOS du RO, nous pouvons étudier le claquage d'un transistor isolé de surface égale à la somme des surfaces du transistor NMOS ($A_n=3.6 \times 0.04 \times 73=10.5 \mu\text{m}^2$) comme du transistor PMOS ($A_p=14.6 \mu\text{m}^2$) du RO. La **Figure 5-15** montre les distributions de Weibull du temps au claquage sur transistors NMOS et PMOS. La tension à appliquer sur le transistor PMOS pour avoir un temps au claquage (V_{BD}) similaire à celui du NMOS est supérieure, en valeur absolue, à celle à appliquer sur le transistor NMOS. Cela signifie que le transistor PMOS est plus résistant que le NMOS et cela peut être dû à une plus forte probabilité de tunnel des électrons qui vont créer des défauts dans l'oxyde, comme proposé par notre modèle présenté au chapitre 3. Lorsque l'on stress un inverseur ou un RO à une tension donnée (par exemple, 3.2V), les transistors NMOS claquent donc avant les PMOS.

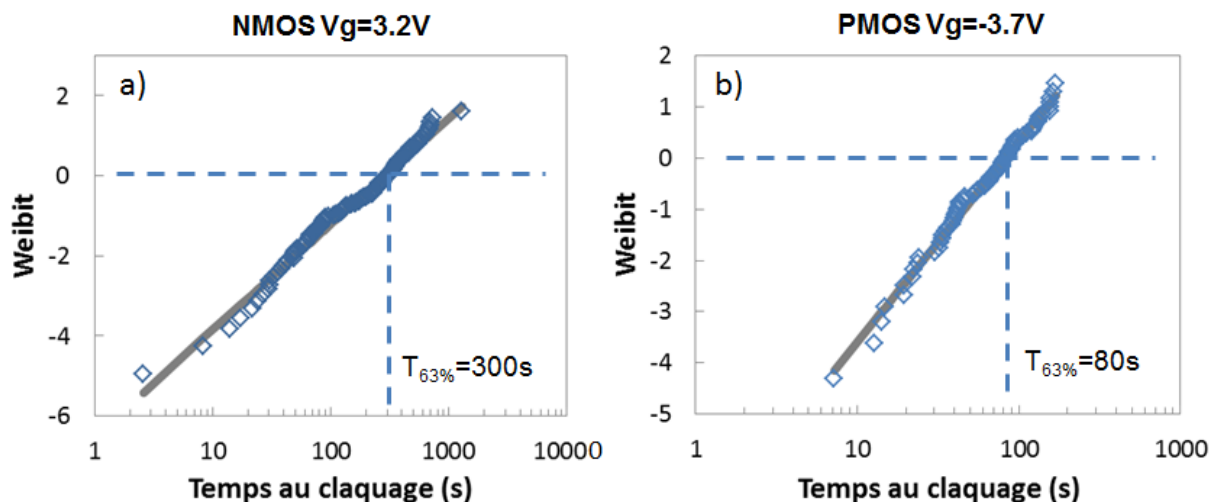


Figure 5-15: Distributions de Weibull du temps au claquage sur NMOS a) et PMOS b), pour les tensions de stress respectives $V_g=3.2\text{V}$ et $V_g=-3.7\text{V}$, $T=25^\circ\text{C}$, montrant la plus grande résistance au claquage du PMOS.

Nous pouvons donc nous focaliser tout d'abord sur le claquage du transistor NMOS qui représente une plus grande sensibilité au claquage franc pour déterminer son impact sur la perte de fonctionnalité d'un RO.

4.2. Impact du SBD

Afin de simuler l'impact d'un SBD sur le fonctionnement d'un RO, nous avons mesuré au préalable les caractéristiques $I_g(V_g)$ après les sept premiers sauts de courants (**Figure 5-16a**). Cela nous a permis de déterminer l'augmentation successive de courant due à chaque évènement de SBD, que nous modélisons comme une source de courant parasite entre la grille et le drain du transistor NMOS (**Figure 5-16b**).

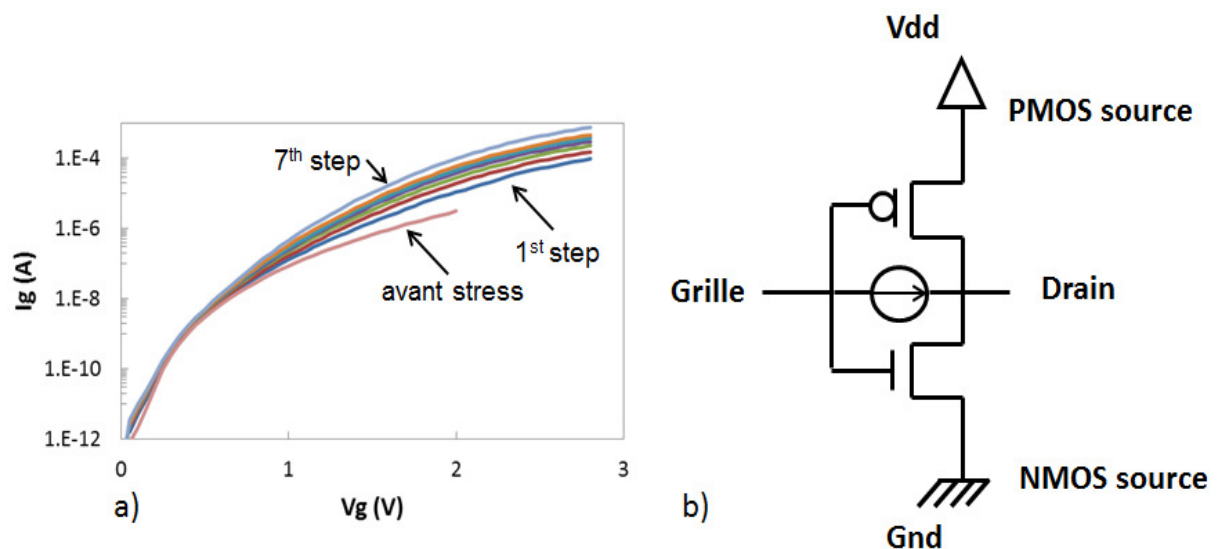


Figure 5-16: a) mesures $I_g(V_g)$ sur un transistor NMOS à oxyde mince ($T_{ox}=1.8nm$) après les sept premiers steps de SBD, pour une condition de stress $V_g=3.2V$, $T=25^\circ C$, b) équivalent à une source de courant entre la grille et le drain côté NMOS.

Nous pouvons alors simuler l'impact des différents sauts de SBD sur la dégradation du fonctionnement du RO (**Figure 5-17**).

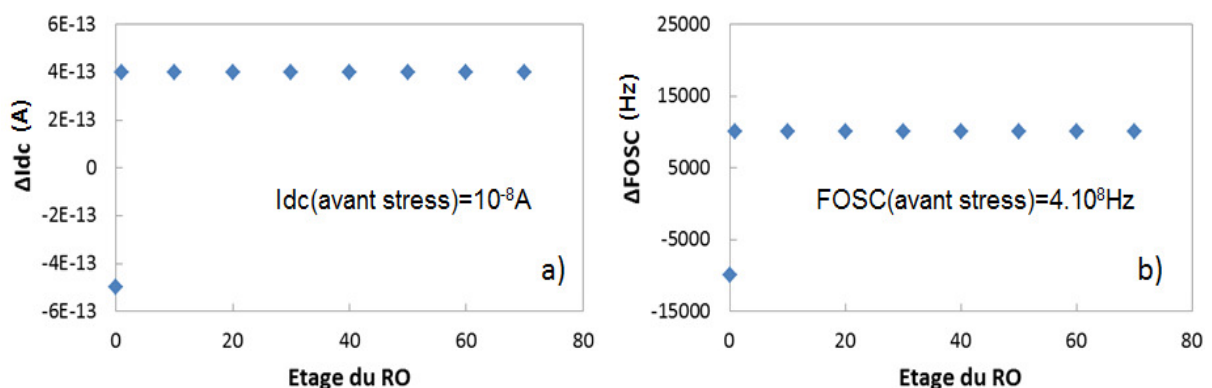


Figure 5-17: Simulations de l'impact du premier saut de SBD sur a) I_{dc} et b) sur F_{OSC} , en fonction de la position le long de la chaîne d'inverseurs du RO. Un impact négligeable est trouvé, indépendamment de la position du SBD le long de la chaîne d'inverseurs de l'oscillateur.

Nous utilisons pour cela l'outil de simulation eldo, qui prend comme entrées la netlist du RO et les conditions d'utilisation (Vdd, température...). Il nous permet de simuler le courant statique traversant le RO (I_{dc}) et de la fréquence d'oscillation du RO (FOSC), en simulant le fonctionnement de celui-ci. Ceci est effectué sur la **Figure 5-17** qui montre l'impact du premier SBD sur I_{dc} et FOSC, en fonction de l'étage touché le long de la chaîne d'inverseur du RO (73 au total). On peut y voir un impact négligeable du premier SBD, indépendamment de l'étage touché.

Nous avons simulé également, pour un étage donné, l'évolution de l'impact d'un SBD sur la dégradation des caractéristiques du RO, en fonction du nombre des événements de SBD subit par un même transistor (**Figure 5-18**). Bien que le nombre croissant de SBD augmente la dégradation du RO, celle-ci reste assez faible, même pour le plus grand nombre de SBD mesurable avant le HBD final ($\Delta FOSC/FOSC = -0.0325\%$). On peut donc en conclure qu'une succession de SBD sur un même transistor ne permet pas d'expliquer seule la dégradation mesurée sur RO, comme il sera présenté plus loin au paragraphe 4.4. Ce résultat marquant nous permet donc d'étendre encore plus le critère de défaillance basé sur le nombre de SBD, en accord avec nos résultats obtenus sur les mêmes types de transistors présentés section 3.2 et la **Figure 5-12**.

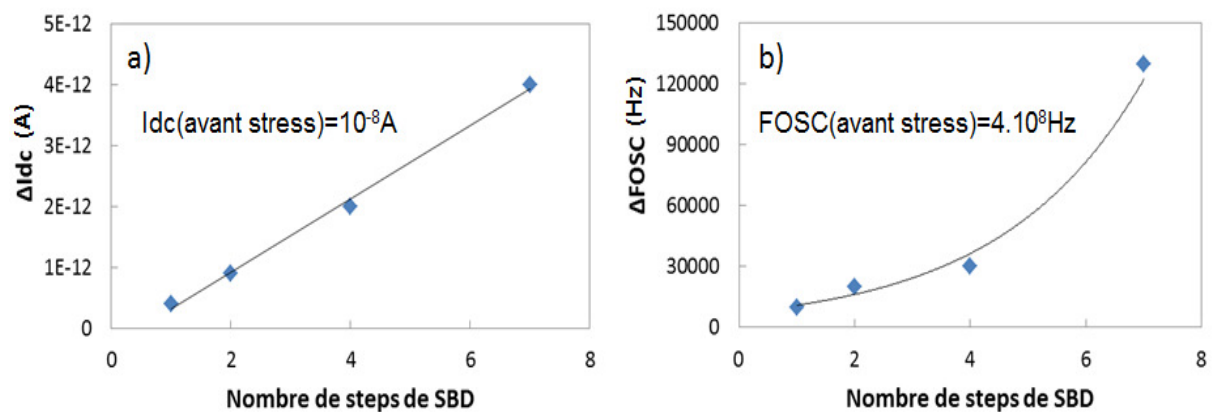


Figure 5-18: Simulations de l'impact des sauts de SBD sur a) I_{dc} et b) sur FOSC, en fonction du nombre de sauts. Malgré une augmentation de l'impact des SBD, un impact négligeable est trouvé.

4.3. Impact du HBD

Comme précédemment, pour déterminer l'impact du HBD sur le fonctionnement d'un RO, nous avons mesuré les caractéristiques $I_g(V_g)$ après un HBD sur différents dispositifs (**Figure 5-19**). La **Figure 5-19a** nous montre le comportement résistif de la grille après un HBD. Nous pouvons donc modéliser le HBD par une résistance entre la grille et le drain, ou la grille et la source du transistor NMOS. Une approche similaire a été suivie par [Kaczer2000], qui a considéré également le cas du claquage du transistor PMOS (résistance entre la grille et la source du PMOS).

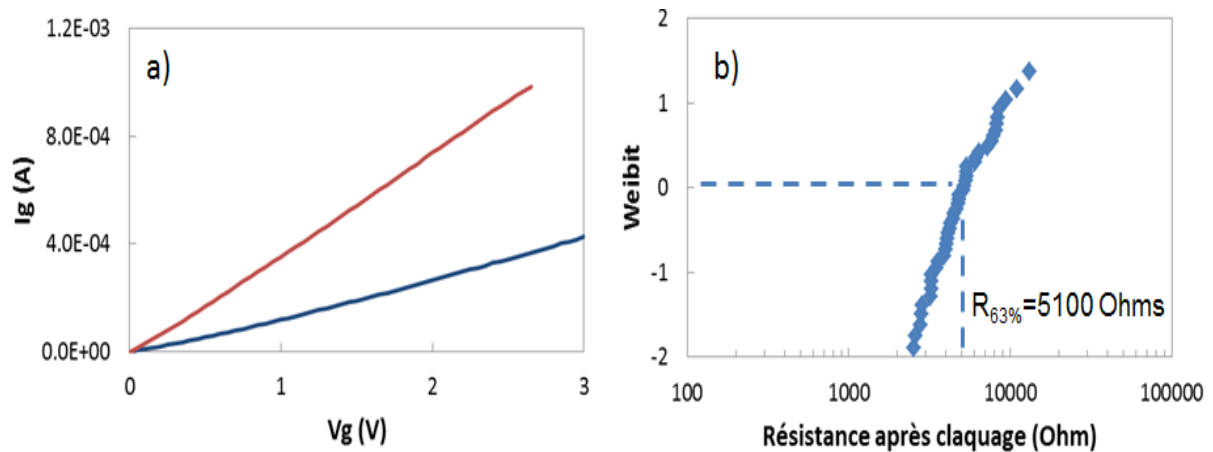


Figure 5-19: a) mesure de courant de grille après HBD montrant un comportement de type résistif, pour deux dispositifs différents, b) distribution statistique de la résistance mesurée après claquage.

La **Figure 5-20** montre la simulation de l'impact d'un HBD « faible » choisi pour une résistance $R=6940 \text{ Ohms}$, sur la dégradation des caractéristiques d'un RO, en fonction de la position du HBD le long de la chaîne d'inverseurs, pour un claquage entre la grille et le drain, ou entre la grille et la source du NMOS. Cette valeur de résistance se situe dans la moyenne haute des résistances mesurées, comme l'indique la **Figure 5-19b**, et ce afin d'assurer le fonctionnement de l'inverseur touché, comme il sera expliqué plus loin dans ce paragraphe.

Le claquage grille/source à globalement un impact nul sur la dégradation du courant I_{dc} , excepté si celui-ci se trouve sur le premier ou le dernier inverseur de la chaîne. Le même impact significatif sur la diminution de FOSC est trouvé, indépendamment de la position.

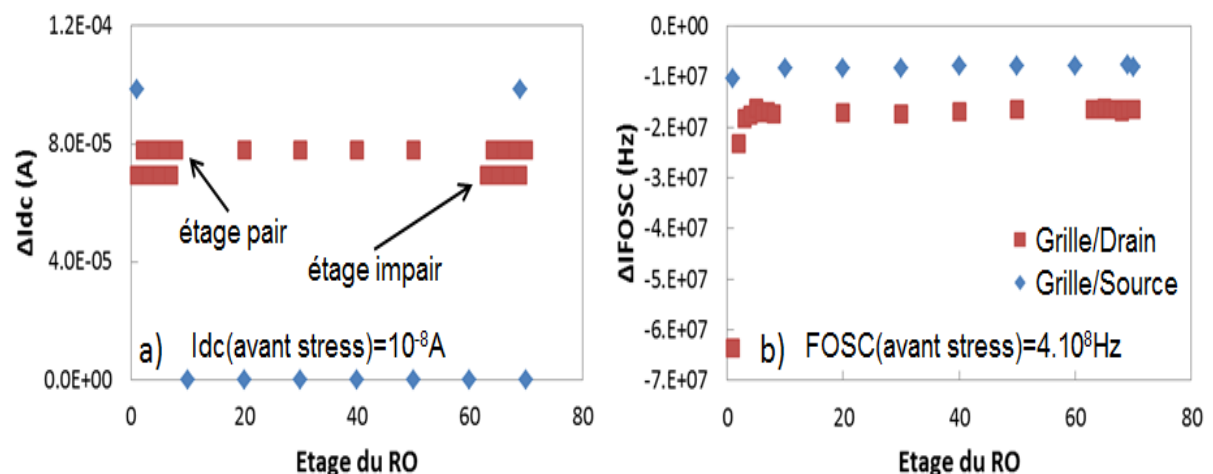


Figure 5-20: Simulations de l'impact d'un HBD sur a) I_{dc} et b) FOSC, en fonction de sa position le long de la chaîne d'inverseurs du RO, pour un claquage entre la grille et le drain (symboles rouges) ou entre la grille et la source (symboles bleus).

Le claquage grille/drain à un fort impact sur l'augmentation du courant I_{dc} , avec une distinction visible entre les inverseurs en positions pair ou impair le long de la chaîne d'inverseurs. Il

a un plus grand impact sur la diminution de FOSC qu'un claquage grille/source, en particulier si celui-ci se produit sur le premier inverseur de la chaîne.

La valeur de la résistance aura également un impact sur le niveau de dégradation des caractéristiques du RO et sur son éventuel perte de fonctionnalité.

Dans le cas d'un claquage grille/drain, de précédents travaux ont montré [Kaczer2000] qu'en dessous d'une résistance de 1500 Ohms, l'inverseur concerné n'est plus à même de transmettre le signal logique, entraînant une perte de fonctionnalité de l'oscillateur en anneau.

Nous avons également cherché à estimer la résistance critique en dessous de laquelle notre inverseur aurait une perte de fonctionnalité. Pour cela, nous avons déterminé par simulation la tension de seuil en dessous de laquelle l'inverseur ne fonctionne plus ($\approx 0.55V$, dans notre cas). Nous avons cherché ensuite la résistance grille/drain pour laquelle la tension de sortie de l'inverseur était égale à $0.55V$. La **Figure 5-21** montre les simulations des signaux d'entrée et de sortie de l'inverseur, avant stress et après un événement HBD avec une résistance de 5600 Ohms, donnant une tension de sortie égale à $0.55V$.

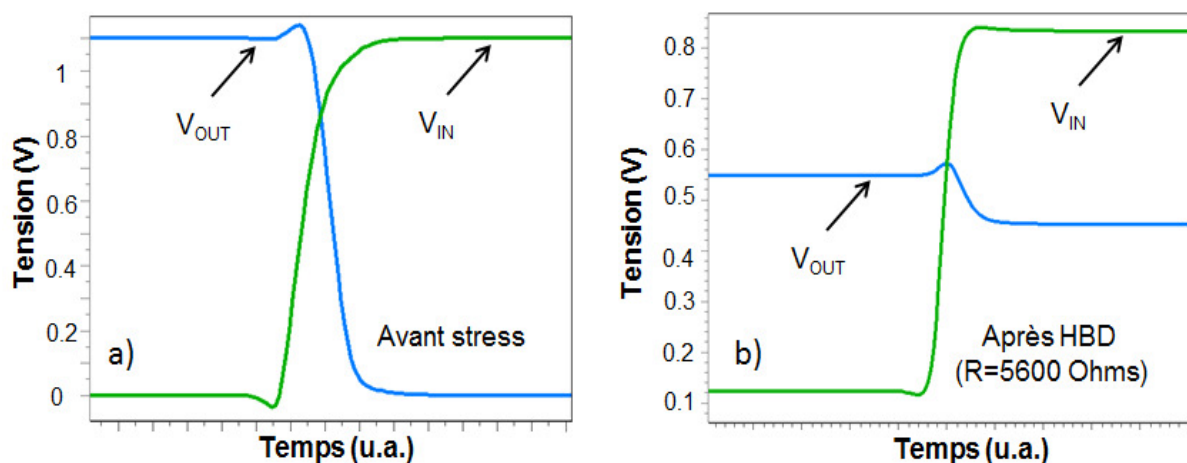


Figure 5-21: Simulations des signaux d'entrée et de sortie de l'inverseur, avant stress a) et après un HBD avec une résistance de 5600 Ohms b), donnant une tension de sortie égale à $0.55V$.

Les claquages ayant une résistance grille/drain en dessous de 5600 Ohms, comme c'est le cas pour la majorité des HBD mesurés sur transistors, entraîneront donc une perte de fonctionnalité du RO. Il est donc intéressant à présent de mesurer la dégradation d'un RO afin de l'expliquer par les résultats de nos simulations.

4.4. Mesure de dégradation de RO

Les RO sont stressés en régime statique (i.e. sans oscillations). Cela signifie qu'un étage sur deux stressera le NMOS de l'inverseur, alors que l'autre étage stressera le PMOS. On aura également

un NMOS sur deux qui subira une condition de stress de type HC mode off, avec une polarisation du drain et la grille à la masse.

Il est intéressant de noter que la tension à appliquer sur un RO est plus élevée pour obtenir des temps au claquage similaires à ceux mesurés sur transistors. En effet, lorsque l'on applique 3.2V pour stresser un transistor, il faut appliquer 3.4V sur un RO pour obtenir un stress équivalent. Cela s'explique par la résistivité des contacts et l'apport de courant. Le courant I_{dc} mesuré lors du stress est de 30 mA. Il faut donc une résistance de l'ordre de 6.6 Ohm pour avoir une chute de tension de 0.2Vce qui représente bien l'ordre de grandeur des résistances de contacts et d'apport de courant.

La **Figure 5-22** montre la mesure de la dégradation du courant I_{dc} et de la fréquence d'oscillation du RO, FOSC, avec le temps de stress menant au claquage ($V_g=3.4V$, $T=25^\circ C$). On constate également des sauts de courants sur I_{dc} , caractéristiques du claquage d'un transistor, qui se traduisent également par un saut sur FOSC. Kaczer a également montré par mesure d'émission que les sauts de courants d' I_{dc} correspondaient bien à un évènement de claquage [Kaczer2000].

Le premier saut de courant, de l'ordre de $10^{-5}A$, ne peut être expliqué que par le claquage hard d'un transistor, comme le montre nos simulations présentées aux deux paragraphes précédents (**Figure 5-17** et **Figure 5-20**). De même que le saut de FOSC, de l'ordre de $2.10^6 Hz$ qui apparaît en zoomant la précédente figure sur la **Figure 5-22b**, ne peut être expliqué que par un claquage hard. **Seul le claquage hard a donc un effet visible sur la dégradation des caractéristiques d'un RO.**

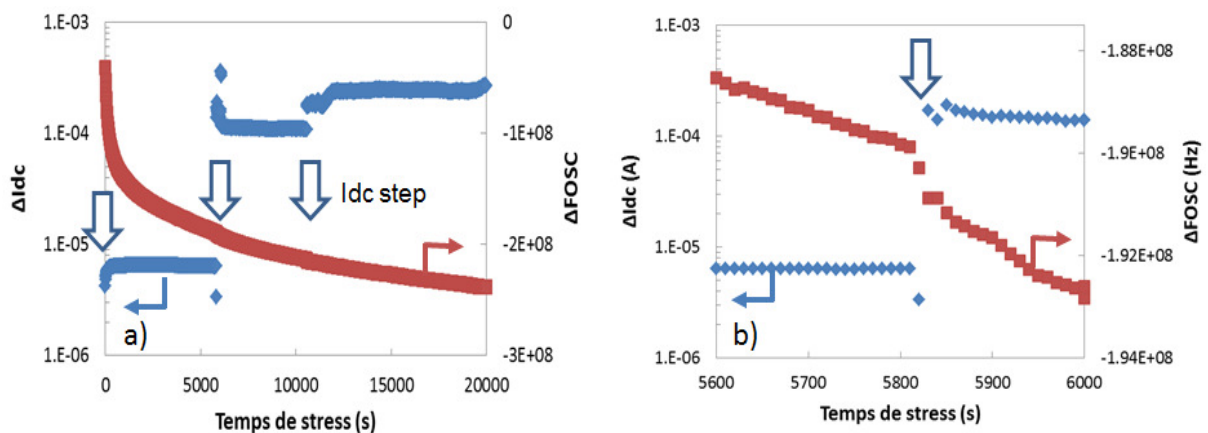


Figure 5-22: Mesure de la dégradation de I_{dc} et FOSC pour un stress menant au claquage ($V_g=3.4V$ et $T=25^\circ C$). Les sauts de courant I_{dc} entraînent également un saut sur FOSC b).

La dégradation de FOSC visible hors des évènements de BD peut être due à la création de défauts ou de charges fixes venant modifier la tension de seuil et la transconductance des transistors et ralentir ainsi leur vitesse de commutation et en conséquence, diminuer la fréquence d'opération. Cela peut venir du régime de dégradation HC en mode off, lorsque le drain est polarisé et la grille à la masse. **Le claquage a donc un impact négligeable sur la dégradation de FOSC en comparaison de l'impact de la création de défauts et de charges fixes.**

La **Figure 5-23** montre la dégradation de la tension de seuil et de la transconductance en fonction de l'augmentation du courant de grille correspondant aux premiers steps de la **Figure 5-7**.

On peut y voir que, bien que seul le claquage hard ait un impact significatif sur la dégradation d'un RO, les événements de claquage soft sont malgré tout accompagnés d'une dégradation des paramètres des transistors, pouvant dépasser les 5%. Une série de SBD touchant différents étages du RO pourrait donc expliquer la dégradation de FOSC mesurée en dehors des événements de HBD.

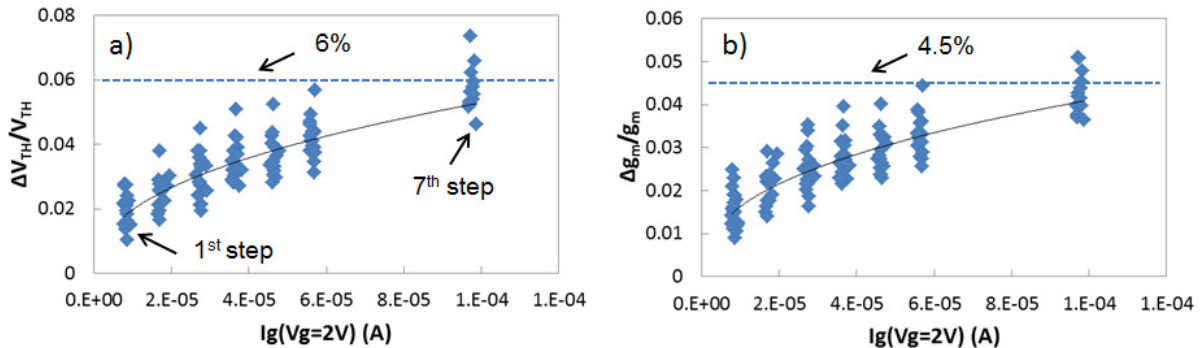


Figure 5-23: Mesure de la dégradation de V_{TH} et g_m en fonction du courant de grille mesuré après chaque steps de SBD, pour un transistor de type NMOS et de géométrie $W \times L = 50 \times 20 \mu m$, $T_{ox} = 1.8 nm$, et une condition de stress $V_g = 3.2 V$.

En conclusion :

- les sauts de courants sur I_{dc} sont dus à des HBD sur différents transistors, et non pas à une succession de SBD sur un ou plusieurs transistors ;
- le fait que les RO continuent de fonctionner après plusieurs événements de claquage indique la création de chemin de percolation fortement résistifs ($> 5600 \Omega$) ;
- le claquage des PMOS, bien que plus rare, doit également être pris en compte pour modéliser la dégradation d'un RO ;
- il est donc possible d'étendre les durées de vies en considérant les HBD, et non pas les SBD, et en déterminant un critère de perte de fonctionnalité, et non plus de défaillance.

5. Conclusions

Dans ce chapitre, nous avons montré que l'on pouvait reproduire la dégradation des paramètres des transistors à partir de nos profils de défauts. Pour ce faire, il a été nécessaire de bien modéliser l'impact de ces défauts sur la dégradation de l'électrostatique ainsi que la mobilité. La combinaison de nos méthodes de localisations de défauts avec la reproduction de la dégradation des paramètres des transistors nous a permis d'affiner la localisation des défauts, et d'obtenir une plus grande précision dans nos profils de défauts. **Nous avons donc été capable de modéliser la création des défauts ainsi que leur impact sur la dégradation des paramètres des transistors, lors de stress de type HC avec une relativement bonne justesse.**

Nous avons étudié également le cas particulier du claquage de l'oxyde de grille qui intervient suite à une modification de la structure physique de l'oxyde. L'utilisation de nos modèles avancés présentés au second chapitre nous a permis de vérifier certaines explications de la transformation de l'oxyde lors d'événements de claquages doux de type SBD. L'étude statistique des événements de

claquage doux successifs nous a permis ainsi de mettre en évidence la possibilité d'étendre la durée de vie tout d'abord au niveau des transistors NMOS, en redéfinissant le critère de défaillance au claquage de 2 à 5 événements de SBD ce qui permet d'étendre d'un facteur 42 le temps au claquage.

Enfin, l'étude de l'impact du claquage sur le fonctionnement d'un Ring-Oscillator, représentatif du fonctionnement d'un produit, nous a permis de confirmer l'impact négligeable du SBD sur sa perte de fonctionnalité. Même l'évènement de HBD n'entraîne pas un arrêt de fonctionnement du RO. Il est donc clair que les critères de qualification de la résistance au claquage appliqués actuellement sont trop contraignants. On a pu mesurer cependant une augmentation de la consommation et une diminution de la fréquence d'opération. Il est donc nécessaire de redéfinir ces critères de qualification, non plus en termes de défaillance, mais en termes de perte de fonctionnalité. Il faut pour cela prendre en compte l'impact de la génération de défauts et de charges fixes, avant claquage, ainsi que l'impact du claquage sur la dégradation des caractéristiques d'un RO, et donc d'un produit.

Références bibliographique du chapitre 5

- [Alam2000] M. A. Alam, B.E. Weir, P.J. Silverman, Y. Ma, D. Hwang, "The statistical distribution of percolation resistance as a probe into the mechanics of ultra-thin oxide breakdown", IEEE Int. Elec. Dev. Meet. (2000)
- [Alam2002] M. A. Alam, R.K. Smith, B.E. Weir, P.J. Silverman, "Statistically independent soft breakdowns redefine oxide reliability specifications", IEEE Int. Elec. Dev. Meet. (2002)
- [Alam2002a] M. A. Alam, "Uncorrelated breakdown of integrated circuits", Nature **420**, p. 378 (2002)
- [Alam2003] M. A. Alam, R. K. Smith, "A phenomenological theory of correlated multiple soft-breakdown events in ultra-thin gate dielectrics", IEEE Int. Reliab. Phys. Symp. (2003)
- [Blonkowski2010] S. Blonkowski, "Filamentary model of dielectric breakdown", J. Appl. Phys. **107**, p. 084109 (2010)
- [Guerin2006] C. Guerin, V. Huard, A. Bravaix, M. Denais, "Impact of Hot Carrier Degradation Modes on I/O nMOSFETS Aging Prediction", IEEE Int. Integ. Reliab. Work. (2006)
- [Kaczer2000] B. Kaczer, R. Degraeve, G. Groeseneken, M. Rasras, S. Kubicek, E. Vandamme, G. Badenes, "Impact of MOSFET oxide breakdown on digital circuit operation and reliability", IEEE Int. Elec. Dev. Meet. (2000)
- [MamyRandriamihaja2012] Y. Mamy Randriamihaja, V. Huard, X. Federspiel, A. Zaka, P. Palestri, D. Rideau, D. Roy, A. Bravaix, "Microscopic scale characterization and modeling of transistor degradation under HC stress", Micro. Reliab. (2012)
- [MamyRandriamihaja2012a] Y. Mamy Randriamihaja, D. Garetto, V. Huard, D. Rideau, M. Rafik, D. Roy, A. Bravaix, "New insights into gate-dielectric breakdown by electrical characterization of interfacial and oxide defects with reverse modeling methodology", IEEE Int. Reliab. Phy. Symp. (2012)
- [Rauch1998] S. E. Rauch, F. J. Guarin, G. LaRosa, "Impact of E-E Scattering to the Hot Carrier Degradation of Deep Submicron NMOSFET's", IEEE Elec. Dev. Lett. **19**, p. 463 (1998)
- [Synopsys2010] Synopsys Sentaurus, release D-2010.12, SDevice simulators (2010)
- [Yao2012] J. Yao, L. Zhong, D. Natelson, J.M. Tour, "In situ imaging of the conducting filament in a silicon oxide resistive switch", Scientific Reports (2012)

Chapitre 6 Conclusions et perspectives

Chapitre 6 : Conclusions et perspectives

Durant cette thèse, nous nous sommes consacrés à l'étude de la dégradation, depuis la création des défauts au sein de l'oxyde de grille, jusqu'à leur impact sur la perte de fonctionnalité d'un transistor, puis d'un bloc circuit élémentaire. Alors que la fiabilité des transistors modélise classiquement la dégradation de ses paramètres au cours du temps, notre approche originale a consisté en l'étude des mécanismes physiques de créations des défauts à l'échelle microscopique.

Résumons à présent les principales avancées réalisées au cours de cette étude. Elles s'articulent autour de trois axes :

- Le premier axe concerne **l'amélioration de la modélisation du comportement électrique des défauts et la simulation de leur impact sur la dégradation du transistor et du circuit.**

La première étape indispensable à nos travaux a consisté en l'identification des défauts de l'oxyde de grille (défauts d'interface N_{it} et défauts profonds de l'oxyde N_{ot}), ainsi qu'en la modélisation de leur comportement électrique. Nous avons montré au **chapitre 2** que les défauts de l'oxyde de silicium et de son interface avec le canal étaient bien identifiés dans la littérature, mais que la modélisation de leur communication avec les charges du canal et de la grille était insuffisante. C'est pourquoi nous avons collaboré avec l'équipe de modélisation avancée de ST dès le début de ces travaux, à l'implémentation d'un simulateur reproduisant les mécanismes de capture/émission de charges par les défauts. L'apport de nos connaissances sur la nature et le comportement des défauts, ainsi que sur les méthodes expérimentales de caractérisation électrique des défauts nous a permis de valider les modèles complexes implémentés dans le simulateur UTOXPP (**chapitre 2**).

Une des avancées majeure de nos travaux a consisté à développer une nouvelle méthodologie, combinant différentes mesures électriques (capacité, courant de grille et pompage de charge) avec leurs simulations afin de caractériser les défauts de l'oxyde de grille.

Nos travaux permettent de reproduire par simulation :

- L'impact des défauts sur la dégradation de mesures électriques complexes (**chapitre 2**) ;
- L'impact des défauts sur la dégradation des paramètres du transistor (I_g , V_{TH} , g_m , **chapitre 5**).

Les simulations des principales dégradations de circuits reposent sur les modifications des paramètres des transistors. C'est pourquoi nous avons poussé nos travaux jusqu'à l'étude de l'impact de l'augmentation du courant de grille après claquage sur le fonctionnement d'un circuit (**chapitre 5**). Cela nous a permis de constater l'impact négligeable d'un claquage doux, ainsi que la perte de fonctionnalité du circuit relative à l'apparition d'un claquage franc.

Cela nous a permis de mettre en évidence la nécessité d'étendre l'étude de la fiabilité au niveau circuit pour pouvoir définir un critère de défaillance au niveau transistor représentatif de ce qui intervient comme défaillance au niveau circuit.

Nous avons montré que les caractéristiques du circuit se dégradaient également en dehors des événements de claquage. Pour expliquer ce phénomène, nous avons proposé l'impact des défauts créés avant claquage sur la dégradation des paramètres de tous les transistors. Les études à venir

devraient donc explorer l'impact de la dérive des paramètres du transistor avant claquage sur la perte de fonctionnalité du circuit, dont l'impact pourrait bien être prépondérant pour certains de ses paramètres, comme sa fréquence de fonctionnement.

- Le second axe concerne **l'amélioration des méthodes de localisation des défauts le long de l'interface Si/SiO₂ ainsi que dans le volume de l'oxyde de grille.**

La seconde étape indispensable à nos travaux a été de pouvoir localiser les défauts générés pour tout type de stress, afin de pouvoir étudier ensuite les mécanismes physique de localisation des défauts. Un travail important a été consacré à l'appropriation de différentes méthodes proposées dans la littérature (**chapitre 4**). Les modèles développés au **chapitre 2** nous ont permis de vérifier et valider ces modèles compacts.

Ainsi, notre méthodologie combinant différentes mesures électriques avec leur simulation nous a permis de localiser les défauts dans le volume de l'oxyde, en validant la méthode d'extraction basée sur des mesures de pompage de charge, en offrant pour la première fois, la possibilité de distinguer les défauts d'interface (N_{it}) des défauts profonds de l'oxyde (N_{ot}).

Nous avons également amélioré les méthodes de localisation des défauts d'interface le long du canal, en combinant les mesures de pompage de charge, de courant de drain et DCIV, ce qui nous a permis d'étendre la zone sondée dans le LDD. Afin de palier à l'imprécision de ces méthodes de localisation latérale des défauts, nous avons développé une méthodologie, basée sur la combinaison :

- Des profils extraits à partir de mesures électriques (**chapitre 4**) ;
- Des simulations des zones dégradées pour les conditions de stress considérées (**chapitre 3**) ;
- De la reproduction de la dégradation des paramètres du transistor par les profils de défauts considérés (**chapitre 5**).

Cette méthodologie que nous avons développée permet d'améliorer la localisation des défauts et d'avoir une plus grande confiance dans le résultat ainsi obtenu.

Dans un souci d'amélioration permanent des outils de localisation des défauts, les travaux futurs devraient se focaliser sur l'extension du simulateur UTOXPP en 2D, afin de pouvoir simuler l'impact d'un profil de défaut le long du canal, en utilisant les modèles de communication des défauts les plus complets.

- Le troisième axe concerne **l'amélioration et le développement de la modélisation des mécanismes physiques de création de défauts lors de stress de type porteurs chauds et menant au claquage de l'oxyde de grille.**

Une fois les outils de localisation des défauts acquis, nous avons pu mesurer les dynamiques de création de défauts pour différents type de stress.

En ce qui concerne les stress de type porteurs chauds, les mécanismes physiques de création de défauts étaient déjà en partie découverts (dégradation par SP et MP) et permettaient d'expliquer en grande partie la dégradation des paramètres du transistor.

*L'une des avancées majeures apportée par nos travaux a consisté en l'adaptation de ces modèles à l'échelle microscopique, pour reproduire les dynamiques de création des défauts le long du canal. Nos travaux ont permis de montrer l'insuffisance de ces deux mécanismes seuls (SP et MP), nous amenant ainsi à introduire un nouveau mécanisme intermédiaire (dégradation MM). Le modèle ainsi développé permet d'unifier ces trois principaux mécanismes de dégradation en un unique formalisme (**chapitre 3**).*

En ce qui concerne les stress menant au claquage de l'oxyde de grille, la quasi-totalité des études menées jusqu'alors reposaient sur la modélisation du temps au claquage, sans prendre en compte la création des défauts précédant cet événement final. Nous nous sommes alors inspirés du formalisme développé précédemment pour les stress de type porteurs chauds afin de modéliser les dynamiques de création de défauts menant au claquage de l'oxyde de grille.

*L'une des principales avancées réalisées par nos travaux a consisté en la prise en compte de l'effet du champ et du courant de grille afin de modéliser la création de défauts dans le volume de l'oxyde de grille et menant à son claquage (**chapitre 3**).*

*L'apport de nos méthodologies de localisation des défauts (**chapitre 2** et **chapitre 5**) nous a permis de différencier les dynamiques de création des défauts d'interface de celles des défauts profonds de l'oxyde (**chapitre 3**).*

Nous avons également apporté une meilleure compréhension du mécanisme de claquage, au travers de l'étude de la formation d'un chemin de percolation après un claquage doux (**chapitre 5**), mais également en prenant en compte la non-uniformité de la génération des défauts dans le modèle de percolation (**chapitre 3** et **chapitre 5**).

Les travaux futurs devraient porter ces modèles à d'autres dispositifs (oxyde fins, oxyde de type HiK, architecture FDSOI, ...) afin d'en vérifier la validité.

Nous avons fait le choix de concentrer nos travaux sur un oxyde de grille de type SiO₂ ou SiON, pour la bonne connaissance qu'on avait de ces caractéristiques, ainsi que de ces défauts. La modélisation des mécanismes physiques de création de défauts que nous avons développé se veut universel, en ce sens qu'elle dépend uniquement de la nature de la liaison atomique s'offrant à la rupture. En connaissant cela, il devrait donc être possible de l'utiliser sur des oxydes de types HiK et des architectures avancées de type FDSOI ou FinFET.

Enfin, les outils, méthodes et modèles développés tout au long de cette thèse sont difficilement industrialisable en l'état. En effet, la qualification de la fiabilité d'une technologie doit se faire de manière rapide, c'est pourquoi on étudie classiquement la dérive des paramètres du transistor. Nos travaux serviront, dans un premier temps, à modifier les modèles existants grâce à l'amélioration de la compréhension des mécanismes physiques de création des défauts pour les deux types de stress étudiés. On peut également utiliser nos travaux pour étudier, par simulation, la fiabilité de dispositifs

avant leur fabrication. Nous avons en effet délivré un premier outil de simulation permettant, pour une condition de stress de type porteurs chauds, de simuler la distribution de défauts créés le long du canal ainsi que l'impact de ces défauts sur la dégradation des caractéristiques du transistor. Ce type d'outil pourra également être utile pour étudier l'impact de choix de designs, ou d'architectures différentes, sur la fiabilité d'un dispositif.

L'analyse de la fiabilité restera un enjeu majeur pour les technologies futures introduisant de nouveaux matériaux et de nouvelles architectures. C'est un vaste sujet nécessitant encore de nombreux travaux de recherche afin de maîtriser pleinement les différentes étapes de la chaîne de fiabilité d'un produit (**Figure 1-3**).

Bibliographie de l'auteur

“Unified current and energy driven microscopic degradation modeling: from single to multiple carrier degradation process”, Y. Mamy Randriamihaja, V. Huard, X. Federspiel, D. Roy, A. Bravaix, Applied Physics Letter, soumis

“Microscopic scale characterization and modeling of transistor degradation under HC stress”, Y. Mamy Randriamihaja, V. Huard, X. Federspiel, A. Zaka, P. Palestri, D. Rideau, D. Roy, A. Bravaix, Microelectronics Reliability, in press(2012)

“Hot Carrier degradation: from defect creation modeling to their impact on MOS parameters”, Y. Mamy Randriamihaja, A. Zaka, V. Huard, P. Palestri, D. Rideau, D. Roy, A. Bravaix, M. Rafik, in IEEE Int. Reliab. Phys. Symp. (IRPS) proceeding (2012)

“New insights into gate-dielectric breakdown by electrical characterization of interfacial and oxide defects with reverse modeling methodology”, Y. Mamy Randriamihaja, D. Garetto, V. Huard, D. Rideau, D. Roy, A. Bravaix, M. Rafik, in IEEE Int. Reliab. Phys. Symp. (IRPS) proceeding (2012)

“MOSFET's Hot-Carrier degradation characterization and modeling at a microscopic scale”, Y. M. Randriamihaja, A. Zaka, V. Huard, M. Rafik, D. Rideau, D. Roy, A. Bravaix, in IEEE Int. Reliab. Phys. Symp. (IRPS) proceeding (2011)

“Oxide defects generation modeling and impact on BD understanding”, Y. M. Randriamihaja, V. Huard, A. Zaka, S. Haendler, X. Federspiel, M. Rafik, D. Rideau, D. Roy, A. Bravaix, in IEEE Int. Reliab. Phys. Symp. (IRPS) proceeding (2011)

“Multiple microscopic defects characterization methods to improve macroscopic degradation modeling of MOSFETs”, Y. M. Randriamihaja, A. Bravaix, V. Huard, D. Rideau, M. Rafik, D. Roy, in IEEE Int. Integ. Reliab. Work. (IIRW) final report, p. 61(2010)

“NBTI reliability impact on multi-Vt UTBOX-FDSOI technology”, D. Angot, V. Huard, D. Rideau, F. Monsieur, Y. Mamy Randriamihaja, A. Bravaix, in IEEE Int. Integ. Reliab. Work. (IIRW), accepté (2012)

“Modeling stressed MOS oxides using a Multiphonon-Assisted quantum approach—Part I: impedance analysis”, D. Garetto, Y. M. Randriamihaja, D. Rideau, A. Zaka, A. Schmid, Y. Leblebici, H. Jaouen, in Trans. Elec. Dev. **59**, p. 610(2012)

“Modeling stressed MOS oxides using a Multiphonon-Assisted quantum approach—Part II: transient effects”, D. Garetto, Y. M. Randriamihaja, D. Rideau, A. Zaka, A. Schmid, Y. Leblebici, H. Jaouen, in Trans. Elec. Dev. **59**, p. 621 (2012)

“Analysis of defect capture cross sections using non-radiativemultiphonon-assisted trapping model”, D. Garetto, Y. M. Randriamihaja, A. Zaka, D. Rideau, A. Schmid, H. Jaouen, Y. Leblebici, in Sol. Stat. Elec. (SSE) **71**, p. 74, (2012)

“Comparing defect characterization techniques with non-radiative multiphonon charge trapping model”, D. Garetto, Y. Mamy Randriamihaja, D. Rideau, A. Schmid, H. Jaouen, invited paper, accepted for publication in Journal of Computational Electronics

“AC analysis of defect cross sections using non-radiative MPA quantum model”, D. Garetto, Y.M. Randriamihaja, A.Zaka, D. Rideau, A. Schmid, H. Jaouen, Y. Leblebici, in *Ulti. Integ.Silic. (ULIS)*(2011)

“Small signal analysis of electrically-stressed oxides with Poisson-Schrödinger based multiphonon capture model”, D. Garetto, Y.M. Randriamihaja, D. Rideau, E. Dornel, F. William, A. Schmid, V. Huard, H. Jaouen, Y. Leblebici, in *Int. Work. Comp. Elec. (IWCE)*(2010)

“From defects creation to circuit reliability – A bottom-up approach”, V. Huard, F. Cacho, Y. Mamy Randriamihaja, A. Bravaix, invited paper in *Microelectronic Engineering* **88**, p. 1396 (2011)

“Off state incorporation into the 3 energy mode device lifetime modeling for advanced 40nm CMOS node”, A. Bravaix, C. Guérin, D. Goguenheim, V. Huard, D. Roy, C. Besset, S. Renard, Y.M. Randriamihaja, E. Vincent, in *IEEE Int. Reliab. Phys. Symp. (IRPS) proceeding* (2010)

Etude de la Fiabilité des technologies CMOS avancées, depuis la création des défauts jusqu'à la dégradation des transistors.

Résumé: L'étude de la fiabilité représente un enjeu majeur de la qualification des technologies de l'industrie de la microélectronique. Elle est traditionnellement étudiée en suivant la dégradation des paramètres des transistors au cours du temps, qui sert ensuite à construire des modèles physiques expliquant le vieillissement des transistors. Nous avons fait le choix dans ces travaux d'étudier la fiabilité des transistors à l'échelle microscopique, en nous intéressant aux mécanismes de ruptures de liaisons atomiques à l'origine de la création des défauts de l'oxyde de grille. Nous avons tout d'abord identifié la nature des défauts et modéliser leurs dynamiques de capture de charges afin de pouvoir reproduire leur impact sur des mesures électriques complexes. Cela nous a permis de développer une nouvelle méthodologie de localisation des défauts, le long de l'interface Si-SiO₂, ainsi que dans le volume de l'oxyde. La mesure des dynamiques de créations de défauts pour des stress de type porteurs chauds et menant au claquage de l'oxyde de grille nous a permis de développer des modèles de dégradation de l'oxyde, prédisant les profils de défauts créés à l'interface et dans le volume de l'oxyde. Nous avons enfin établi un lien précis entre l'impact de la dégradation d'un transistor sur la perte de fonctionnalité d'un circuit représentatif du fonctionnement d'un produit digital.

L'étude et la modélisation de la fiabilité à l'échelle microscopique permet d'avoir des modèles plus physiques, offrant ainsi une plus grande confiance dans les extrapolations de durées de vie des transistors et des produits.

Mots Clés: transistor MOS, fiabilité, porteurs chauds, claquage d'oxyde, modélisation

Summary: Reliability study is a milestone of microelectronic industry technology qualification. It is usually studied by following the degradation of transistors parameters with time, used to build physical models explaining transistors aging. We decided in this work to study transistors reliability at a microscopic scale, by focusing on atomic-bond-breaking mechanisms, responsible of defects creation into the gate-oxide. First, we identified defects nature and modeled their charge capture dynamics in order to reproduce their impact on complex electrical measurements degradation. This has allowed us developing a new methodology of defects localization, along the Si/SiO₂ interface, and in the volume of the gate-oxide. Defects creation dynamics measurement, for Hot Carrier stress and stress conditions leading to the gate-oxide breakdown, has allowed us developing gate-oxide degradation models, predicting generated defect profiles at the interface and into the volume of the gate-oxide. Finally, we established an accurate link between a transistor degradation impact on circuit functionality loss.

Reliability study and modeling at a microscopic scale allows having more physical models, granting a better confidence in transistors and products lifetime extrapolation.

Key words : MOS transistor, reliability, Hot Carrier, gate-oxide breakdown, modeling